

Департамент внутренней и кадровой политики Белгородской области
Областное государственное автономное
профессиональное образовательное учреждение
«Белгородский индустриальный колледж»

Рассмотрено
цикловой комиссией
Протокол заседания № 1
от « 31 » августа 2020 г.
Председатель цикловой комиссии
_____ / Чобану Л.А./

МЕТОДИЧЕСКИЕ УКАЗАНИЯ

по выполнению лабораторных работ
учебной дисциплины

ОП.04 Цифровая схемотехника

по специальности

27.02.05 Системы и средства диспетчерского управления

квалификация
техник

Разработчик:
преподаватель
ОГАПОУ «Белгородский
индустриальный колледж»
Феоктистова В.Н.

Белгород 2020 г.

Содержание

	Стр.
1. Пояснительная записка	3
1.1. Краткая характеристика дисциплины, ее цели и задачи. Место лабораторных работ в курсе дисциплины	3
1.2. Организация и порядок проведения лабораторных работ	3
1.3. Общие указания по выполнению лабораторных работ	3
1.4. Критерии оценки результатов выполнения лабораторных работ	4
2. Тематическое планирование лабораторных работ	6
3. Содержание лабораторных работ	7
Раздел 3. Комбинационные устройства	7
Лабораторная работа № 1. Исследование работы шифраторов и дешифраторов.	7
Лабораторная работа № 2. Исследование работы мультиплексоров и демультимплексоров	11
Раздел 4. Последовательностные устройства	19
Лабораторная работа № 3. Исследование работы интегральных триггеров	19
Лабораторная работа № 4. Исследование работы регистра	28
Лабораторная работа № 5. Исследование работы счетчика	32
Раздел 5. Запоминающие устройства	35
Лабораторная работа № 6. Исследование работы запоминающих устройств	35
Раздел 6. Цифроаналоговые и аналого-цифровые преобразователи	38
Лабораторная работа № 7. Исследование работы ЦАП и АЦП	38
Раздел 8. Основы микропроцессорной техники	42
Лабораторная работа № 8. Исследование модели МПС	42
Лабораторная работа № 9. Отладка и выполнение циклических программ	47
Лабораторная работа № 10. Исследование интерфейса ввода/вывода	49
Раздел 9. Проектирование печатных плат	53
Лабораторная работа № 11. Проектирование печатной платы	53
4. Информационное обеспечение обучения	69

1. Пояснительная записка

1.1. Краткая характеристика дисциплины ОП.04 Цифровая схемотехника, ее цели и задачи. Место лабораторных работ в курсе дисциплины ОП.04 Цифровая схемотехника

Дисциплина ОП.04 «Цифровая схемотехника» является частью рабочей основной образовательной программы в соответствии с ФГОС по специальности СПО 27.02.05 Системы и средства диспетчерского управления.

Дисциплина изучается в III-IV семестрах. В целом рабочей программой предусмотрено 22 часа на выполнение лабораторных работ, что составляет 18 % от обязательной аудиторной нагрузки, которая составляет 122 часа, при этом максимальная нагрузка составляет 183 часа, из них 61 час приходится на самостоятельную работу обучающихся.

Цель настоящих методических рекомендаций: оказание помощи обучающимся в выполнении лабораторных работ по дисциплине ОП.04 «Цифровая схемотехника», качественное выполнение которых поможет обучающимся освоить обязательный минимум содержания дисциплины и подготовиться к промежуточной аттестации в форме экзамена.

1.2. Организация и порядок проведения лабораторных работ

Лабораторные работы проводятся после изучения теоретического материала. Введение лабораторных работ в учебный процесс служит связующим звеном между теорией и практикой. Они необходимы для закрепления теоретических знаний, а также для получения практических навыков и умений. При проведении лабораторных работ задания, выполняются студентом самостоятельно, с применением знаний и умений, усвоенных на предыдущих занятиях, а также с использованием необходимых пояснений, полученных от преподавателя. Обучающиеся должны иметь методические рекомендации по выполнению лабораторных работ, конспекты лекций, измерительные и чертежные инструменты, средство для вычислений.

1.3. Общие указания по выполнению лабораторных работ

Курс лабораторных работ по дисциплине ОП.04 «Цифровая схемотехника» предусматривает проведение 11 работ, посвященных изучению:

- работы шифраторов и дешифраторов;
- работы мультиплексоров и демультимплексоров;
- работы интегральных триггеров, счетчика, запоминающих устройств, ЦАП и АЦП;

- модели МПС, циклических программ, интерфейса ввода/вывода;
- проектирования печатных плат.

При подготовке к проведению лабораторной работы необходимо:

- ознакомиться с лабораторным оборудованием;
- ознакомиться с порядком выполнения работы.

После выполнения лабораторной работы обучающийся к следующему занятию оформляет отчет, который должен содержать:

- название лабораторной работы, ее цель;
- краткие, общие сведения об изучаемом лабораторном оборудовании;
- необходимый графический материал, указанный преподавателем при выполнении лабораторной работы (принципиальная схема лабораторной установки, графики);
- данные, полученные непосредственно из проводимых опытов;
- результаты обработки данных опытов с необходимыми пояснениями;
- графический материал, отображающий полученные в ходе опытов значения измеряемых величин;
- оценку результатов испытаний.

При работе в лаборатории необходимо руководствоваться инструкциями по технике безопасности,

В лаборатории нельзя находиться в отсутствие преподавателя или лица, ответственного за технику безопасности.

При нахождении в лаборатории следует находиться в рабочей зоне, указанной преподавателем. С самого начала необходимо убедиться в том, что испытательный стенд находится в полностью обесточенном (отключенном) состоянии.

Перед выполнением лабораторной работы необходимо получить вводные инструкции преподавателя и внимательно ознакомиться с описанием лабораторного стенда и оборудованием.

Внимание! Включать лабораторные установки и выполнять какие-либо действия с приборами допускается ТОЛЬКО с разрешения преподавателя!

При обнаружении признаков неисправности, таких как: появление искрения, дыма, специфического запаха, следует немедленно отключить все источники электроэнергии и сообщить о случившемся преподавателю.

При возникновении реальной опасности травматизма для одного или нескольких присутствующих, участники испытания должны произвести срочное отключение лаборатории от всех источников электроэнергии выключением вводного автомата. Лаборатории должны иметь средства пожаротушения и оказания первой медицинской помощи. На первом занятии изучаются правила техники безопасности и проводится вводный инструктаж с последующей проверкой его усвоения, о чем свидетельствует запись в журнале по технике безопасности кабинета/лаборатории, подписываемый преподавателем, проводившем инструктаж, и всеми обучающимися.

1.4. Критерии оценки результатов выполнения лабораторных работ

Критериями оценки результатов работы обучающихся являются:

- уровень усвоения обучающимся учебного материала;
- умение обучающегося использовать теоретические знания при выполнении практических задач;
- сформированность общеучебных и профессиональных компетенций:
 - ОК 1. Понимать сущность и социальную значимость своей будущей профессии, проявлять к ней устойчивый интерес;
 - ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество;
 - ОК 3. Принимать решения в стандартных и нестандартных ситуациях и нести за них ответственность;
 - ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития;
 - ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности;
 - ОК 6. Работать в коллективе и команде, эффективно общаться с коллегами, руководством, потребителями;
 - ОК 7. Брать на себя ответственность за работу членов команды (подчиненных), результат выполнения заданий;
 - ОК 8. Самостоятельно определять задачи профессионального и личностного развития, заниматься самообразованием, осознанно планировать повышение квалификации;
 - ОК 9. Ориентироваться в условиях частой смены технологий в профессиональной деятельности;
- ПК 1.1. Принимать схемотехнические решения в процессе эксплуатации специализированных изделий и систем телекоммуникаций и информационных технологий, их устройств;
- ПК 1.2. Обеспечивать выполнение различных видов монтажа.
 - обоснованность и четкость изложения материала;
 - уровень оформления работы.

– анализ результатов.

Критерии оценивания лабораторной работы

Оценка	Критерии оценивания
5	Работа выполнена в полном объеме с соблюдением необходимой последовательности проведения, содержит результаты и выводы, все записи, таблицы, рисунки, чертежи, графики выполнены аккуратно. Обучающийся владеет теоретическим материалом, формулирует собственные, самостоятельные, обоснованные, представляет полные и развернутые ответы на дополнительные вопросы.
4	Работа выполнена в полном объеме с соблюдением необходимой последовательности проведения, содержит результаты и выводы, все записи, таблицы, рисунки, чертежи, графики выполнены аккуратно. Обучающийся владеет теоретическим материалом, допуская незначительные ошибки на дополнительные вопросы.
3	Работа выполнена в полном объеме, содержит результаты и выводы, все записи, таблицы, рисунки, чертежи, графики выполнены аккуратно. Обучающийся владеет теоретическим материалом на минимально допустимом уровне, допуская ошибки на дополнительные вопросы.
2	Работа выполнена не полностью. Студент практически не владеет теоретическим материалом, допускает ошибки при ответе на дополнительные вопросы.

2. Тематическое планирование лабораторных работ

	Наименование тем	Вид и название работы студента	Количество часов на выполнение работы
Раздел 3	Комбинационные устройства		4
3.1		Лабораторная работа №1 «Исследование работы шифраторов и дешифраторов»	2
3.2		Лабораторная работа №2 «Исследование работы мультиплексоров и демultipлексоров»	2
Раздел 4	Последовательностные устройства		6
4.1		Лабораторная работа №3 «Исследование работы интегральных триггеров»	2
4.2		Лабораторная работа №4 «Исследование работы регистра»	2
4.3		Лабораторная работа №5 «Исследование работы счетчика»	2
Раздел 5	Запоминающие устройства		2
		Лабораторная работа №6 «Исследование работы запоминающих устройств»	2
Раздел 6	Цифроаналоговые и аналогоцифровые преобразователи		2
		Лабораторная работа №7 «Исследование работы ЦАП и АЦП»	2
Раздел 8	Основы микропроцессорной техники		6
8.2		Лабораторная работа №8 «Исследование модели МПС»	2
		Лабораторная работа №9 «Отладка и выполнение циклических программ»	2
8.3		Лабораторная работа №10 «Исследование интерфейса ввода/вывода»	2
Раздел 9	Проектирование печатных плат		2
		Лабораторная работа №11 «Проектирование печатной платы»	2
		Итого:	22

3. Содержание лабораторных работ

Лабораторная работа № 1

Тема: Исследование работы шифратора и дешифратора

Цель: Исследовать работу комбинационных цифровых устройств, построенных на шифраторах и дешифраторах.

Приборы: виртуальный лабораторный практикум.

Краткие теоретические сведения.

Шифратор (кодер)

Служит для преобразования десятичного числа в двоичный код. Шифратор имеет входы Y пронумерованные в десятичной системе счисления и выходы X , соответствующие отдельным разрядам двоичного числа. Чтобы преобразовать десятичное число в двоичное, необходимо активный логический уровень («0» или «1») подать на вход, номер которого в десятичной форме соответствует преобразуемому числу. При этом на выходах X формируется соответствующий двоичный код.

	<p>Таблица функционирования</p> <table border="1"> <thead> <tr> <th>Входы</th> <th colspan="4">Выходы</th> </tr> <tr> <th>y</th> <th>X_8</th> <th>X_4</th> <th>X_2</th> <th>X_1</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>2</td><td>0</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>3</td><td>0</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>4</td><td>0</td><td>1</td><td>0</td><td>0</td></tr> <tr><td>5</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>6</td><td>0</td><td>1</td><td>1</td><td>0</td></tr> <tr><td>7</td><td>0</td><td>1</td><td>1</td><td>1</td></tr> <tr><td>8</td><td>1</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>9</td><td>1</td><td>0</td><td>0</td><td>1</td></tr> </tbody> </table>	Входы	Выходы				y	X_8	X_4	X_2	X_1	0	0	0	0	0	1	0	0	0	1	2	0	0	1	0	3	0	0	1	1	4	0	1	0	0	5	0	1	0	1	6	0	1	1	0	7	0	1	1	1	8	1	0	0	0	9	1	0	0	1
Входы	Выходы																																																												
y	X_8	X_4	X_2	X_1																																																									
0	0	0	0	0																																																									
1	0	0	0	1																																																									
2	0	0	1	0																																																									
3	0	0	1	1																																																									
4	0	1	0	0																																																									
5	0	1	0	1																																																									
6	0	1	1	0																																																									
7	0	1	1	1																																																									
8	1	0	0	0																																																									
9	1	0	0	1																																																									
<p>Запишем логические выражения для выходов X.</p> $X_1 = Y_1 \vee Y_3 \vee Y_5 \vee Y_7 \vee Y_9$ $X_2 = Y_2 \vee Y_3 \vee Y_6 \vee Y_7$ $X_4 = Y_4 \vee Y_5 \vee Y_6 \vee Y_7$ $X_8 = Y_8 \vee Y_9$	<p>В соответствии с полученными выражениями построим схему шифратора</p>																																																												

Дешифратор (декодер)

Выполняет обратную шифратору функцию, т.е. преобразует двоичный код в десятичное число. Дешифратор имеет входы X , соответствующие отдельным разрядам двоичного числа и выходы Y , пронумерованные в десятичной системе счисления. Чтобы двоичное число преобразовать в десятичное, необходимо разряды двоичного числа подать на соответствующие входы X . При этом активный логический уровень («0» или «1») формируется на одном из выходов, номер которого в десятичной форме соответствует преобразуемому коду.

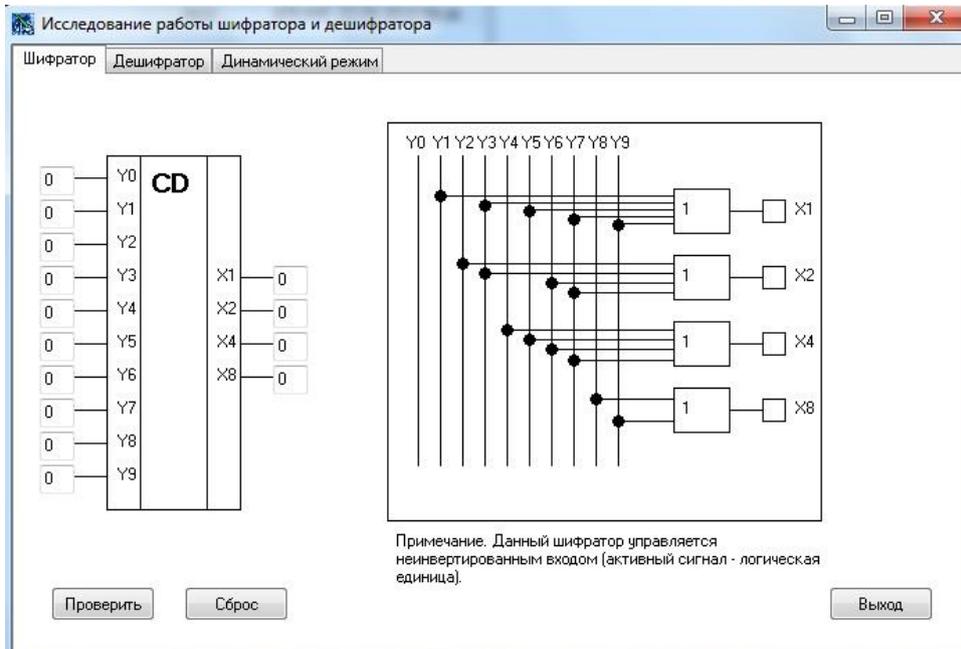
<div style="display: flex; align-items: center; justify-content: center;"> <div style="display: flex; flex-direction: column; gap: 20px; margin-right: 10px;"> X₁ X₂ X₄ X₈ </div> <div style="border: 1px solid black; padding: 10px; text-align: center; width: 100px; height: 100px; display: flex; align-items: center; justify-content: center; font-size: 24px; font-weight: bold;">DC</div> <div style="display: flex; flex-direction: column; gap: 20px; margin-left: 10px;"> y₀ y₁ y₂ y₃ y₄ y₅ y₆ y₇ y₈ y₉ </div> </div>	<p style="text-align: center;">Таблица функционирования</p> <table border="1" style="width: 100%; border-collapse: collapse; text-align: center;"> <thead> <tr> <th colspan="4">Входы</th> <th>Выходы</th> </tr> <tr> <th>X8</th> <th>X4</th> <th>X2</th> <th>X1</th> <th>Y</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0</td><td>2</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1</td><td>3</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>0</td><td>4</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1</td><td>5</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>0</td><td>6</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>1</td><td>7</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>8</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1</td><td>9</td></tr> </tbody> </table>	Входы				Выходы	X8	X4	X2	X1	Y	0	0	0	0	0	0	0	0	1	1	0	0	1	0	2	0	0	1	1	3	0	1	0	0	4	0	1	0	1	5	0	1	1	0	6	0	1	1	1	7	1	0	0	0	8	1	0	0	1	9
Входы				Выходы																																																									
X8	X4	X2	X1	Y																																																									
0	0	0	0	0																																																									
0	0	0	1	1																																																									
0	0	1	0	2																																																									
0	0	1	1	3																																																									
0	1	0	0	4																																																									
0	1	0	1	5																																																									
0	1	1	0	6																																																									
0	1	1	1	7																																																									
1	0	0	0	8																																																									
1	0	0	1	9																																																									
<p>Логические выражения для выходов Y</p> $Y_0 = \overline{X_8} \wedge \overline{X_4} \wedge \overline{X_2} \wedge \overline{X_1}$ $Y_1 = \overline{X_8} \wedge \overline{X_4} \wedge \overline{X_2} \wedge X_1$ $Y_2 = \overline{X_8} \wedge \overline{X_4} \wedge X_2 \wedge \overline{X_1}$ $Y_3 = \overline{X_8} \wedge \overline{X_4} \wedge X_2 \wedge X_1$ $Y_4 = \overline{X_8} \wedge X_4 \wedge \overline{X_2} \wedge \overline{X_1}$ $Y_5 = \overline{X_8} \wedge X_4 \wedge \overline{X_2} \wedge X_1$ $Y_6 = \overline{X_8} \wedge X_4 \wedge X_2 \wedge \overline{X_1}$ $Y_7 = \overline{X_8} \wedge X_4 \wedge X_2 \wedge X_1$ $Y_8 = X_8 \wedge \overline{X_4} \wedge \overline{X_2} \wedge \overline{X_1}$ $Y_9 = X_8 \wedge \overline{X_4} \wedge \overline{X_2} \wedge X_1$	<p>В соответствии с логическими выражениями построим схему дешифратора</p>																																																												

Порядок выполнения работы:

1. Исследование работы шифратора и дешифратора

1.1. Выполнить преобразование десятичных чисел от 0 до 9 в схеме шифратора.

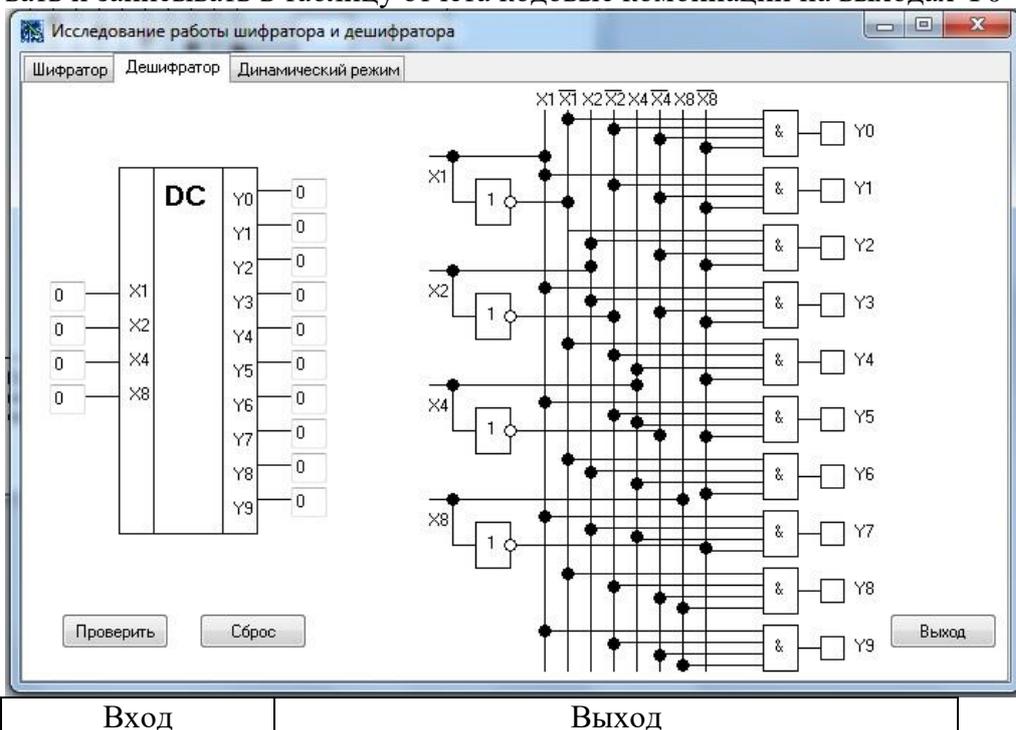
Активный уровень лог. «1» поочередно подавать на входы Y0 – Y9 при этом фиксировать и записывать в таблицу отчета кодовые комбинации на выходах X1, X2, X4, X8.



Вход										Выход			
Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9	X8	X4	X2	X1

1.2. Выполнить преобразование двоичных кодов в десятичные числа в схеме дешифратора.

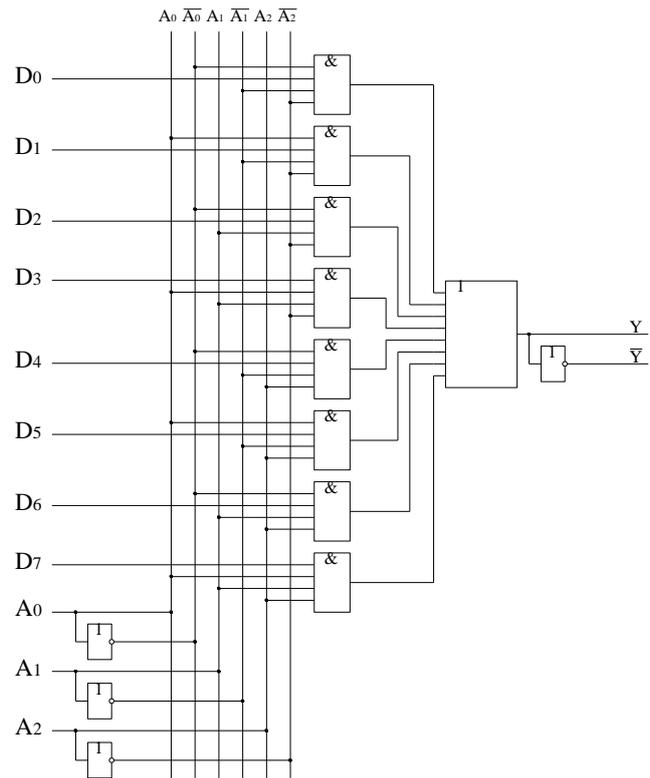
Двоичные коды поочередно подавать на входы X1, X2, X4, X8, при этом фиксировать и записывать в таблицу отчета кодовые комбинации на выходах Y0 – Y9.



Запишем логическое выражение для выхода Y

$$Y = D_0 \overline{A_2} \overline{A_1} \overline{A_0} \vee D_1 \overline{A_2} A_1 \overline{A_0} \vee D_2 \overline{A_2} A_1 A_0 \vee D_3 A_2 \overline{A_1} \overline{A_0} \vee D_4 A_2 \overline{A_1} A_0 \vee D_5 A_2 A_1 \overline{A_0} \vee D_7 A_2 A_1 A_0$$

В соответствии с логическими выражениями построим схему мультиплектора



Демультимплексор

Выполняет функцию обратную мультиплектору. Он имеет информационный вход D, адресные входы A и выходы Y. В нем вход D может быть подключен к одному из выходов Y в зависимости от кода, действующего на входах A.

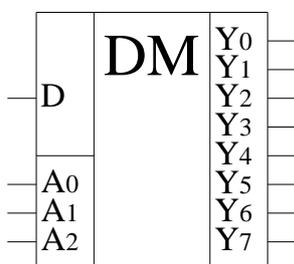


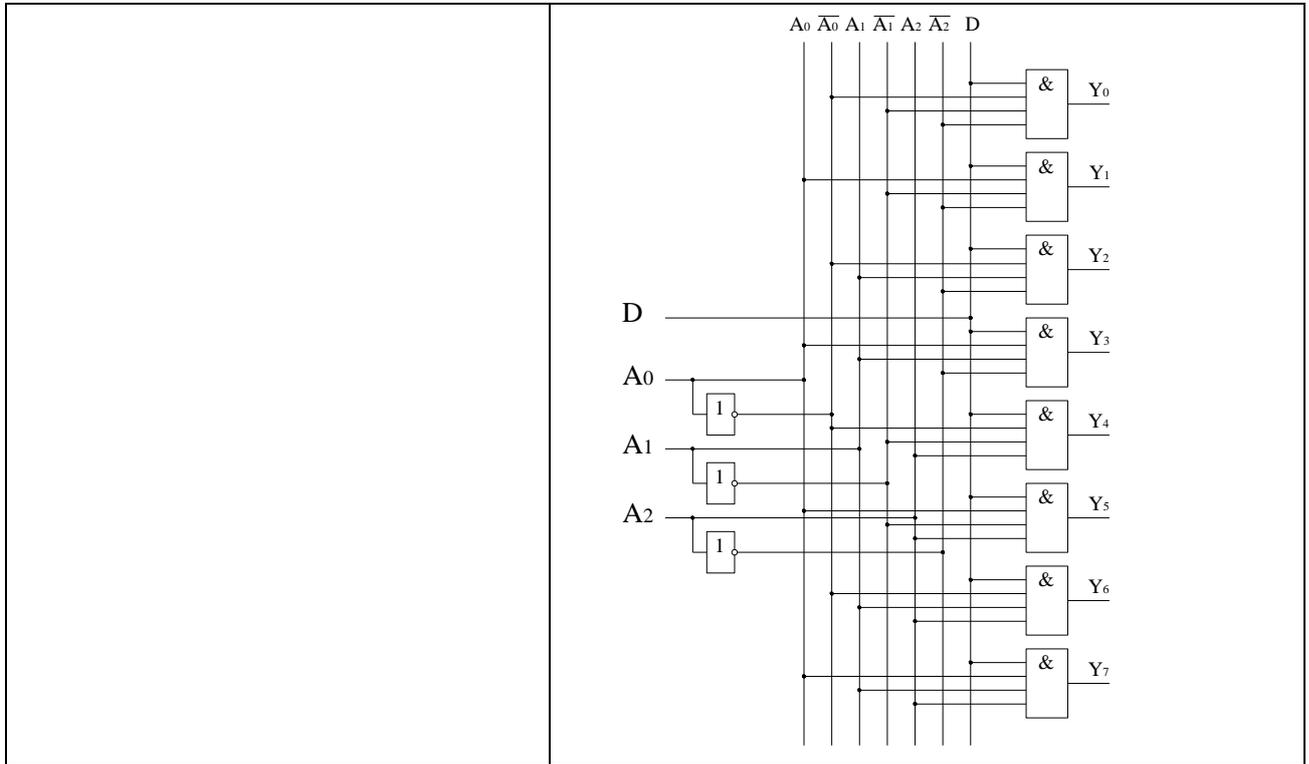
Таблица функционирования.

Входы			Выходы							
A2	A1	A0	y0	y1	y2	y3	y4	y5	6	7
0			D	0	0	0	0	0	0	0
0	0	1	0	D	0	0	0	0	0	0
0	1	0	0	0	D	0	0	0	0	0
0	1	1	0	0	0	D	0	0	0	0
1	0	0	0	0	0	0	D	0	0	0
1	0	1	0	0	0	0	0	D	0	0
	1	0	0	0	0	0	0	0	D	0
1	1	1	0	0	0	0	0	0	0	D

Запишем логическое выражение для выходов

$$\begin{aligned} Y_0 &= D \overline{A_2} \overline{A_1} \overline{A_0} \\ Y_1 &= D \overline{A_2} A_1 \overline{A_0} \\ Y_2 &= D \overline{A_2} A_1 A_0 \\ Y_3 &= D A_2 \overline{A_1} \overline{A_0} \\ Y_4 &= D A_2 \overline{A_1} A_0 \\ Y_5 &= D A_2 A_1 \overline{A_0} \\ Y_6 &= D A_2 A_1 A_0 \\ Y_7 &= D A_2 A_1 A_0 \end{aligned}$$

В соответствии с логическими выражениями построим схему

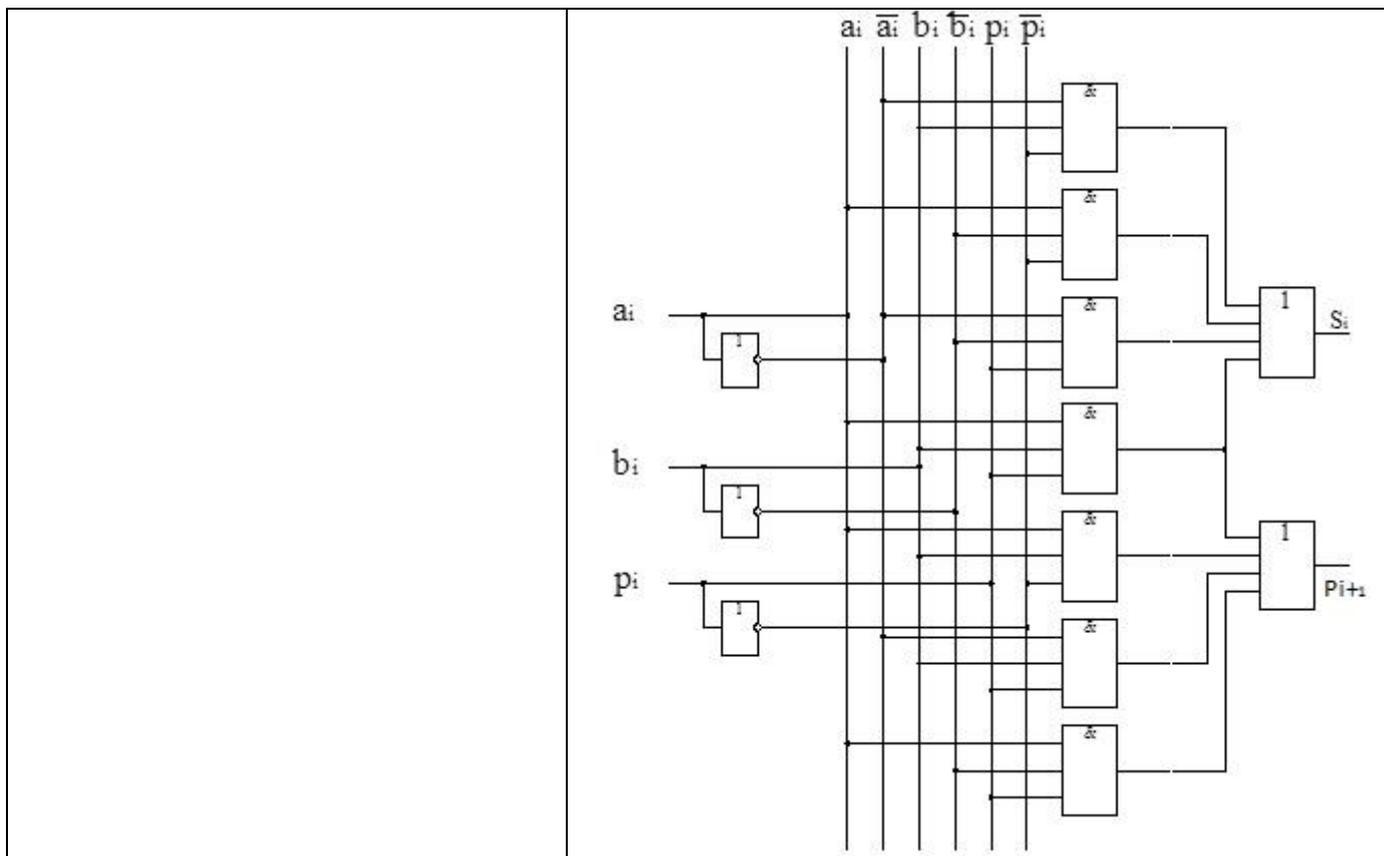


Сумматор

При сложении многоразрядных двоичных чисел в каждом разряде выполняются однотипные действия: складываются соответствующие разряды слагаемых и перенос из предыдущего разряда, при этом формируется цифра суммы данного разряда и перенос в следующий разряд.

Поэтому можно построить схему одноразрядного сумматора, а для сложения много-разрядных чисел - объединить соответствующее количество одноразрядных сумматоров

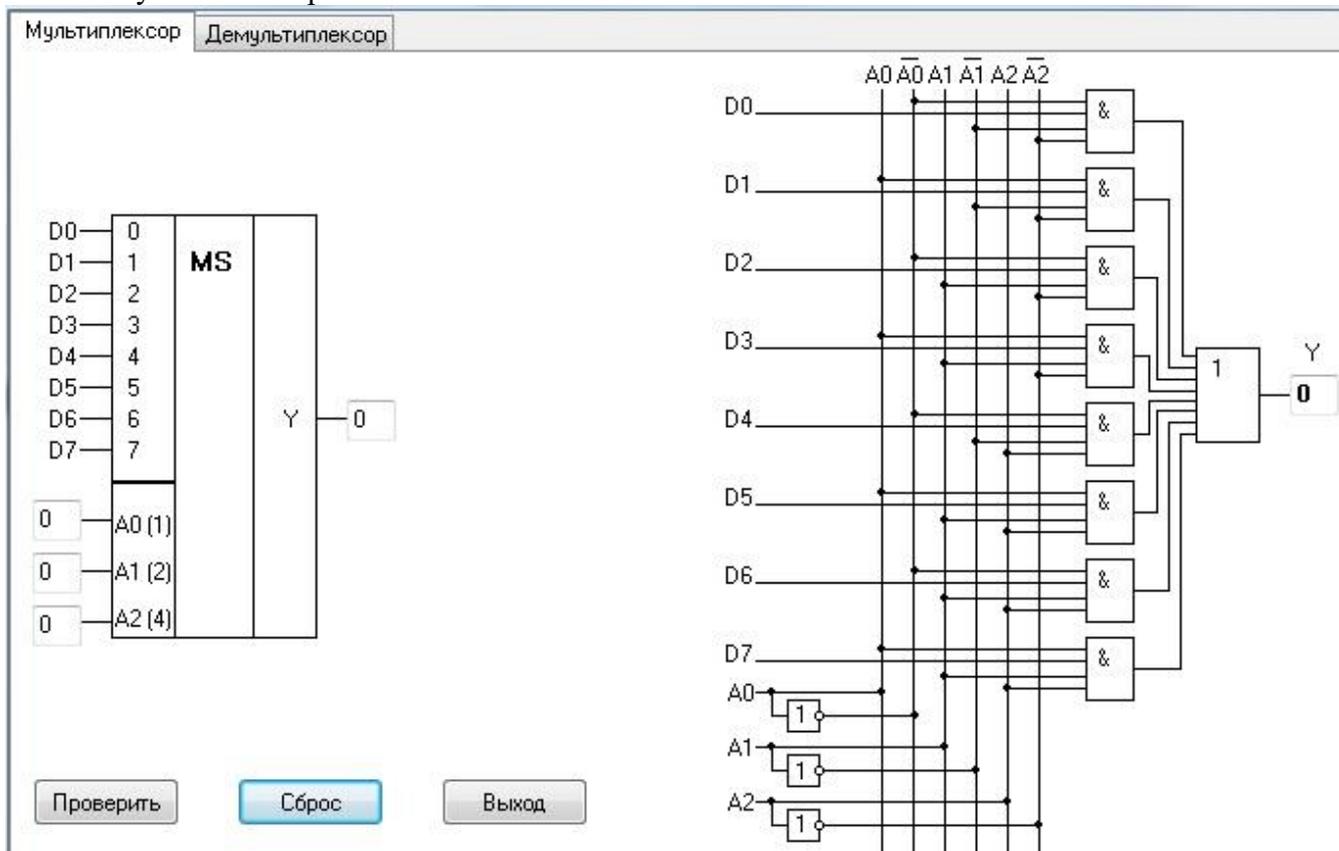
	<p>Таблица функционирования.</p> <table border="1" style="width: 100%; border-collapse: collapse; text-align: center;"> <thead> <tr> <th>a_i</th> <th>b_i</th> <th>p_i</th> <th>S_i</th> <th>P_{i+1}</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	a_i	b_i	p_i	S_i	P_{i+1}	0	0	0	0	0	0	0	1	1	0	0	1	0	1	0	0	1	1	0	1	1	0	0	1	0	1	0	1	0	1	1	1	0	0	1	1	1	1	1	1
a_i	b_i	p_i	S_i	P_{i+1}																																										
0	0	0	0	0																																										
0	0	1	1	0																																										
0	1	0	1	0																																										
0	1	1	0	1																																										
1	0	0	1	0																																										
1	0	1	0	1																																										
1	1	0	0	1																																										
1	1	1	1	1																																										
<p>Запишем логическое выражение для выходов</p> $S_i = \bar{a}_i \bar{b}_i p_i \vee \bar{a}_i b_i \bar{p}_i \vee a_i \bar{b}_i \bar{p}_i \vee a_i b_i p_i$ $P_{i+1} = \bar{a}_i b_i p_i \vee a_i \bar{b}_i p_i \vee a_i b_i \bar{p}_i \vee a_i b_i p_i$	<p>В соответствии с логическими выражениями построим схему</p>																																													



Порядок выполнения работы:

1. Исследование работы мультиплексора и демультимплексора

1.1. Выполнить проверку подключения информационных входов D0-D7 к выходу Y в схеме мультиплексора.



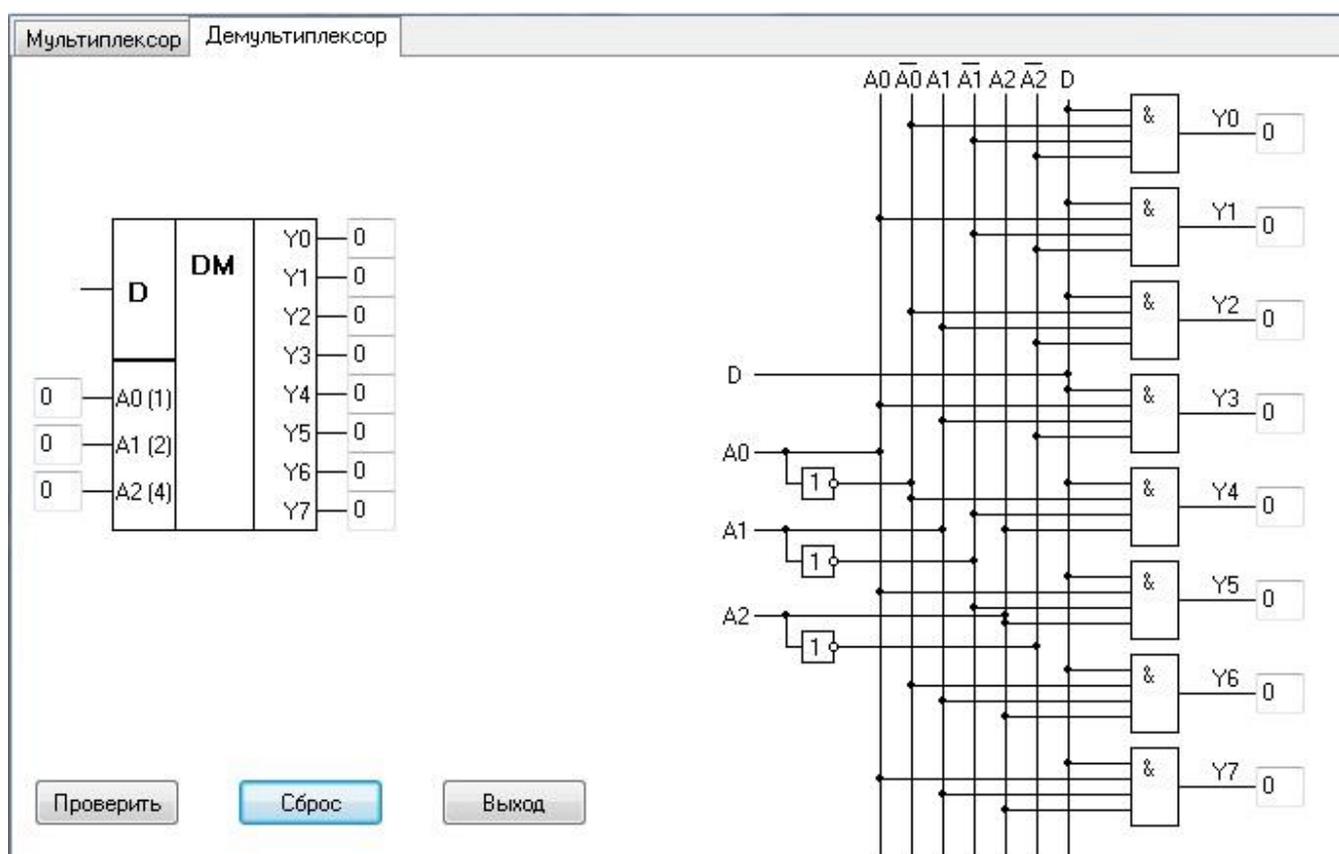
Двоичные коды поочередно подавать на входы A0, A1, A2, при этом фиксировать и записывать в таблицу отчета информационные входы D0 – D7, которые подключаются к выходу Y.

Адресные	Выход
----------	-------

ВХОДЫ			
A2	A1	A0	Y

1.2. Используя схему внутренней структуры мультимплексора, записать логические выражения для формирования сигнала на выходе мультимплексора Y в зависимости от кода, действующего на адресных входах A (по заданию преподавателя).

1.3. Выполнить проверку подключения информационного входа D к одному из выходов $Y_0 - Y_7$ в схеме демультимплексора.



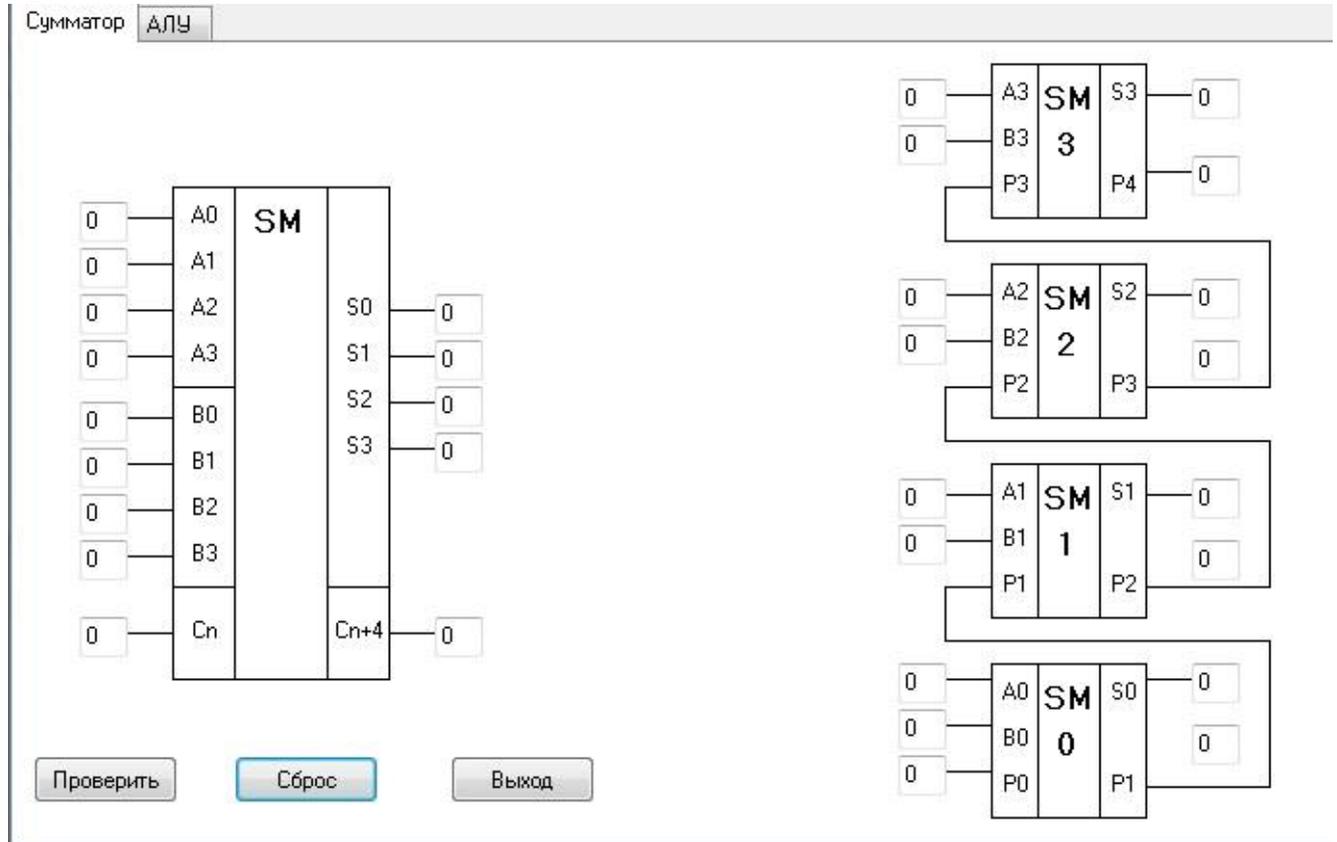
Двоичные коды поочередно подавать на входы A_0, A_1, A_2 , при этом фиксировать и записывать в таблицу отчета выходы $Y_0 - Y_7$, к которым подключается информационный вход D .

Входы			Выходы							
A2	A1	A0	Y 0	Y 1	Y 2	Y 3	Y 4	Y 5	Y 6	Y 7

1.4. Используя схему внутренней структуры демультимплексора, записать логические выражения для формирования сигналов на выходах $Y_0 - Y_7$ демультимплексора в зависимости от кода, действующего на адресных входах A (по заданию преподавателя)

2. Исследование работы сумматора

2.1. Выполнить проверку сложения двоичных кодов в четырехразрядном двоичном сумматоре параллельного действия. Входные коды слагаемых подавать на входы $A_0 - A_3$ и $B_0 - B_3$, перенос в младший разряд на вход C_n , при этом фиксировать и записывать в таблицу отчета результаты на выходах суммы $S_0 - S_3$ и выходе переноса из старшего разряда C_{n+4} .



№	Десятичное число	Двоичный код	Десятичное число	Двоичный код	Десятичное число	Двоичный код
	A_{10}		B_{10}		S_{10}	
1		A_3		B_3		S_3
		A_2		B_2		S_2
		A_1		B_1		S_1
		A_0		B_0		S_0
		C_n				C_{n+4}

2.2. Результаты пояснить с помощью расчётов (по заданию преподавателя)

3. Исследование арифметико-логического устройства (АЛУ)

3.1. Выполнить проверку логических операций над четырехразрядными двоичными кодами в АЛУ. Входные коды операндов подавать на входы $A_0 - A_3$ и $B_0 - B_3$, перенос в младший разряд на вход C_n , вид выполняемой операции задавать на входах выбора режима $S_0 - S_3$ и M .

Фиксировать и записывать в таблицу отчета результаты на выходах F0 – F3.

Сумматор
АЛУ

0	A3
0	A2
0	A1
0	A0
0	B3
0	B2
0	B1
0	B0
0	S3
0	S2
0	S1
0	S0
0	M
0	Cn

АЛУ

F3	0
F2	0
F1	0
F0	0
P	0
G	0
A=B	0
Cn+4	0

Выбор функции				Выходные данные при активных высоких уровнях		
S ₃	S ₂	S ₁	S ₀	Логические функции (M-высокий уровень)	Арифметические операции (M- низкий уровень)	
					C _n =1 (без переноса)	C _n =0 (с переносом)
0	0	0	0	\bar{A}	A	A+1
0	0	0	1	$\bar{A+B}$	A+B	(A+B)+1
0	0	1	0	$\bar{A} B$	A + \bar{B}	(A+ \bar{B})+1
0	1	0	1	\bar{B}	(A+B)+A \bar{B}	(A+B)+AB+1
0	1	1	0	A \oplus B	A-B-1	A - B
1	0	0	0	A + B	A +AB	A +AB +1
1	0	1	1	AB	AB-1	AB
1	1	0	0	1	A +A	A +A +1

Проверить	Сброс	Выход
-----------	-------	-------

№	Режим	Двоичный код операнда А		Двоичный код операнда В		Двоичный код результата F	
		A ₃	A ₂	B ₃	B ₂	F ₃	F ₂
1	S ₃	A ₃		B ₃		F ₃	
	S ₂	A ₂		B ₂		F ₂	
	S ₁	A ₁		B ₁		F ₁	
	S ₀	A ₀		B ₀		F ₀	
	M	C _n				C _{n+4}	

3.2. Обосновать полученные результаты (по заданию преподавателя).

3.3. Выполнить проверку арифметических операций над четырехразрядными двоичными кодами в АЛУ. Входные коды операндов подавать на входы A0 – A3 и B0 – B3, перенос в младший разряд на вход C_n, вид выполняемой операции задавать на входах выбора режима S0 – S3 и M.

Фиксировать и записывать в таблицу отчета результаты на выходах F0 – F3.

№	Режим	Десятичное число	Двоичный код	Десятичное число	Двоичный код	Десятичное число	Двоичный код
		A ₁₀		B ₁₀		F ₁₀	

2	S ₃		A ₃		B ₃		F ₃	
	S ₂		A ₂		B ₂		F ₂	
	S ₁		A ₁		B ₁		F ₁	
	S ₀		A ₀		B ₀		F ₀	
	M		C _n				C _{n+4}	

3.4. Обосновать полученные результаты (по заданию преподавателя).

4. Исследование программируемой логической матрицы

4.1. Матрицу запрограммировать для выполнения операций

$$P1 = X1 \& \overline{X2}$$

$$P2 = \overline{X1} \& X2 \& X3$$

$$P3 = \overline{X3}$$

$$P4 = \overline{X1} \& \overline{X2} \& X3$$

$$P5 = X2 \& X3$$

$$1. Y1 = X1 \& \overline{X2} \vee \overline{X3} = P1 \vee P3$$

$$2. Y2 = X1 \& \overline{X2} \vee \overline{X1} \& X2 \& X3 \vee \overline{X3} = P1 \vee P2 \vee P3$$

$$3. Y3 = \overline{X1} \& \overline{X2} \& X3 \vee X2 \& X3 = P4 \vee P5$$

Программируемая логическая матрица

X1	0	0	0	0	1	1	1	1
X2	0	0	1	1	0	0	1	1
X3	0	1	0	1	0	1	0	1
P1	1	0	0	0	0	0	0	0
P2	0	0	0	0	0	0	0	0
P3	0	0	0	0	1	1	1	1
P4	0	0	0	0	0	0	0	0
P5	0	0	0	0	0	0	0	0
Y1	0	0	0	0	0	0	0	0
Y2	0	0	0	0	0	0	0	0
Y3	0	0	0	0	0	0	0	0

Проверить правильность запрограммированной матрицы.

4.2. Выполнить проверку выполнения заданных функций Y1, Y2, Y3 для кодовых комбинаций на входах X1, X2, X3. В таблицу отчета записать результаты, получившиеся на выходах матрицы конъюнкций P0 – P5 и матрицы дизъюнкций Y1 – Y3

Входы	X1								
	X2								
	X3								
Матрица конъюнкций	P1								
	P2								
	P3								
	P4								
	P5								
Матрица дизъюнкций	Y1								
	Y2								

	УЗ								
--	----	--	--	--	--	--	--	--	--

6.3. Обосновать полученные результаты (по заданию преподавателя).

7. Сделать выводы по работе.

8. Оформить отчет.

9. Ответить на контрольные вопросы

Контрольные вопросы.

1. Какую функцию выполняет мультиплексор?
2. Привести функциональное обозначение мультиплексора?
3. Пояснить назначение выводов мультиплексора?
4. Пояснить принцип работы мультиплексора?
5. Какую функцию выполняет демультиплексор?
6. Привести функциональное обозначение демультиплексора?
7. Пояснить назначение выводов демультиплексора?
8. Пояснить принцип работы демультиплексора?
9. Как выполняется сложение двоичных чисел?
10. Как выполняется вычитание двоичных чисел с использованием обратного кода?
11. Как выполняется вычитание двоичных чисел с использованием дополнительного кода?
12. Как перевести отрицательное число в обратный код?
13. Как перевести отрицательное число в прямой код?

Лабораторная работа № 3

Тема: Исследование работы интегральных триггеров.

Цель работы: Исследовать работу синхронных и асинхронных триггеров в статическом и динамическом режимах.

Приборы: Виртуальный лабораторный практикум.

Краткие теоретические сведения

Интегральные триггеры.

Триггер- это устройство, имеющее два устойчивых состояния и способное под действием управляющего сигнала скачком переходить из одного состояния в другое.

Триггер имеет два выхода: прямой Q и инверсный \bar{Q} . Состояние триггера определяется по логическому уровню на прямом выходе. Если триггер в единичном состоянии, то $Q=1$, $\bar{Q}=0$. Если триггер в нулевом состоянии, то $Q=0$, $\bar{Q}=1$. Триггер может иметь различные информационные входы: S – раздельный вход установки триггера в единичное состояние, R – раздельный вход установки триггера в нулевое состояние, J – вход установки универсального триггера в единичное состояние, K - вход установки универсального триггера в нулевое состояние, D - вход установки триггера в состояние, соответствующее логическому уровню действующему на нем, T – счетный вход. В зависимости от того, какие входы имеет триггер, различают: RS - триггер, JK - триггер, D - триггер, T - триггер. Синхронные триггеры, кроме информационных, имеют дополнительный синхронизирующий (управляющий) вход C . Срабатывание синхронного триггера происходит в том случае, если на входе C действует определенный сигнал. Срабатывание триггеров со статическим синхронизирующим входом C происходит в том случае, если на нем действует логическая единица. Срабатывание синхронного триггера с прямым динамическим входом C может произойти в момент положительного перепада напряжения на нем, а срабатывание синхронного триггера с инверсным динамическим синхронизирующим входом происходит в момент отрицательного перепада напряжения на нем.

Асинхронный RS триггер с прямыми входами.

Может быть построен на элементах «или-не», для которых активным уровнем является логическая единица.

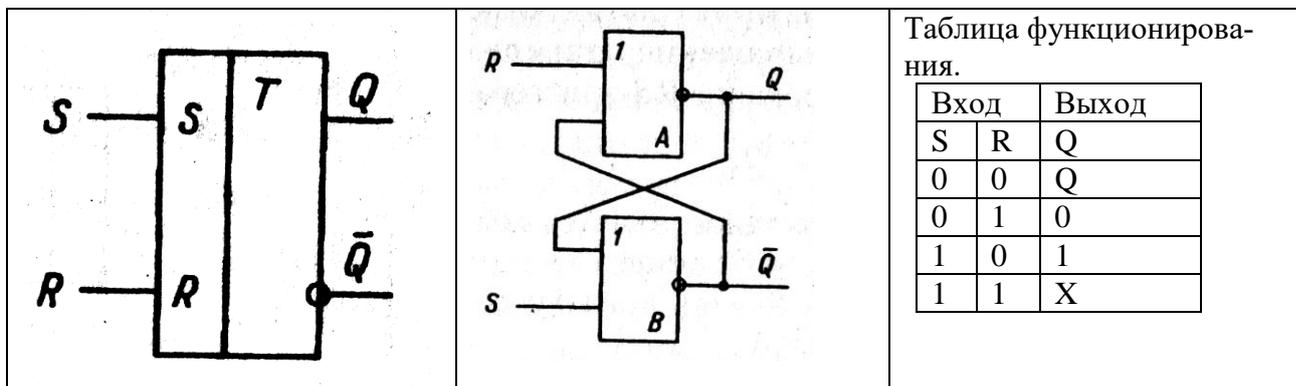


Таблица функционирования.

Вход		Выход
S	R	Q
0	0	Q
0	1	0
1	0	1
1	1	X

При $S=0$ и $R=0$ на триггер действуют пассивные логические уровни, срабатывание триггера не происходит и он остается в исходном состоянии Q_0 .

При $S=0$ и $R=1$ активный уровень логической единицы действуют на вход установки в нулевое состояние R, поэтому триггер переходит в нулевое состояние.

При $S=1$ и $R=0$ активный уровень логической единицы действуют на вход установки в единичное состояние S, поэтому триггер переходит в единичное состояние.

При $S=1$ и $R=1$ состояние триггера будет неопределенным, поэтому такая комбинация входных сигналов называется запрещенной.

Асинхронный RS триггер с инверсными входами.

Он может быть построен на элементах «и-не», для которых активным уровнем является логический ноль.

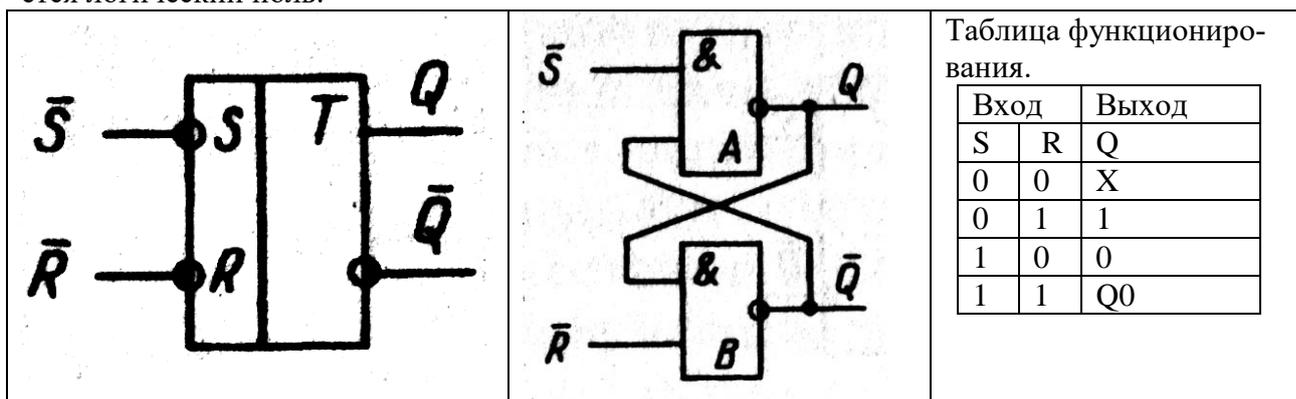


Таблица функционирования.

Вход		Выход
S	R	Q
0	0	X
0	1	1
1	0	0
1	1	Q_0

Таблица функционирования для триггера с инверсными входами инверсна таблице функционирования для триггера с прямыми входами.

Синхронный RS – триггер.

Он может быть получен из асинхронного, если на его входы включить элементы «и».

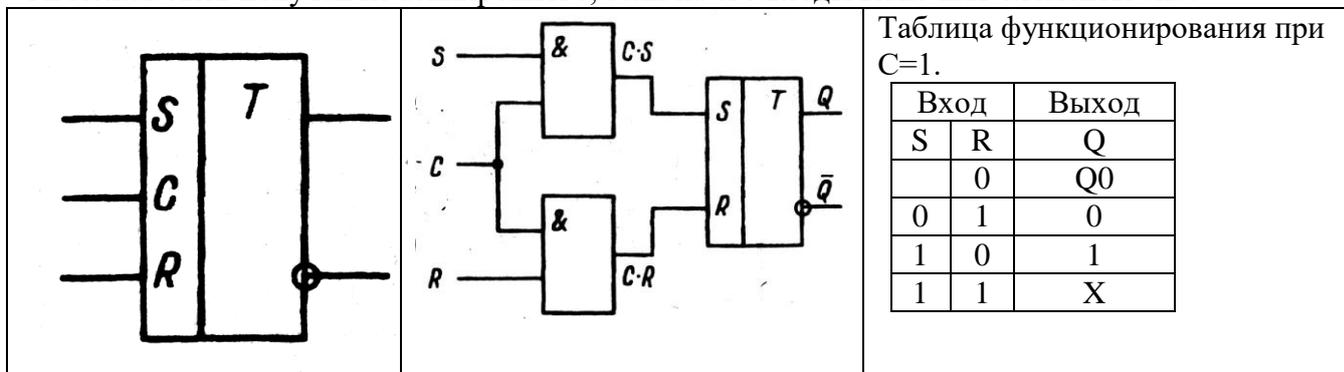


Таблица функционирования при $C=1$.

Вход		Выход
S	R	Q
	0	Q_0
0	1	0
1	0	1
1	1	X

При $C=0$ не зависимо от того, что действует на входы S и R синхронного триггера, на входах S и R асинхронного триггера, входящего в состав синхронного действует логический ноль, и срабатывание не происходит. При $C=1$ логические уровни со входов синхронного триггера передаются на входы асинхронного триггера и вызывает его соответствующее срабатывание.

Универсальный JK-триггер с двухступенчатым запоминающим информации

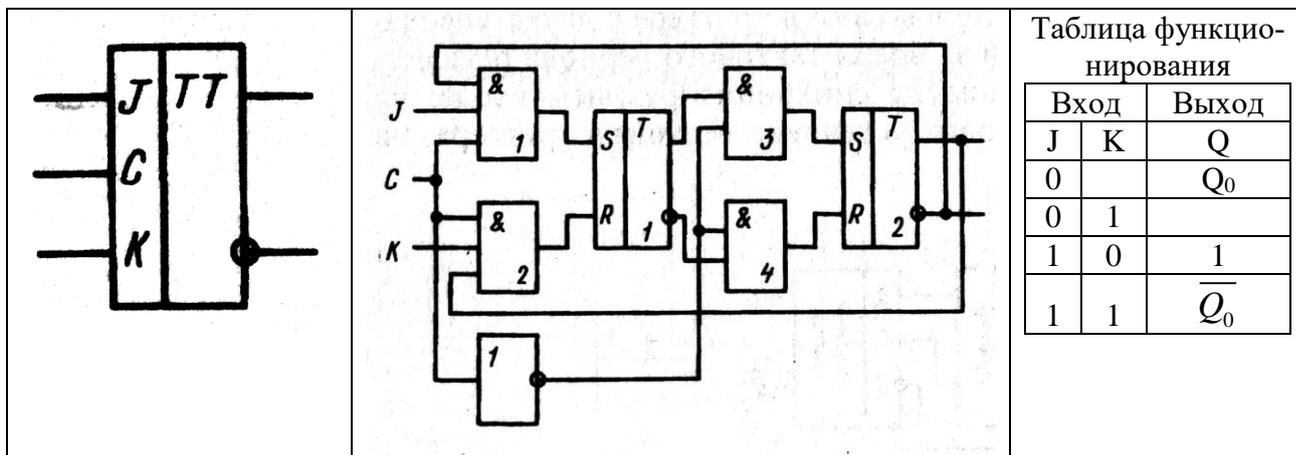


Таблица функционирования

Вход		Выход
J	K	Q
0	0	Q_0
0	1	
1	0	1
1	1	$\overline{Q_0}$

При $J=0$ и $K=0$ срабатывание не происходит и триггер остается в исходном состоянии Q_0 .

При $J=0$ и $K=1$ логическая единица действует на вход установки в нулевое состояние K и триггер переходит в нулевое состояние.

При $J=1$ и $K=0$ логическая единица действует на вход установки в единичное состояние J и триггер переходит в единичное состояние.

Универсальный триггер не имеет запрещенной комбинации входных сигналов и при $J=1$ и $K=1$ состояние триггера меняется на противоположное.

Срабатывание триггера с двухступенчатым запоминанием информации происходит в два этапа: 1) при положительном перепаде ($C=1$) новое состояние формируется в первом RS-триггере, а логические уровни на выходах JK триггера не изменяются; 2) при отрицательном перепаде ($C=0$) новое состояние, сформированное в первом RS-триггере передается во второй RS-триггер и меняются логические уровни на выходах JK-триггера.

Синхронный D – триггер.

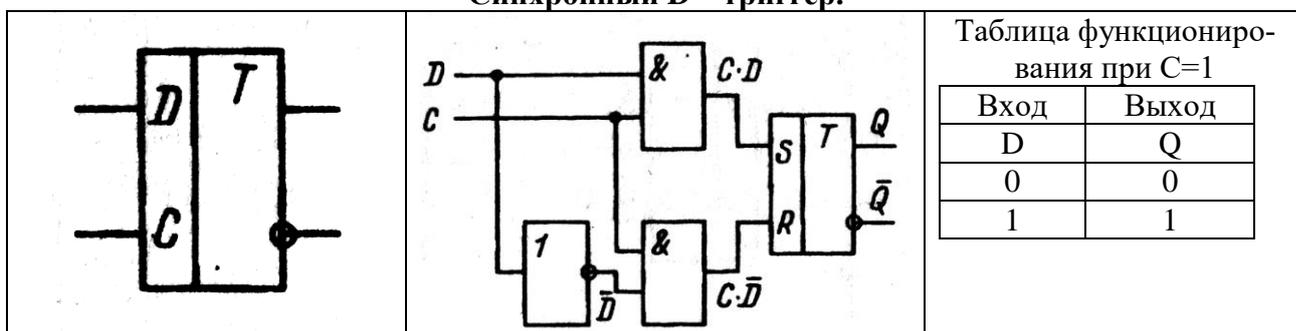


Таблица функционирования при $C=1$

Вход	Выход
D	Q
0	0
1	1

При $C=0$ срабатывание триггера не происходит.

При $C=1$ и $D=0$ триггер устанавливается в нулевое состояние. При $C=1$ и $D=1$ триггер устанавливается в единичное состояние.

T-триггер

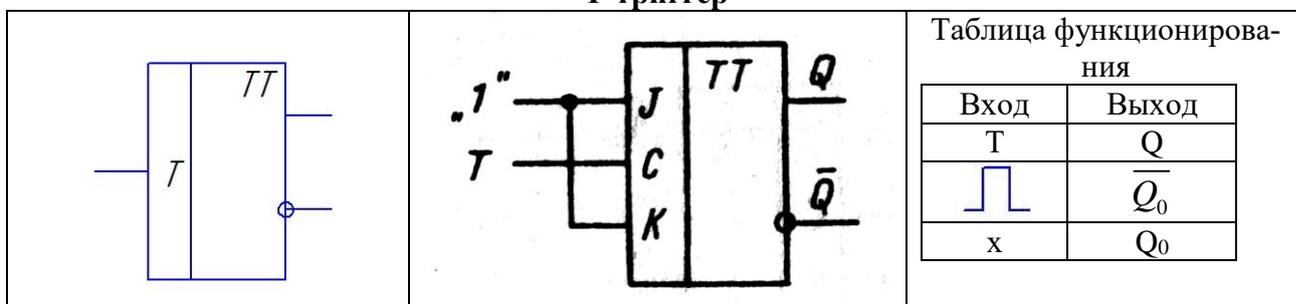


Таблица функционирования

Вход	Выход
T	Q
1	$\overline{Q_0}$
x	Q_0

Состояние триггера меняется на противоположное, если на вход поступает прямоугольный импульс, во всех остальных случаях срабатывание триггера не происходит и он остается в исходном состоянии Q_0 .

Порядок выполнения работы:

1. Исследование работы асинхронного RS-триггера

1.1. Выполнить проверку состояний асинхронного RS-триггера

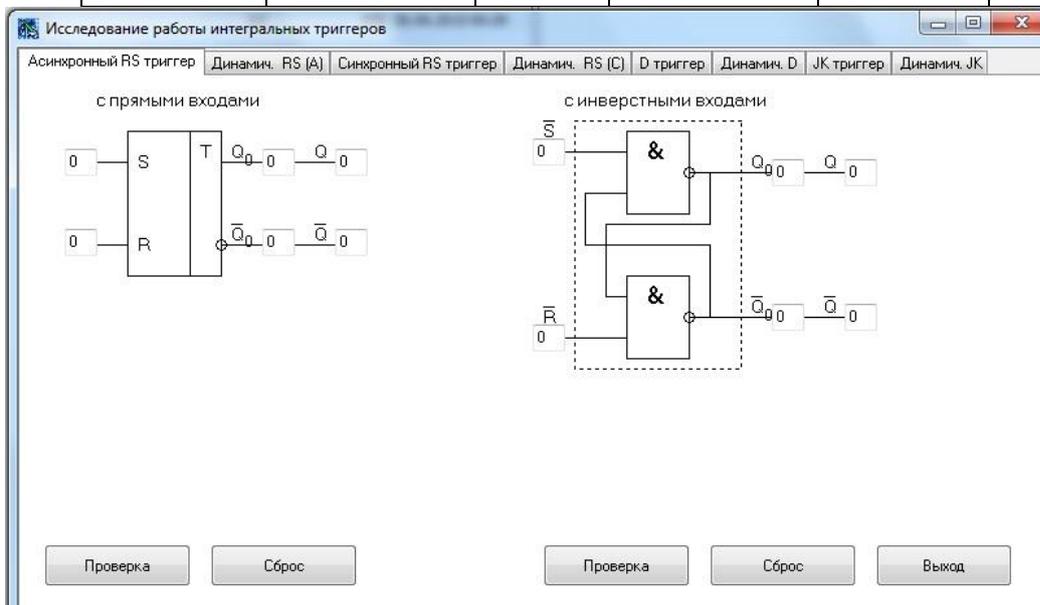
- Исходное состояние триггера устанавливать на выходах триггера (в «0» состоянии $Q_0=0, \overline{Q}_0 = 1$, в «1» состоянии $Q_0=1, \overline{Q}_0 = 0$);
- Входные сигналы подавать на входы **S** и **R**;
- Новое состояние фиксировать по выходам Q и \overline{Q} ;
- Результаты записать в таблицы 1 и 2.

Таблица 1. Состояния асинхронного RS-триггера с прямыми входами.

Исходное состояние		Входные сигналы		Следующее состояние	
Q_0	\overline{Q}_0	S	R	Q	\overline{Q}
0	1	0	0		
1	0	0	0		
0	1	0	1		
1	0	0	1		
0	1	1	0		
1	0	1	0		
0	1	1	1		
1	0	1	1		

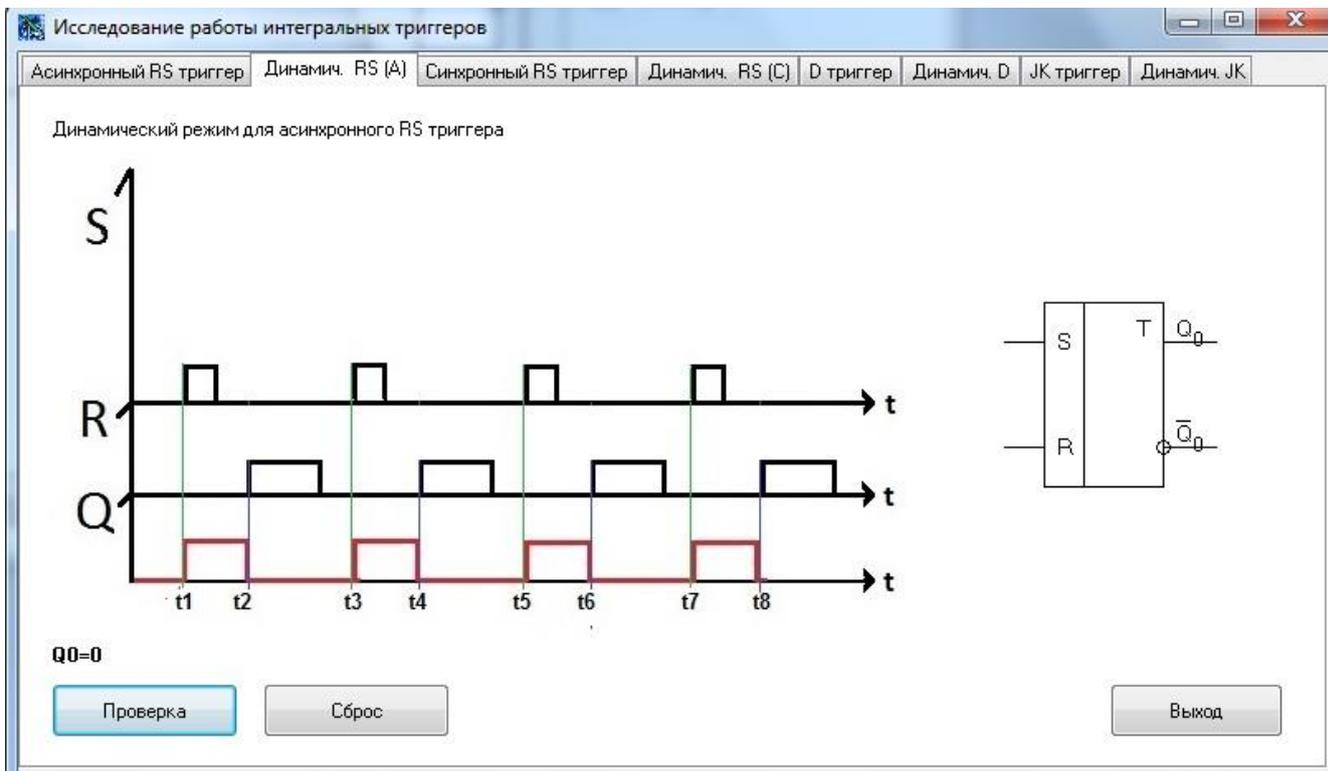
Таблица 2. Состояния асинхронного RS-триггера с инверсными входами.

Исходное состояние		Входные сигналы		Следующее состояние	
Q_0	\overline{Q}_0	\overline{S}	\overline{R}	Q	\overline{Q}
0	1	0	0		
1	0	0	0		
0	1	0	1		
1	0	0	1		
0	1	1	0		
1	0	1	0		
0	1	1	1		
1	0	1	1		



1.2. Получить и перенести графики динамического режима работы асинхронного триггера в отчет по лабораторной работе:

1.3. На графиках временных диаграмм работы асинхронного триггера показать временной интервал, соответствующий действию определенных входных сигналов кода (по заданию преподавателя).



2. Исследование работы синхронного RS-триггера

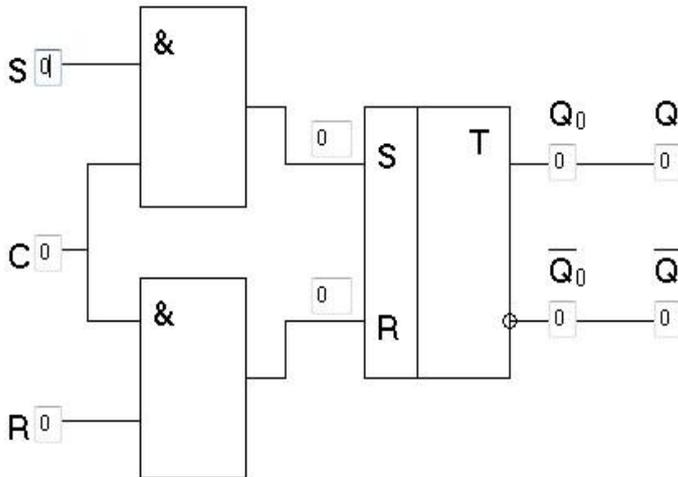
2.1. Выполнить проверку состояний синхронного RS-триггера

- Исходное состояние триггера устанавливать на выходах триггера (в «0» состоянии $Q_0=0, \overline{Q}_0=1$, в «1» состоянии $Q_0=1, \overline{Q}_0=0$);
- Входные сигналы подавать на входы **S**, **C** и **R**;
- Новое состояние фиксировать по выходам **Q** и \overline{Q} ;
- Результаты записать в таблицу 3.

Таблица 3. Состояния синхронного **RS** - триггера

Исходное состояние		Входные сигналы			Следующее состояние	
Q_0	\overline{Q}_0	S	R	C	Q	\overline{Q}
0	1	0	0	1		
1	0	0	0	1		
0	1	0	0	0		
1	0	0	0	0		
0	1	0	1	1		
1	0	0	1	1		
0	1	0	1	0		
1	0	0	1	0		
0	1	1	0	1		
1	0	1	0	1		
0	1	1	0	0		
1	0	1	0	0		
0	1	1	1	1		
1	0	1	1	1		
0	1	1	1	0		
1	0	1	1	0		

4.2. Используя схему внутренней структуры синхронного **RS** -триггера показать порядок срабатывания элементов триггера при действии на входе **C** уровня лог. «0» и лог. «1» (по заданию преподавателя).



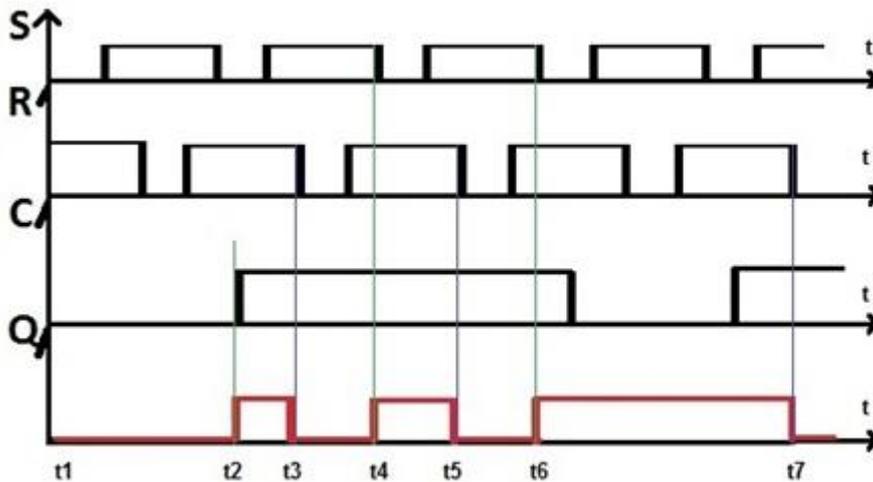
Проверка

Сброс

Выход

2.2. Получить и перенести графики динамического режима работы синхронного RS - триггера в отчет по лабораторной работе:

2.3. На графиках временных диаграмм работы синхронного RS -триггера показать временной интервал, соответствующий действию определенных входных сигналов кода (по заданию преподавателя).

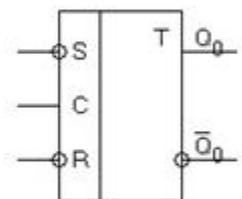


Q0=0

Проверка

Сброс

Выход



3. Исследование работы D-триггера

3.1. Выполнить проверку состояний синхронного D-триггера

– Исходное состояние триггера устанавливать на выходах триггера (в «0» состоянии $Q_0=0$, $\overline{Q}_0=1$, в «1» состоянии $Q_0=1$, $\overline{Q}_0=0$);

– Входные сигналы подавать на входы **D** и **C**;

- Новое состояние фиксировать по выходам Q и \bar{Q} ;
- Результаты записать в таблицу 3.

Таблица 3. Состояния синхронного **D** – триггера

Исходное состояние		Входные сигналы		Следующее состояние	
Q_0	\bar{Q}_0	D	C	Q	\bar{Q}
0	1	0	1		
1	0	0	1		
0	1	0	0		
1	0	0	0		
0	1	1	1		
1	0	1	1		
0	1	1	0		
1	0	1	0		

3.2. Используя схему внутренней структуры **D** – триггера показать порядок срабатывания элементов триггера при действии на входе **C** уровня лог «0» и лог. «1» (по заданию преподавателя).

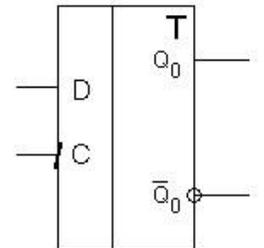
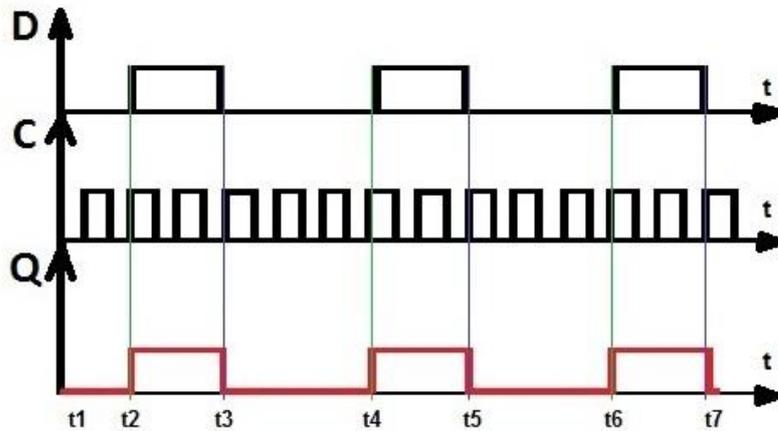
Исследование работы интегральных триггеров

Асинхронный RS триггер | Динамич. RS (A) | Синхронный RS триггер | Динамич. RS (C) | **D триггер** | Динамич. D | JK триггер | Динамич. JK

Проверка Сброс Выход

3.3. Получить и перенести графики динамического режима работы синхронного D-триггера в отчет по лабораторной работе:

3.4. На графиках временных диаграмм работы синхронного D-триггера показать временной интервал, соответствующий действию определенных входных сигналов кода (по заданию преподавателя).



Q0=0

Проверка

Сброс

Выход

4. Исследование работы JK-триггера

4.1. Выполнить проверку состояний синхронного JK-триггера

– Исходное состояние триггера устанавливать на выходах триггера (в «0» состоянии $Q_0=0, \bar{Q}_0=1$, в «1» состоянии $Q_0=1, \bar{Q}_0=0$);

– Входные сигналы подавать на входы **Ж** и **К** (на входе **С** должен действовать прямоугольный импульс);

– Новое состояние фиксировать по выходам Q и \bar{Q} ;

– Результаты записать в таблицу 4.

Таблица 4. Состояния синхронного JK-триггера (на входе **С** должен действовать прямоугольный импульс)

Исходное состояние		Входные сигналы		Следующее состояние	
Q_0	\bar{Q}_0	Ж	К	Q	\bar{Q}
0	1	0	0		
1	0	0	0		
0	1	0	1		
1	0	0	1		
0	1	1	0		
1	0	1	0		
0	1	1	1		
1	0	1	1		

4.2. Используя схему внутренней структуры JK-триггера показать порядок срабатывания элементов триггера при действии «Такта 1» и «Такта 2» (по заданию преподавателя)

Исследование работы интегральных триггеров

Асинхронный RS триггер | Динамич. RS (A) | Синхронный RS триггер | Динамич. RS (C) | D триггер | Динамич. D | JK триггер | Динамич. JK

Проверка Сброс Такт 1 Такт 2 Сброс Выход

4.3. Получить и перенести графики динамического режима работы синхронного **JK** - триггера в отчет по лабораторной работе:

4.4. На графиках временных диаграмм работы синхронного **JK** -триггера показать временной интервал, соответствующий действию определенных входных сигналов кода (по заданию преподавателя).

Исследование работы интегральных триггеров

Асинхронный RS триггер | Динамич. RS (A) | Синхронный RS триггер | Динамич. RS (C) | D триггер | Динамич. D | JK триггер | Динамич. JK

Q0=1

Проверка Сброс Выход

5. Сделать выводы по работе.
6. Оформить отчет.
7. Ответить на контрольные вопросы

Контрольные вопросы.

1. Привести функциональное обозначение и таблицу функционирования асинхронного RS – триггера с прямыми входами.
2. Привести функциональное обозначение и таблицу функционирования асинхронного RS – триггера с инверсными входами.

3. Привести функциональное обозначение и таблицу функционирования синхронного RS - триггера.
4. Привести функциональное обозначение и таблицу функционирования синхронного D - триггера.
5. Привести функциональное обозначение и таблицу функционирования универсального JK - триггера.
6. Привести функциональное обозначение и таблицу функционирования T – триггера.
7. Пояснить назначение выводов и принцип работы всех этих триггеров.

Лабораторная работа № 4

Тема: «Исследование работы регистра»

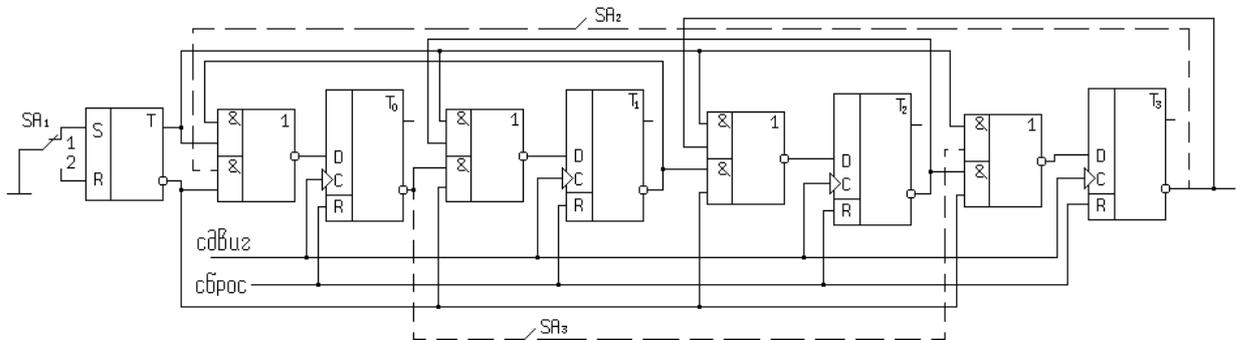
Цель работы: Исследовать работу регистра сдвига, научиться строить диаграммы состояния регистра, осуществлять контроль работы в статистическом и динамическом режимах.

Приборы: Виртуальный лабораторный практикум.

Краткие теоретические сведения

Регистр служит для хранения двоичных чисел. В нем также может выполняться сдвиг числа влево и вправо.

Схема последовательного сдвигающего регистра.



Регистр состоит из D-триггеров, которые служат для запоминания отдельных разрядов числа, и логических элементов, которые организуют различные режимы работы. Объединенные входы R образуют цепь сброса. На объединенные входы С поступают сдвигающие импульсы. RS – триггер служит для выбора направления сдвига.

Если SA 1 в положении 1, то RS – триггер в нулевом состоянии, и в схеме выполняется сдвиг вправо.

Если SA 1 в положении 2, то RS – триггер в единичном состоянии, и в схеме выполняется сдвиг влево. Прямой выход RS – триггера соединяется со всеми верхними элементами «и» схем «2и-или-не». Инверсный вход RS – триггера соединяется со всеми нижними элементами «и» схем «2и-или-не».

Цепь сдвига вправо образуется при соединении инверсных выходов D – триггеров с нижними элементами «и» схем «2и-или-не». Цепь ОС при сдвиге вправо показана штриховой линией и замыкается переключателем SA2.

Цепь сдвига влево образуется при соединении инверсных выходов D – триггеров с верхними элементами «и» схем «2и-или-не». Цепь ОС при сдвиге влево показана штриховой линией и замыкается переключателем SA3.

Выходы схем «2и-или-не» соединены с входами D.

Для определения, в какое состояние перейдет регистр после подачи сдвигающего импульса необходимо:

1. Исходное состояние регистра показать на прямых и инверсных выходах D – триггеров.
2. Задать направление сдвига с помощью RS – триггера.
3. Указать логические уровни на всех входах схем «2и-или-не». Если цепь ОС разомкнута, то на соответствующий вход схемы «2и-или-не» действует лог «1».
4. Определить логические уровни на выходах схем «2и-или-не».

5. При подачи сдвигающего импульса D-триггеры устанавливаются в состояния, соответствующее логическим уровням, действующим на входах D.

Микросхема K155ИР11

Представляет собой четырех разрядный сдвиговый регистр. Назначение выводов: D0 – D3 – информационные входы, Q0 – Q3 – информационные выходы, S0, S1 – входы выбора режима, R – инверсный вход сброса, С – синхронизирующий вход, на него подается сдвигающие импульсы. DSR – вход последовательной загрузки при сдвиге вправо, DSL – вход последовательной загрузки при сдвиге влево.

	<p>При S0=0, S1=0 – режим хранения.</p> <p>При S0=1, S1=1 – режим параллельной загрузки. При подачи на вход С импульса информация со входов D0 – D3 загружается в регистр и появляется на выходах Q0 – Q3.</p> <p>При S0=1, S1=0 – сдвиг вправо. Информация смещается от Q0 к Q3. При этом Q3, выдвигаясь из регистра, теряется, а на освободившемся месте в Q0 записывается то, что действует на входе DSR.</p> <p>При S0=0, S1=1 – сдвиг влево. Информация смещается от Q3 к Q0. При этом Q0, выдвигаясь из регистра, теряется, а на освободившемся месте в Q3 записывается то, что действует на входе DSL.</p>
--	---

Порядок выполнения работы:

1.1. Выполнить проверку функционирования последовательного сдвигающего регистра

- Исходное состояние регистра устанавливать на выходах Q0, Q1, Q2, Q3,
- Входные сигналы подавать на входы D0, D1, D2, D3
- Режим работы задавать логическими уровнями на входах S0, S1
- Состояние регистра фиксировать по выходам Q0, Q1, Q2, Q3,
- Результаты записать в таблицы 1 и 2.

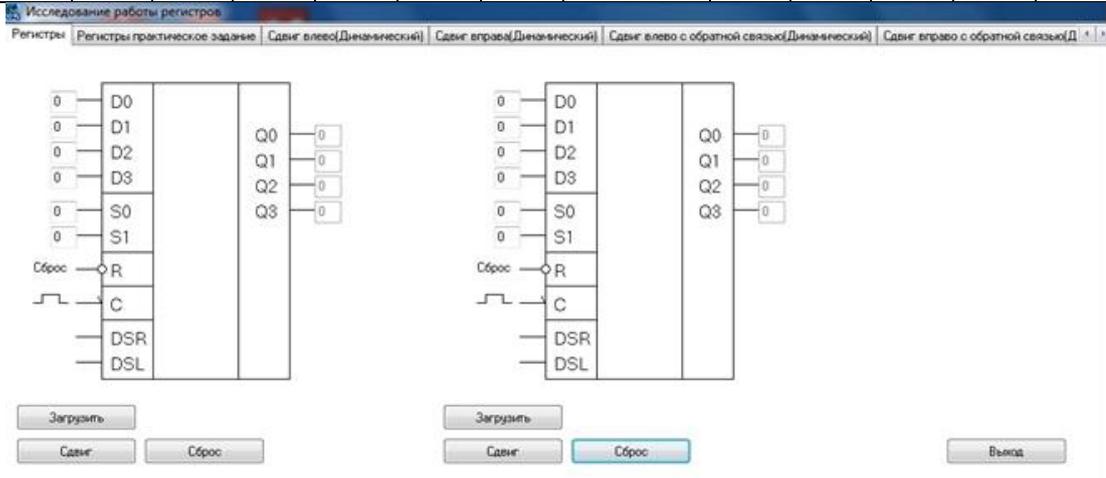
Таблица 1. Состояния сдвигающего регистра (без обратной связи)

	Сдвиг вправо						Сдвиг влево					
	S0	S1	Q0	Q1	Q2	Q3	S0	S1	Q0	Q1	Q2	Q3
Загрузка							Загрузка					
Число сдв. имп.							Число сдв. имп.					
1							1					
2							2					
3							3					
4							4					
5							5					
6							6					
7							7					

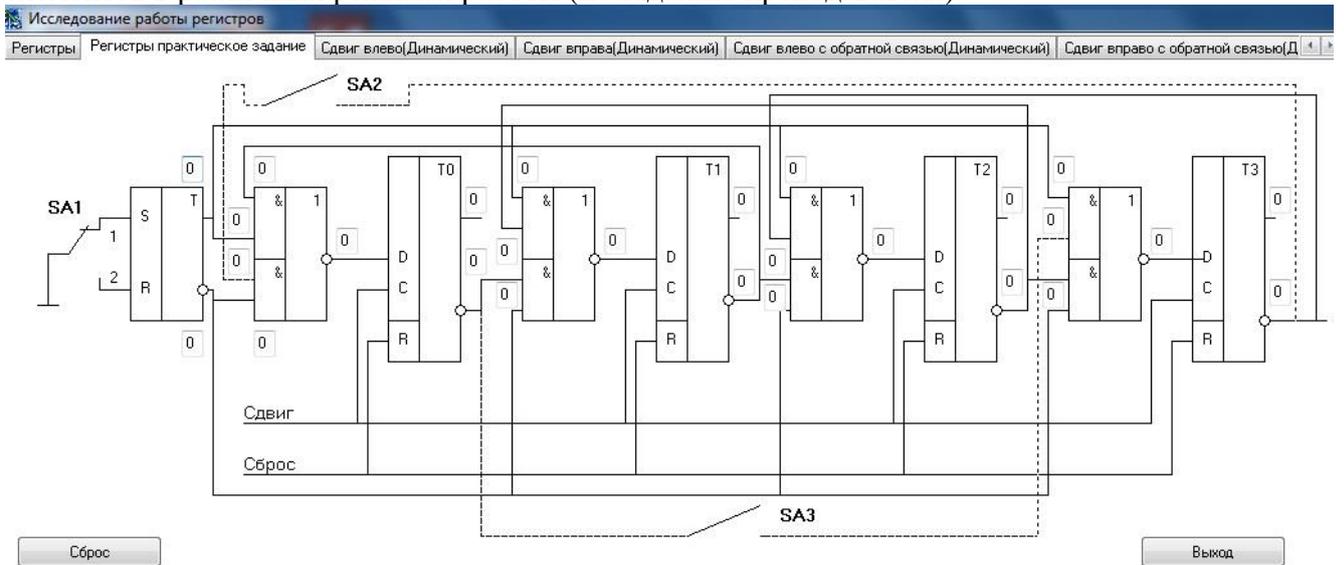
Таблица 1. Состояния сдвигающего регистра (с обратной связью)

	Сдвиг вправо						Сдвиг влево					
	S0	S1	Q0	Q1	Q2	Q3	S0	S1	Q0	Q1	Q2	Q3
Загрузка							Загрузка					
Число сдв. имп.							Число сдв. имп.					
1							1					
2							2					

3								3						
4								4						
5								5						
6								6						
7								7						



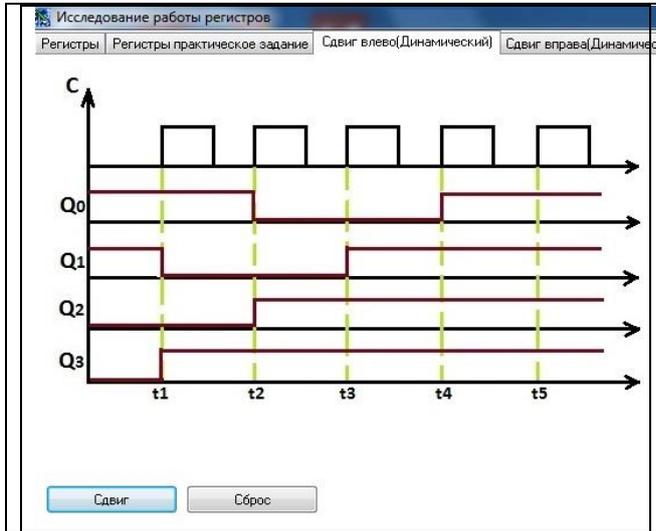
1.2. Используя схему внутренней структуры регистра показать срабатывание его элементов в различных режимах работы (по заданию преподавателя).



1.3. Получить и перенести графики динамического режима работы регистра в отчет по лабораторной работе:

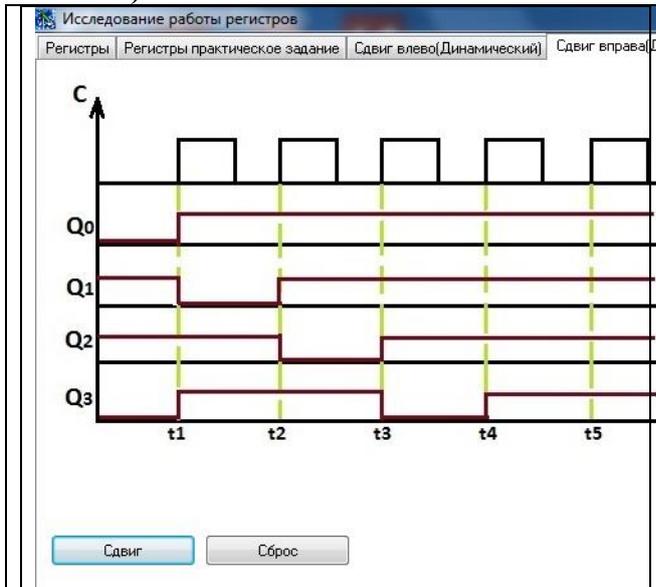
1.4. По графикам временных диаграмм определить режим работы регистра и заполнить таблицы состояний.

а)



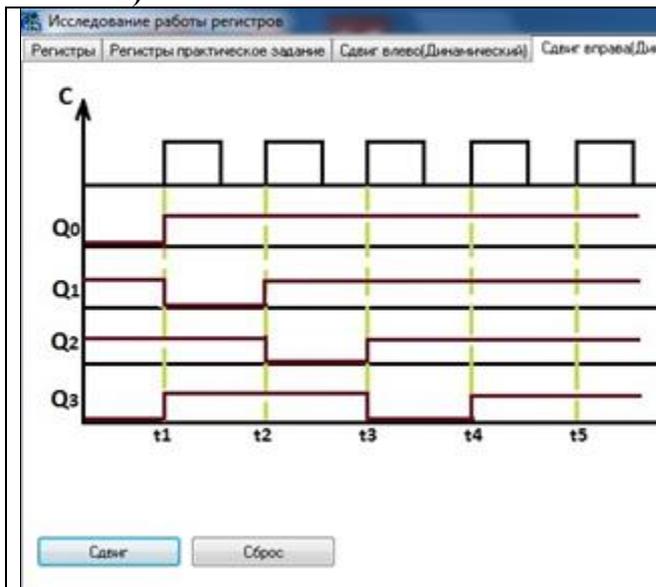
	Q0	Q1	2	Q3
Исх. сост.				
Число вх. имп.				
1				
2				
3				
4				
5				
6				

б)



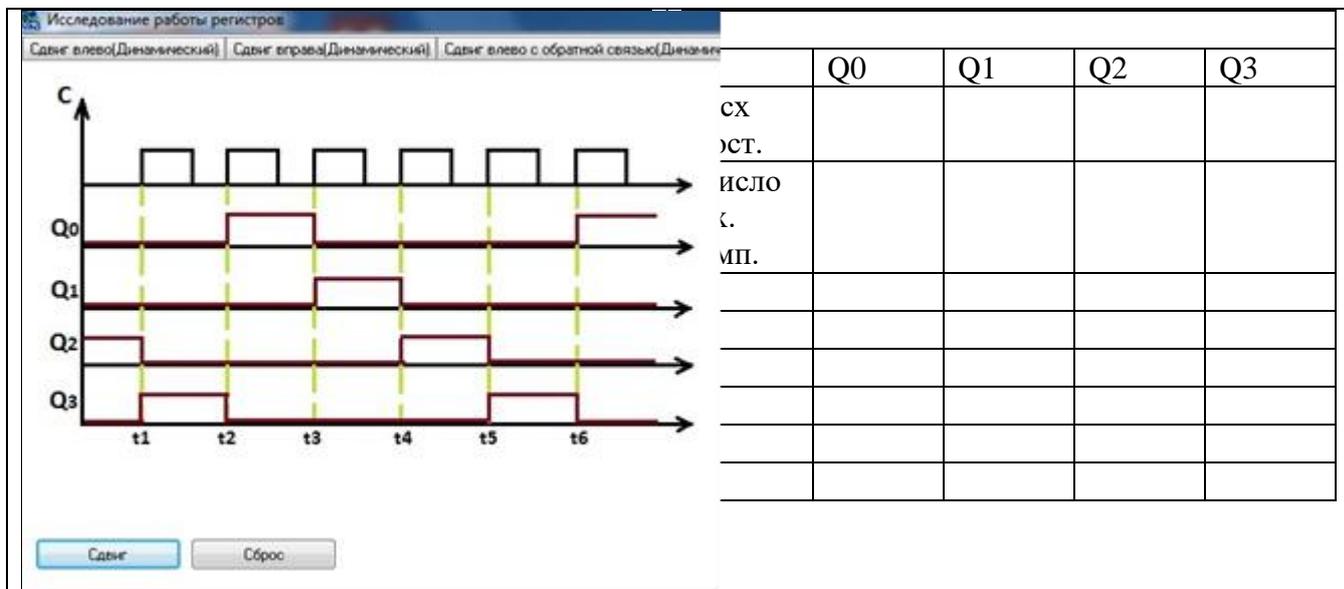
	Q0	Q1	Q2	Q3
Исх. сост.				
Число вх. имп.				
1				
2				
3				
4				
5				
6				

в)



	Q0	Q1	Q2	Q3
Исх. сост.				
Число вх. имп.				

г)



2. Сделать выводы по работе.
3. Оформить отчет.
4. Ответить на контрольные вопросы

Контрольные вопросы.

1. Пояснить назначение и виды регистров.
2. Привести функциональное обозначение регистра К155ИР11. Пояснить назначение выводов.
3. Пояснить режимы работы регистра (на конкретных примерах).
4. Начертить схему сдвигающего регистра. Пояснить назначение элементов и цепей.
5. Пояснить принцип работы сдвигающего регистра (на конкретном примере).

Лабораторная работа №5

Тема: Исследование работы счетчиков.

Цель: Исследовать работу суммирующих и вычитающих двоичных счетчиков. Уметь строить диаграммы состояний счетчиков и осуществлять контроль работы счетчиков в статистическом и динамическом режимах.

Приборы: Виртуальный лабораторный практикум

Краткие теоретические сведения.

Счетчики.

Счетчик – устройство, выполняющее в двоичной системе счет импульсов поступивших на его вход. Счетчик состоит из триггеров, у которых организуется счетный вход, и логических элементов для организации различных режимов работы и передачи переносов от младших разрядов к старшим. Счетчики бывают суммирующие, вычитающие и реверсивные.

Реверсивный двоичный счетчик.

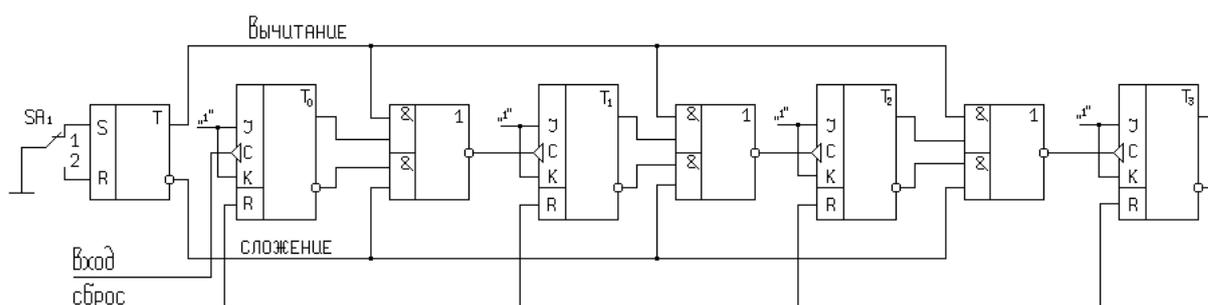


Схема состоит из RS – триггера, который служит для выбора режима счета и JK – триггеров, которые служат для запоминания отдельных разрядов двоичного числа.

В JK-триггерах входы J и K объединены и на них действует логическая «1», а вход С используется как счетный вход. Так же как в регистре входы R образуют цепь сброса, а входные импульсы поступают на вход С триггера T0.

Если переключатель SA в положении «1», то RS – триггер в нулевом состоянии и в схеме выполняется сложение. Если SA в положении «2», то RS – триггер в единичном состоянии и в схеме выполняется вычитание.

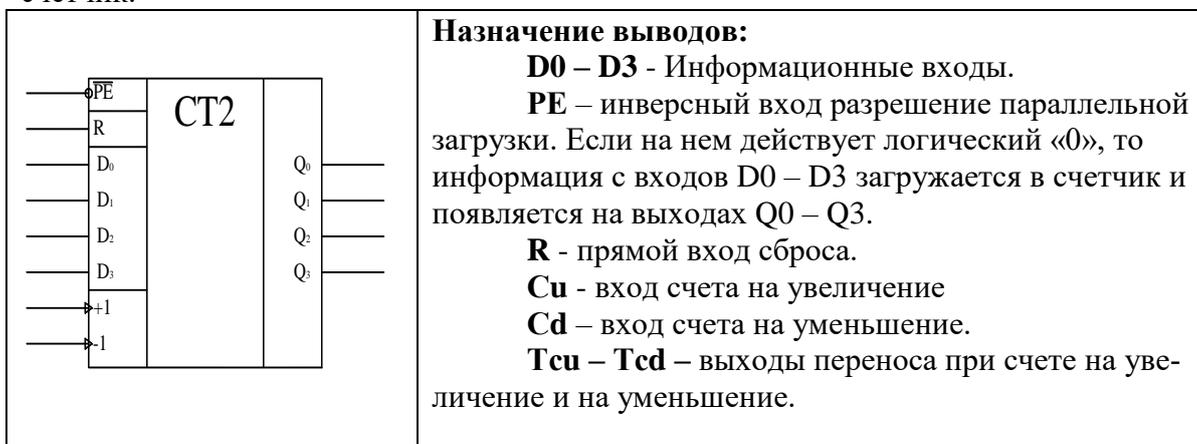
Выходы схем, «2и-или-не» соединены со входами С триггеров T1, T2, T3. Прямой выход RS – триггера и прямые выходы JK – триггеров соединены с верхними элементами «и» схем «2и-или-не», инверсный выход RS – триггера и инверсные выходы JK – триггеров соединены с нижними элементами «и» схем «2и-или-не».

Чтобы определить в какое состояние перейдет счетчик после поступления импульса на его вход необходимо:

1. Исходное состояние счетчика показать на прямых и инверсных выходах JK – триггеров.
2. Задать режим счета с помощью RS – триггера.
3. Указать логические уровни на всех входах схем «2и-или-не».
4. Определить логические уровни на выходах схем «2и-или-не».
5. При подаче импульса на вход счетчика триггер T0 всегда меняет свое состояние на противоположное, T1, T2, T3 меняют свое состояние на противоположное, если на входе С произойдет отрицательный перепад напряжения, в остальных случаях состояния триггеров не изменятся.

Микросхема К155ИЕ7

Микросхема К155ИЕ7 представляет собой 4 – х разрядный реверсивный двоичный счетчик.



Порядок выполнения работы

1.1. Выполнить проверку функционирования реверсивного двоичного счетчика

- Исходное состояние счетчика устанавливать на выходах Q0, Q1, Q2, Q3,
- Входные сигналы подавать на входы D0, D1, D2, D3
- Режим загрузки задается уровнем лог. «0» на входе PE.
- Режим «сложения» выбирается по «Входу 1», режим «вычитания» выбирается по «Входу 2»,
- Состояние счетчика фиксировать по выходам Q0, Q1, Q2, Q3,
- Результаты записать в таблицу 1.

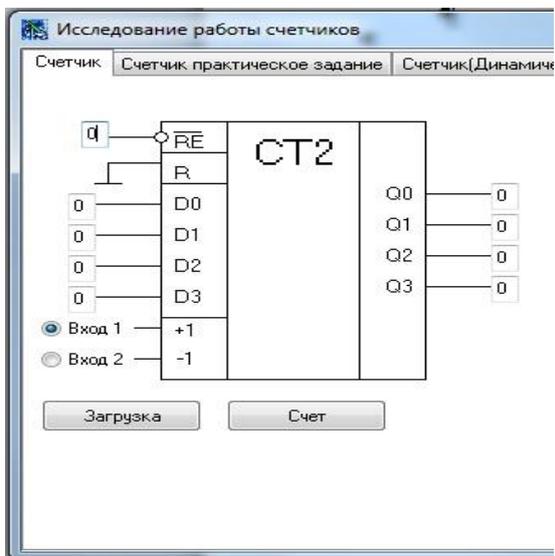
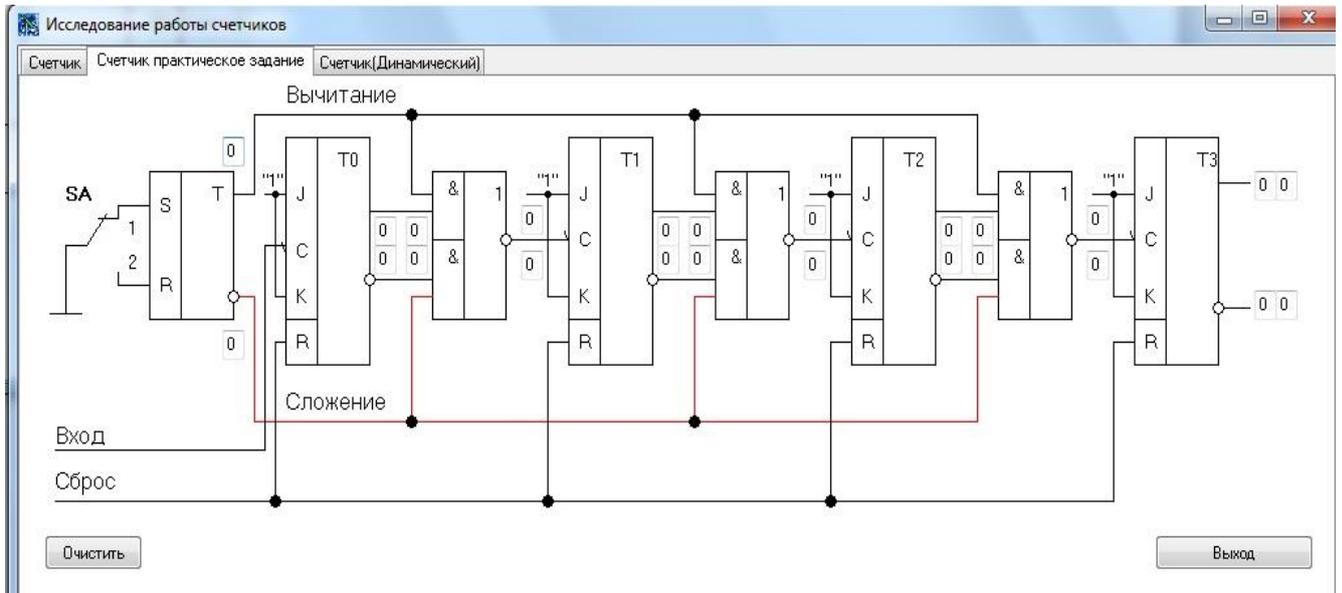


Таблица 1. Состояния реверсивного счетчика

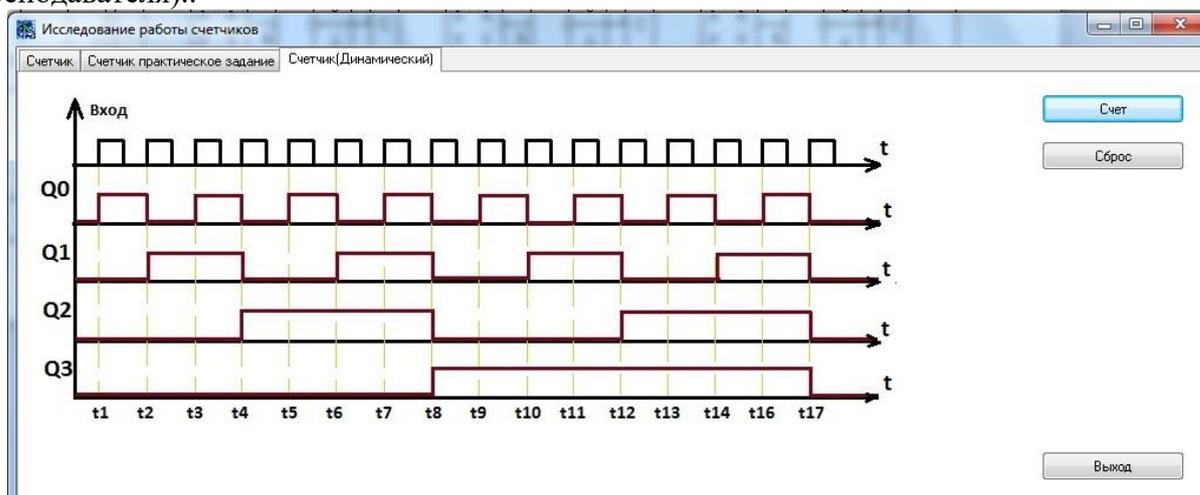
Число входных импульсов	Режим сложения				Режим вычитания			
	Q ₃	Q ₂	Q ₁	Q ₀	Q ₃	Q ₂	Q ₁	Q ₀
Загрузка								
1								
2								
3								
4								
5								
6								
7								
8								
9								
10								
11								
12								
13								
14								
15								
16								

1.2. Используя схему внутренней структуры счетчика показать срабатывание его элементов в различных режимах работы (по заданию преподавателя).



1.3. Получить и перенести графики динамического режима работы счетчика в отчет по лабораторной работе:

1.4. По временным диаграммам определить период и частоту следования импульсов на выходах Q_0 , Q_1 , Q_2 , Q_3 , если задан период входных импульсов.(по заданию преподавателя)..



2. Сделать выводы по работе.
3. Оформить отчет.
4. Ответить на контрольные вопросы

Контрольные вопросы.

1. Пояснить назначение и виды счетчиков.
2. Привести функциональное обозначение счетчика К155ИЕ7. Пояснить назначение выводов.
3. Как определить период циклической работы счетчика и количество импульсов, которое он может сосчитать.
4. Пояснить режимы работы счетчика (на конкретных примерах).
5. Начертить схему реверсивного счетчика. Пояснить назначение элементов и цепей.
6. Пояснить принцип работы реверсивного счетчика (на конкретном примере).

Лабораторная работа № 6

Тема: Исследование работы ОЗУ

Цель работы: изучить работу ОЗУ на примере ИС К155РУ2.

Приборы: Виртуальный лабораторный практикум.

Краткие теоретические сведения

Микросхема К155РУ2- высокоскоростное ОЗУ с емкостью 64 бит. Данные в ОЗУ

можно записывать и считывать. При считывании информации из ОЗУ она не разрушается. Ячейки в памяти организованы в матрицу RAM, имеющую 16 рядов и 4 колонки, что соответствует логической организации 16 слов по 4 бита каждое. Матрица снабжена адресным дешифратором DC, который принимает четырехразрядный код адреса А0-А3 и выбирает с помощью одного из своих 16 выходов нужное четырехзначное слово. Четыре буферных входа данных DI₀-DI₃ снабжены входом разрешения записи WE. Каждый вход данных DO₀-DO₃ имеет открытый коллектор, что упрощает соединение нескольких ОЗУ РУ2 в более сложные матрицы. Данные на выходах инвертированы относительно тех, которые записаны в памяти.

Если выбран режим записи, то входы и выходы имеют комплементарные коды. Для считывания данных из ОЗУ после фиксации адресных данных на вход WE подается напряжение высокого уровня, а на вход доступа к нужной микросхеме памяти (условное обозначение: вход выбора кристалла) CS – низкого. Для записи сигналов требуется установить напряжение низкого уровня на входах управления WE и CS. Адресный код в это время тоже должен быть зафиксирован.

Следует учесть, что в режиме считывания выбранные ячейки памяти доступны для приема данных, поэтому логические сигналы на шинах требуется зафиксировать перед переключением уровней управления от низкого к высокому на входах CS или WE.

Микросхемы К155РУ2 потребляет ток 100 мА, в варианте S 105 мА, в варианте LS 37 мА. Стекающий в выходной коллектор выходной ток более 24 мА. Для выборов режимов работы памяти РУ2 служит таблица.

	<table border="1"> <thead> <tr> <th rowspan="2">Режим работы</th> <th colspan="3">Входы</th> <th>Выход</th> </tr> <tr> <th>CS</th> <th>WE</th> <th>DI</th> <th>DO</th> </tr> </thead> <tbody> <tr> <td rowspan="2">Запись</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>Считывание</td> <td>0</td> <td>1</td> <td>*</td> <td>D_n</td> </tr> <tr> <td rowspan="2">Запрет записи</td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>Отключение входов</td> <td>1</td> <td>1</td> <td>*</td> <td>1</td> </tr> </tbody> </table>				Режим работы	Входы			Выход	CS	WE	DI	DO	Запись	0	0	0	1	0	0	1	0	Считывание	0	1	*	D _n	Запрет записи	1	0	0	1	1	0	1	0	Отключение входов	1	1	*	1
	Режим работы	Входы				Выход																																			
CS		WE	DI	DO																																					
Запись	0	0	0	1																																					
	0	0	1	0																																					
Считывание	0	1	*	D _n																																					
Запрет записи	1	0	0	1																																					
	1	0	1	0																																					
Отключение входов	1	1	*	1																																					

Порядок выполнения работы:

1. Выполнить проверку функционирования ОЗУ

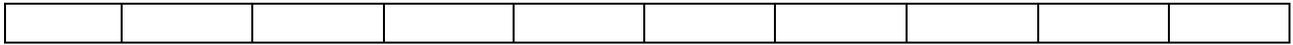
1.1. Проверить работу ОЗУ в режиме записи. Для этого на вход WE подать 0, на вход CS подать 0. Задать адрес ячейки на входах А0-А3, информацию на входах DI₀-DI₃. Результаты записать в таблицу.

CS	WE	A ₃	A ₂	A ₁	A ₀	DI ₃	DI ₂	DI ₁	DI ₀

1.2. Убедиться в том, что в режиме записи информация на выходах DO₃-DO₀ не изменяется.

1.3. Проверить работу ОЗУ в режиме считывания. Для этого на вход WE подать уровень логической единицы, на вход CS подать уровень логического нуля. Задать адреса ячеек на входах А0-А3 и считать информацию с выходов DO₀-DO₃. Результаты записать в таблицу.

CS	WE	A ₃	A ₂	A ₁	A ₀	DO ₃	DO ₂	DO ₁	DO ₀



Исследование работы ОЗУ

ОЗУ Модуль ОЗУ

Режим работы	Входы			Выход
	CS	WE	DI	DO
Запись	0	0	0	0
	0	0	1	1
Считывание	0	1	*	DIn
Запрет записи	1	0	0	1
	1	0	1	0
Отключение входов	1	1	*	1

Очистить ОЗУ

Запись Чтение Очистить

Выход

2. Выполнить проверку функционирования модуля ОЗУ

2.1. Проверить работу модуля ОЗУ в режиме записи

Для этого модуль ОЗУ перевести в режим «Запись». Задать адрес ячейки на входах 1–5 шины адреса, информацию на входах 1–8 шины входных данных. Выполнить запись информации кнопкой «Запись»

Результаты записать в таблицу 1.

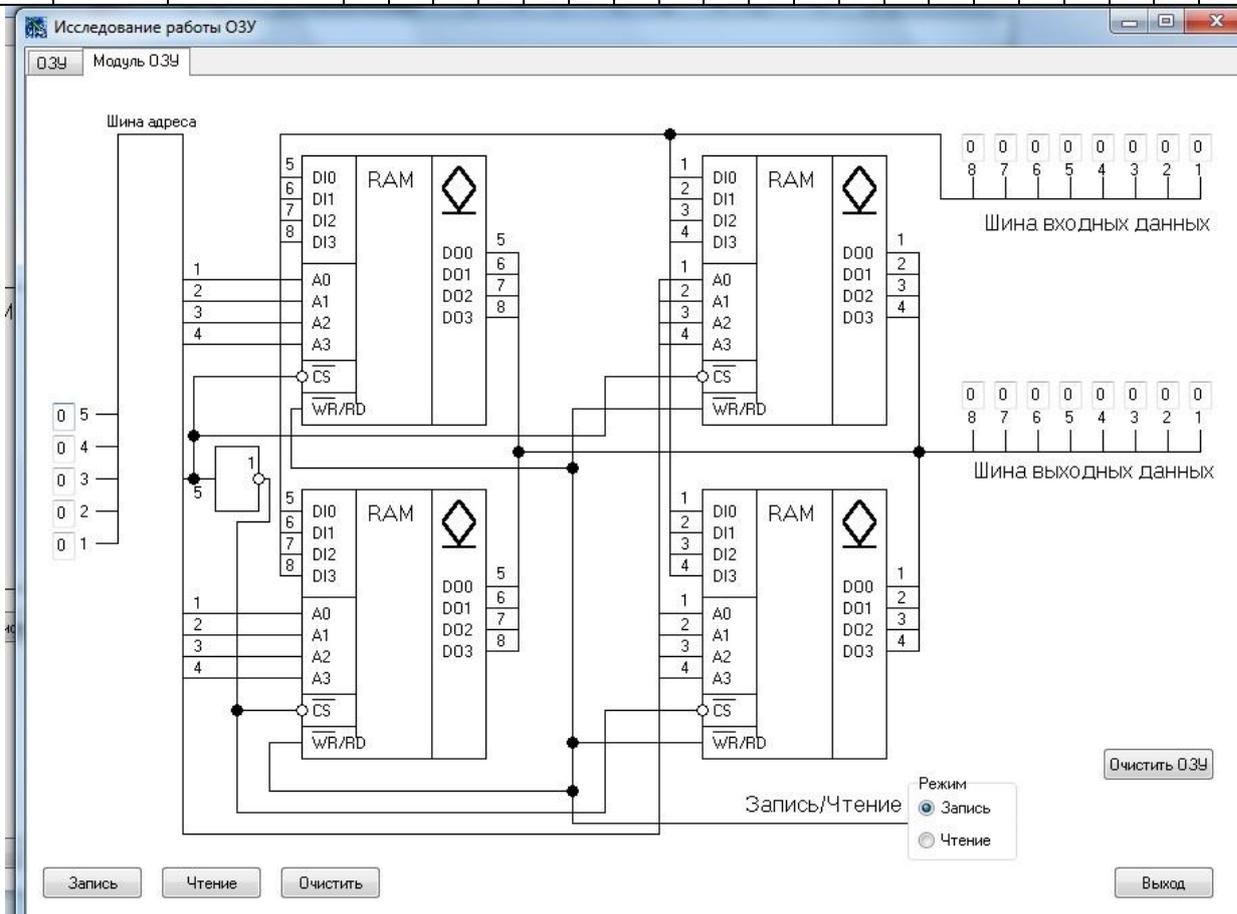
№	Адрес ячейки	Содержимое ячейки	Шина адреса					Шина входных данных								Шина выходных данных									
			5	4	3	2	1	8	7	6	5	4	3	2	1	8	7	6	5	4	3	2	1		
1																									
2																									
3																									

2.2. Проверить работу модуля ОЗУ в режиме чтения

Для этого модуль ОЗУ перевести в режим «Чтение». Задать адрес ячейки на входах 1–5 шины адреса, выполнить чтение информации кнопкой «Чтение». Считывать информацию на выходах 1–8 шины выходных данных.

Результаты записать в таблицу 2.

№	Адрес ячейки	Содержимое ячейки	Шина адреса					Шина входных данных					Шина выходных данных										
			5	4	3	2	1	8	7	6	5	4	3	2	1	8	7	6	5	4	3	2	1
1																							
2																							
3																							



9. Сделать выводы.

10. Оформить отчет.

11. Ответить на контрольные вопросы

Контрольные вопросы:

1. Основные технические данные ИС К155РУ2.
2. Функционирование ИС К155РУ2.
3. Привести функциональное обозначение ИС ЗУ. Пояснить назначение выводов.
4. Структурная схема ОЗУ.
5. Объяснить режим считывания в ОЗУ.
6. Объяснить режим записи в ОЗУ.
7. Постоянное запоминающее устройство.

Лабораторная работа №7

Тема: Исследование работы ЦАП и АЦП.

Цель работы: Проверить работу ЦАП и АЦП в статическом режиме. Исследовать временные диаграммы ЦАП.

Приборы: Виртуальный лабораторный практикум

Краткие теоретические сведения

Аналого-цифровое преобразование информации выполняется в три этапа: дискретизация, квантование, кодирование.

На этапе дискретизации из непрерывного во времени сигнала выбираются отдельные его значения в тактовые моменты времени, отстоящие друг от друга на тактовый интервал T . T выбирается по теореме Котельникова: $T \leq \frac{1}{2F_{\max}}$, где F_{\max} - максимальная частота из спектра преобразуемого сигнала.

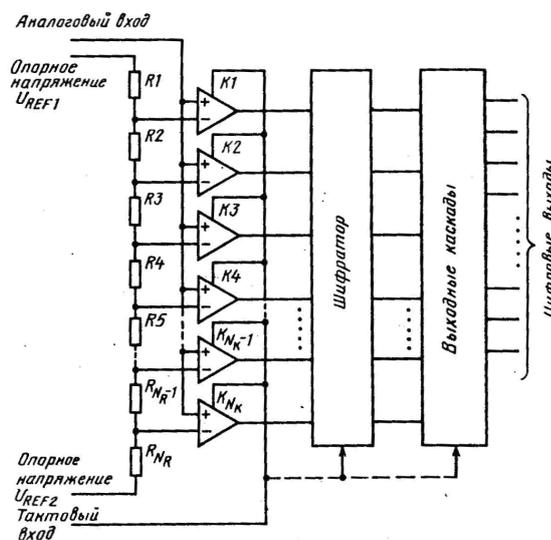
На этапе квантования диапазон изменения преобразуемой величины разбивается на уровни квантования, отстоящие друг от друга на шаг квантования Δ , и значения сигнала в тактовые моменты времени округляются до ближайшего уровня квантования.

На этапе кодирования номера уровней квантования в тактовые моменты времени записываются в виде двоичных кодов. Чтобы уменьшить ошибку на этапе квантования необходимо уменьшить шаг квантования Δ , что приведет к увеличению количества уровней квантования, а значит - к увеличению разрядности двоичных кодов, к усложнению аппаратуры, к снижению быстродействия.

Устройства, выполняющие преобразование аналоговой величины в цифровой код, называются аналого-цифровыми преобразователями (АЦП). Устройства, выполняющие преобразование цифрового кода в аналоговую величину, называются цифро-аналоговыми преобразователями (ЦАП). ЦАП и АЦП характеризуются статическими и динамическими параметрами. Статические параметры определяются по характеристике преобразования. К ним относятся: напряжение межкодового перехода, нелинейность, монотонность (для АЦП), разрешающая способность, точность, коэффициент преобразования, напряжение смещения нуля (для ЦАП). Динамические параметры оценивают быстродействие. К ним относятся: время задержки запуска, время преобразования, время цикла кодирования (для АЦП), время установки выходного сигнала, время нарастания, время переключения, время задержки распространения (для ЦАП).

Такой АЦП работает следующим образом: входной сигнал подается одновременно на одни входы компараторов, в которых он сравнивается с опорными напряжениями, подаваемыми на другие входы компараторов от делителя опорных напряжений. В момент подачи на тактовый вход стробирующего сигнала на выходах компараторов фиксируется значение кода, соответствующее мгновенному значению входного сигнала. Далее результат кодирования с выходов компараторов подается на шифратор, в котором происходит преобразование в выбранный тип выходного кода АЦП. С выходов шифратора сформированный код подается на выходные каскады преобразователей внутрисхемных уровней АЦП в стандартные уровни ЭСЛ, ТТЛ или КМОП микросхем.

Схема АЦП параллельного типа.

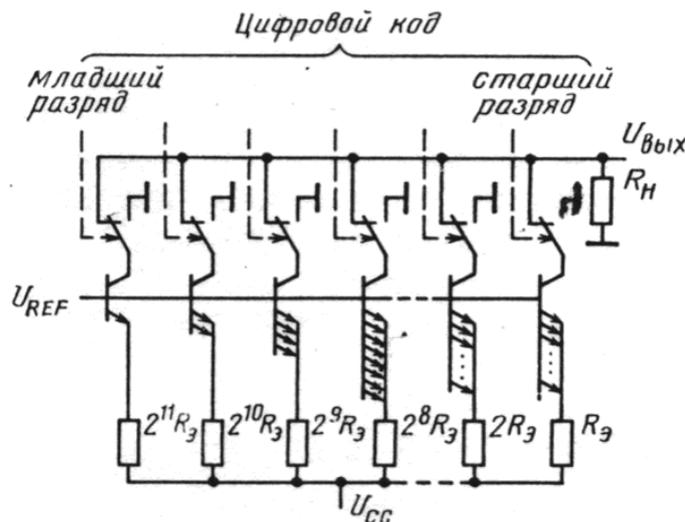


Основным узлом параллельных АЦП являются компараторы напряжения. Как правило, в быстродействующих АЦП компараторы выполняются стробируемыми, т. е. в состав компаратора входит устройство, переключающее компаратор из режима сравнения сигналов в режим хранения результатов.

Делитель опорных напряжений в параллельных АЦП служит для формирования опорных напряжений; их значения являются эталонами, с которыми сравнивается входной сигнал. Обычно делитель выполняется по схеме последовательного делителя напряжений. Число резисторов в делителе напряжений параллельного АЦП $N_k = 2^n - 1$. Номиналы резисторов делителя опорных напряжений одинаковы, за исключением первого и последнего резисторов, которые могут быть различны в конкретных реализациях АЦП. При этом получается линейная характеристика преобразования АЦП.

Шифратор в параллельных АЦП необходим для преобразования кода компараторов в выходной код АЦП заданного типа. Практически шифратор делается двух–трехступенчатым, что позволяет реализовать регулярность топологии. В состав шифратора могут входить регистры хранения, предназначенные для хранения промежуточных результатов шифрации. Выходные каскады АЦП служат для получения стандартных цифровых уровней (ЭСЛ или ТТЛ) выходного кода.

Схема ЦАП со взвешенными резисторами в цепях эмиттеров.



В этом методе применяются эталонные величины с весами, зависящими от номера разряда, и в суммировании участвуют только те эталонные величины, для которых в соответствующем разряде входного кода имеется единица. При этом используется двоичный позиционный код или двоично-десятичный.

В случае двоичного позиционного кода значения всех разрядов поступают одновременно на все входы ЦАП. Работа таких ЦАП описывается выражением $X = P(a_1 2^{-1} + a_2 2^{-2} + \dots + a_i 2^{-b})$, где X — выходная аналоговая величина; a_i — коэффициенты соответствующих двоичных разрядов, которые принимают дискретные значения единица или нуль; P — опорный сигнал; b — число разрядов.

Опорным сигналом может служить напряжение постоянного или переменного тока. В преобразователях из опорного сигнала формируются эталонные величины, соответствующие значениям разрядов входного кода, которые суммируются и образуют дискретные значения выходной аналоговой величины.

Структура характеризуется малой рассеиваемой мощностью, независимостью токов разрядов друг от друга, большим диапазоном сопротивлений резисторов и большим значением напряжения смещения нуля на выход

Порядок выполнения работы

1. Выполнить проверку функционирования цифро-аналогового преобразователя (ЦАП)

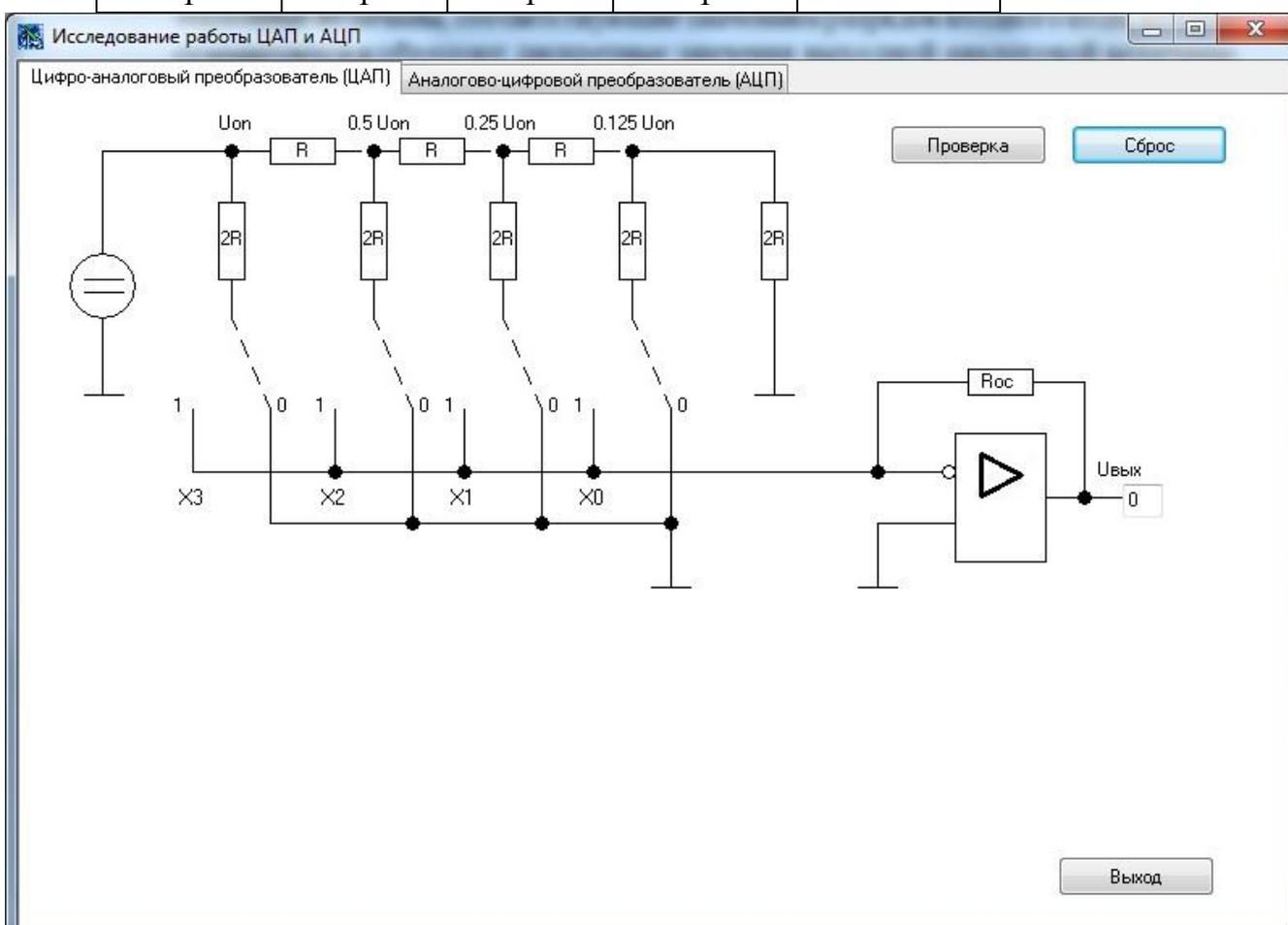
1. Проверить работу ЦАП в статическом режиме.

Для этого кодовые комбинации на входы ЦАП подавать переключателями X0, X1, X2, X3. Результат преобразования фиксировать на выходе ЦАП.

Результаты записать в таблицу 1.

Входной код	$U_{\text{ВЫХ}}$
-------------	------------------

X3	X2	X1	X0	
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	



1.2. Построить характеристику преобразования ЦАП

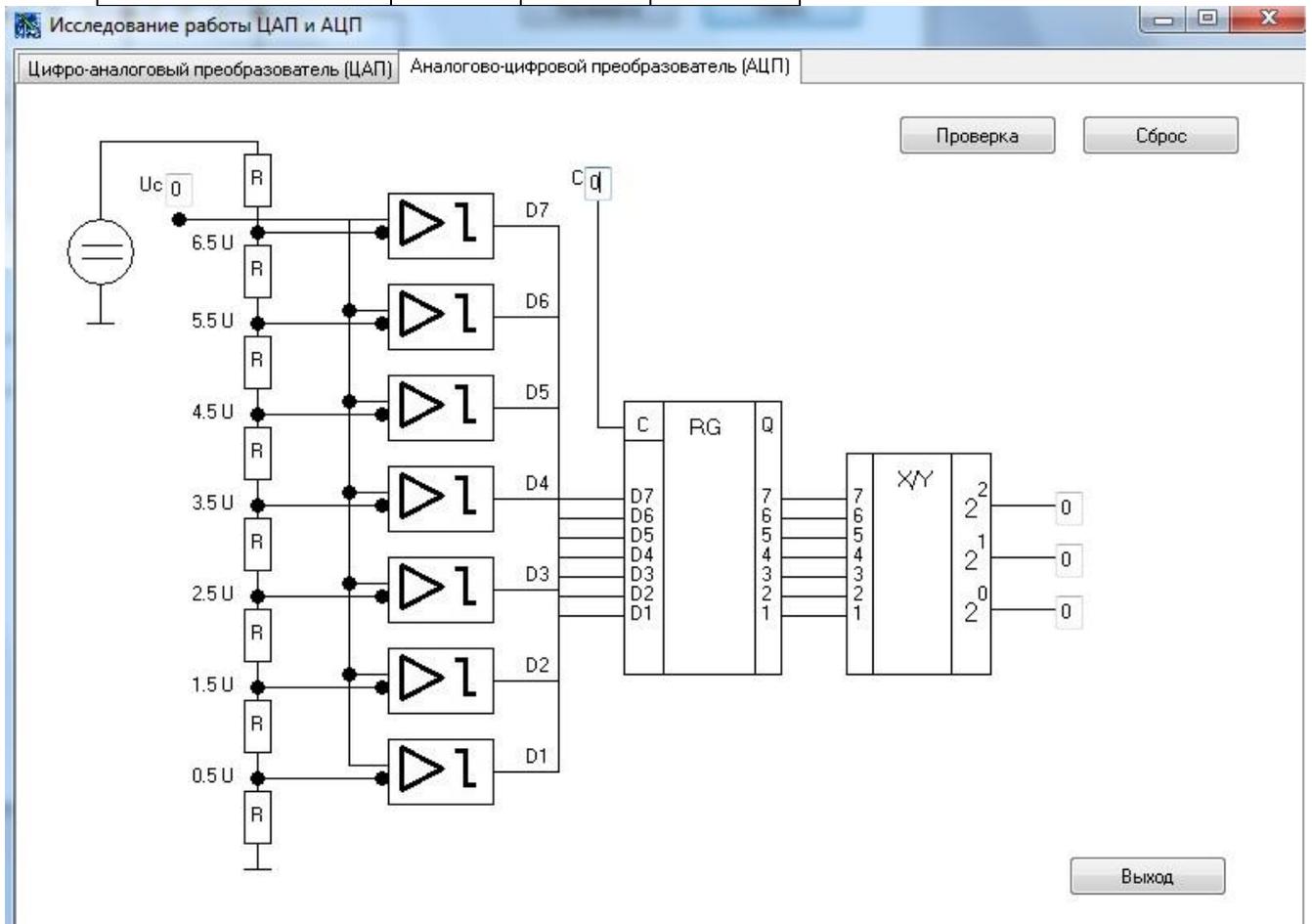
2. Выполнить проверку функционирования аналого-цифрового преобразователя (АЦП)

2. 1. Проверить работу АЦП в статическом режиме.

Для этого преобразуемое напряжение подавать на вход U_c . Результат преобразования фиксировать на выходах АЦП $2^2, 2^1, 2^0$.

Результаты записать в таблицу 2.

Входное напряжение, U_c	Выходной код		
	2^2	2^1	2^0



3. Сделать выводы по работе.
4. Оформить отчет.
5. Ответить на контрольные вопросы.

Контрольные вопросы

1. Перечислить и пояснить этапы аналого-цифрового преобразования информации.
2. Перечислить и пояснить статические и динамические параметры ЦАП и АЦП.
3. Пояснить принцип работы АЦП параллельного типа.
4. Пояснить принцип работы ЦАП со взвешенными резисторами в цепях эмиттеров.

Лабораторная работа № 8

Тема: «Исследование модели МПС».

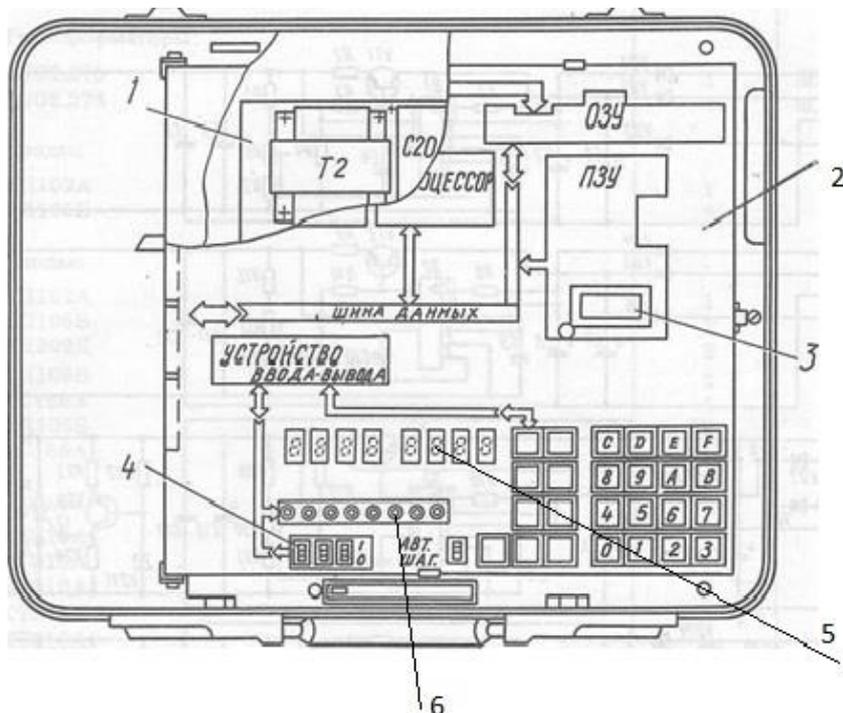
Цель работы: Исследовать выполнение отдельных команд и линейных программ. Научиться использовать различные методы адресации в программах.

Приборы: Микролаб КР580ИК80

Прибор «Микролаб КР580ИК80»

1. Технические данные

Прибор является одноплатной микропроцессорной системой с шинной структурой.



Расположение узлов: 1— блок комбинированный; 2 — узел печатный; 3— контакт; 4 — переключатель движковый (устройство ввода); 5 – блок индикации; 6 – светодиоды (устройство вывода)

1. В качестве ЦП используется микропроцессор КР580ИК80А, имеющий фиксированную систему команд и способный работать при длительности такта от 400 нс до 2 мкс в зависимости от частоты задающего генератора, Время выполнения команд от 1,6 до 7,2 мкс при тактовой частоте, равной 2,5 МГц,

Прибор имеет три шины:

- шину данных разрядностью 8 бит;
- шину адреса разрядностью 16 бит;
- шину управления разрядностью 10 бит,

2. Память прибора включает:

ПЗУ на двух ИС КР556РТ5 суммарной емкостью 1 килобайт (1024x8), которая может быть расширена на 0,5 килобайта установкой дополнительного кристалла КР556РТ5 в специальный адаптер, имеющийся на плате прибора. Адреса основного ПЗУ — 0000—03FF, дополнительного — 0400—05FF;

запоминающее устройство с произвольной выборкой на восьми ИС К565РУ2 в качестве оперативной памяти (ОЗУ), емкость ОЗУ — 1 килобайт, адреса 8000—83 FF.

3. Ввод/вывод информации от внешних устройств осуществляется через программируемый интерфейс КР580ИК55,

В приборе предусмотрена имитация внешних датчиков и приемников информации. В качестве датчиков параллельного кода введены три ключа, формирующие ТТЛ уровни. Приемниками параллельной информации являются восемь светодиодных индикаторов. В качестве приемника последовательной информации используется динамик.

4. Для связи с оператором прибор имеет клавиатуру ручного ввода и внутренний дисплей. Вводимая и выводимая информация представлена в шестнадцатеричной системе отчисления,

5. Прибор обеспечивает следующие режимы и функции:

- автоматический режим выполнения программ;
- шаговый режим;
- сброс и инициализацию системы монитором при включении питания при поступлении сигнала СБРОС от соответствующей клавиши на плате прибора;
- ручной ввод информации в ОЗУ с клавиатуры;
- автоматический вывод данных из ОЗУ на дисплей;
- контроль и коррекцию записанной информации;

- выполнение программы, начиная с любой точки;
- прерывание программы в любой заданной точке;
- индикацию на индикаторном табло содержимого аккумулятора ЦП и флагов состояний при останове программы во время выполнения ее в шаговом режиме или в режиме прерывания;

- коррекцию содержимого аккумулятора, флагов, регистров общего назначения ЦП в любом шаге выполнения программы;

- повторный запуск по таблице переходов по прерываниям, подаваемым на прибор с внешних устройств,

6. Питание: сеть переменного тока напряжением (220 ± 22) В, частотой $(50 \pm 0,5)$ Гц и содержанием гармоник до 5 %,

Мощность, потребляемая от сети при номинальном напряжении — не более 70 В*А.

2. Устройство и работа прибора

Принцип работы прибора заключается в том, что программы пользователя, записанные в машинных кодах ЦП КР580ИК80А, загружаются во внутреннюю память прибора, хранятся там и исполняются под управлением монитора системы в автоматическом режиме на рабочей частоте и в шаговом режиме, позволяющем производить ее выполнения на любом шаге. Структурная схема прибора приведена на рис. 2,

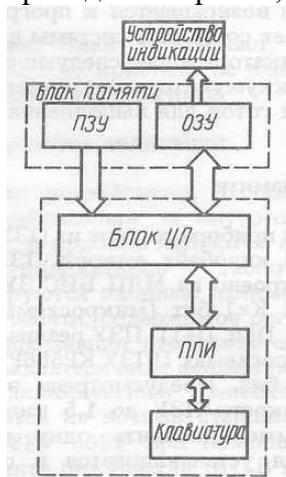


Рис. 2. Схема структурная прибора

Прибор строится на основе микросхем микропроцессорного набора КР580. В ее состав входят блок ЦП, основным элементом которого является восьмиразрядный микропроцессор КР580ИК80, выполняющий обработку данных, блок памяти, включающий в себя ОЗУ и ПЗУ.

ОЗУ используется для хранения программы пользователя и для определения рабочей области монитора,

ПЗУ содержит закодированную в машинных кодах КР580ИК80 программу монитора, управляющую всеми элементами системы.

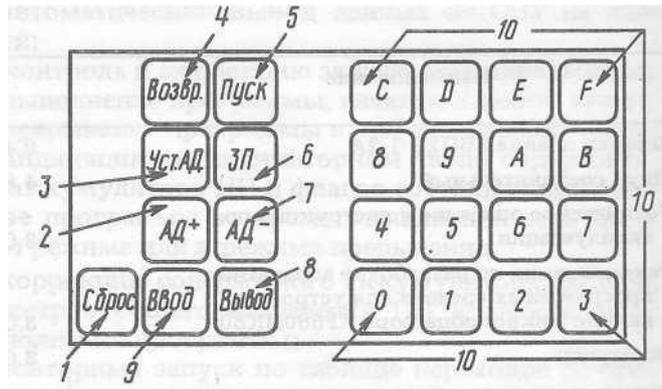
Для обеспечения связи оператора с прибором имеется устройство индикации, отображающее информацию о текущем адресе и данных в шестнадцатеричном коде на индикаторе, а также периферийное устройство-клавиатуру, служащую для ввода информации в ОЗУ и для управления операциями монитора.

Клавиатура сопряжена с системой через блок ППИ, реализованный на БИС КР580ВВ55, Через нее же осуществляется связь с внешним магнитофоном, датчиками кодов и динамиком.

3. Органы управления и контроля

Все органы управления прибора, кроме клавиши включения питания, расположены на плате.

Клавиатура



Назначение клавиш:

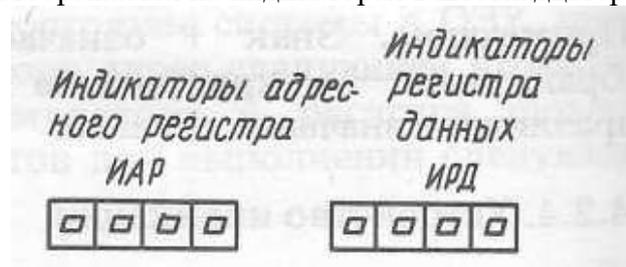
1. **СБРОС**. Кнопка — сброс системы и возврат к монитору в любой момент времени;
2. **АД +**. Кнопка — приращение адреса на 1 z считывание данных из памяти;
3. **УСТ. АД**. Кнопка — установка адреса и считывание данных из памяти;
4. **ВОЗВР**. Кнопка — возвращение к выполнению программы, начатой по команде ПУСК;
5. **ПУСК**. Кнопка — выполнение программы с индицируемого адреса;
6. **ЗП**. Кнопка — запись данных в память и приращение адреса на 1;
7. **АД-**. Кнопка — уменьшение адреса на 1 и считывание данных из памяти;
8. **ВЫВОД**. Кнопка — вывод данных из памяти на внешний магнитофон;
9. **ВВОД**. Кнопка — ввод данных из внешнего магнитофона в память системы;
10. **0-9, А- F**. Кнопки — ввод данных в шестнадцатеричном коде.

Такие данные могут включать один байт (две цифры) данных для записи в ОЗУ и 2 байта (четыре цифры) адресной информации для записи или считывания из памяти.

Для программы пользователя отводятся адреса с 8000 до 83С6

4. Устройство индикации

Выходным устройством, служащим для визуального наблюдения за внутренним состоянием системы, в приборе являются восемь восьмисегментных индикаторов. На них индицируются входные данные, адреса памяти, данные памяти, содержимое регистров и флагов ЦП. Информация отображается на индикаторах в шестнадцатеричном формате.



Функции клавиш данных

Все шестнадцатеричные данные, используемые для работы монитора, вводятся в систему через 16 клавиш данных клавиатуры (0 — F) и высвечиваются на четырех правых индикаторах (индикаторах регистра данных). При последующем нажатии на клавишу данных все цифры сдвигаются на одну. Если вводится более четырех цифр, то предшествующие данные стираются и остаются последние четыре цифры.

При нажатии на кнопку **УСТ.АД**, четыре цифры шестнадцатеричных данных, индицируемые на ИРД, устанавливаются в ИАР (индикаторах адресного регистра). Данные из ячейки памяти с адресом, соответствующим ИАР, высвечиваются в двух крайних правых позициях ИРД. Предшествующие им две цифры сдвигаются на две позиции влево.

При нажатии на кнопку **АД+** адрес, высвечиваемый на ИАР, увеличивается на единицу, Данные из памяти, соответствующие новому адресу, индицируются крайними двумя цифрами ИРД.

При нажатии на кнопку **ЗП** две цифры данных (один байт), высвечиваемых на крайних правых индикаторах ИРД, записываются в ячейку памяти, адрес которой в данный мо-

мент высвечивается на ИАР. Затем этот адрес приращивается на единицу и данные, записанные по этому новому адресу, высвечиваются в двух младших разрядах ИРД. Данные, записанные по начальному адресу, сдвигаются влево на две позиции.

При нажатии на кнопку ПУСК начинается выполнение программы пользователя с адреса, который должен указывать ту ячейку памяти, в которой хранится первый байт команды.

Переключатель **ШАГ-АВТ** используется для выбора одного из этих режимов работы.

Состояние внутренних регистров МП продублировано в ячейках памяти.

Ниже приведено соответствие регистров МП и адресов ячеек памяти.

Адрес	Регистр	Адрес	Регистр
83ЕВ	A	83Е5	H
83ЕА	Флаговый	83Е4	L
83Е9	B	83Е3	SP (Старший байт)
83Е8	C	83Е2	SP (Младший байт)
83Е7	D	83Е1	PS (Старший байт)
83Е6	E	83Е0	PS (Младший байт)

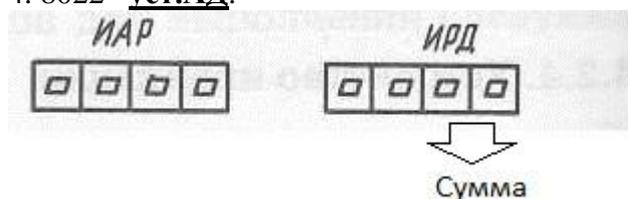
Задача. Рассмотрим простейшую программу сложения двух чисел, хранящихся в соседних ячейках оперативной памяти с номерами 8020, 8021. Результат поместить в ячейку памяти с номером 8022.

1. Блок - схема программы	2. Размещение программы по адресам памяти																											
<pre> HL ← 8020 ↓ A ← (M) ↓ HL ← (HL)+1 ↓ A ← (A)+(M) ↓ HL ← (HL)+1 ↓ M ← (A) </pre>	<table border="1"> <thead> <tr> <th>Адрес</th> <th>Команда</th> <th>Содержимое ячейки ОП</th> </tr> </thead> <tbody> <tr> <td>8000</td> <td>LXI H, 8020</td> <td>21</td> </tr> <tr> <td>8001</td> <td></td> <td>20</td> </tr> <tr> <td>8002</td> <td></td> <td>80</td> </tr> <tr> <td>8003</td> <td>MOV A,M</td> <td>7E</td> </tr> <tr> <td>8004</td> <td>INX H</td> <td>23</td> </tr> <tr> <td>8005</td> <td>ADD M</td> <td>86</td> </tr> <tr> <td>8006</td> <td>INX H</td> <td>23</td> </tr> <tr> <td>8007</td> <td>MOV M,A</td> <td>77</td> </tr> </tbody> </table>	Адрес	Команда	Содержимое ячейки ОП	8000	LXI H, 8020	21	8001		20	8002		80	8003	MOV A,M	7E	8004	INX H	23	8005	ADD M	86	8006	INX H	23	8007	MOV M,A	77
Адрес	Команда	Содержимое ячейки ОП																										
8000	LXI H, 8020	21																										
8001		20																										
8002		80																										
8003	MOV A,M	7E																										
8004	INX H	23																										
8005	ADD M	86																										
8006	INX H	23																										
8007	MOV M,A	77																										

3. Рассмотреть результат выполнения программы на конкретном числовом примере.

Алгоритм выполнения программы:

- 8020 уст.АД. 1-ое слагаемое зап
- 8021 уст.АД. 2-ое слагаемое зап
- 8000 уст.АД. **ШАГ Пуск** (до адреса 8008)
- 8022 уст.АД.



В двух последних разрядах индикатора регистра данных (ИРД) индицируется сумма в шестнадцатеричном коде.

Контрольные вопросы:

1. За сколько машинных тактов выполняется каждая команда в программе, разработанной по заданию?
2. Укажите все возможные способы адресации?
3. При выполнении каких команд задействуются разряды регистра состояния?
4. Изобразите временные диаграммы процесса выполнения следующих команд LDA, CMA, STA, MOV, INX.

Лабораторная работа № 9

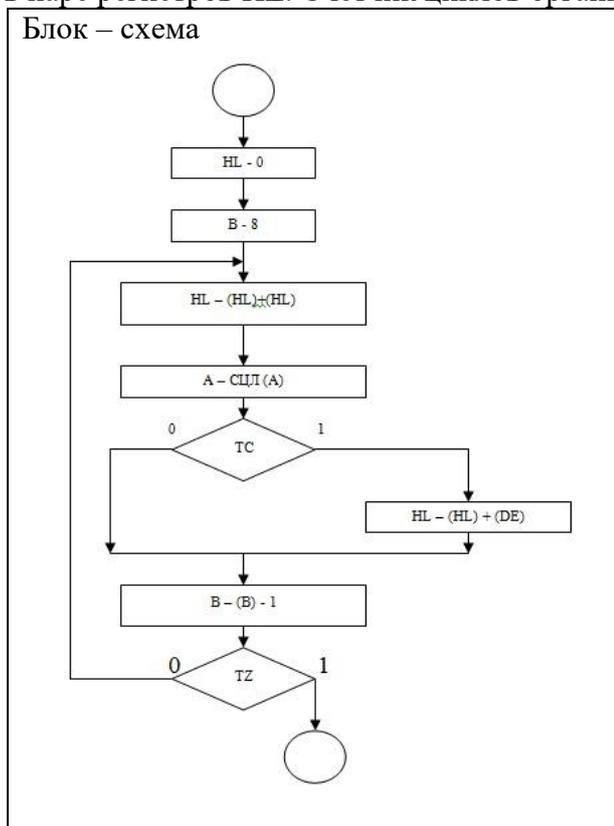
Тема: «Отладка и выполнение циклических программ»

Цель работы: Изучить организацию условных и безусловных переходов и циклов в Микро-ЭВМ. Научиться контролировать состояние аккумулятора и регистра флагов в пошаговом режиме.

Порядок выполнения работы:

1. Изучить группу команд передачи управления
2. Изучить назначение разрядов регистра признаков (флагов) и правила записи в них (1)
3. Ознакомиться с правилами выполнения команды ДАА
4. Задача

Составить программу умножения 2-х восьмиразрядных чисел без знака. Множитель находится в аккумуляторе. Множимое в паре регистров DE, где оно занимает регистр E. Произведение накапливается в паре регистров HL. Счетчик циклов организован в регистре B.



Размещение программы по адресам памяти

Адрес	Команда	Содержимое ячейки ОП	Выполняемая операция
8000	LXI H, 0	21	HL - 0
8001		00	
8002		00	
8003	MVI B, 8	06	B - 8
8004		08	

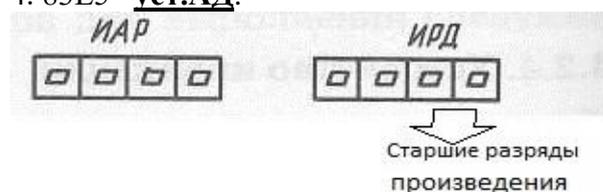
8005	DAD H	29	HL - (HL) + (HL)
8006	RLC	07	СЦЛ
8007	JNC 800B	D2	Tc = 0
8008		0B	
8009		80	
800A	DAD D	19	HL - (HL) + (DE)
800B	DCR B	05	B - (B) - 1
800C	JNZ 8005	C2	Tz = 0
800D		05	
800E		80	
800F	HLT	76	Останов

4.3. Выполнить программу в автоматическом режиме.

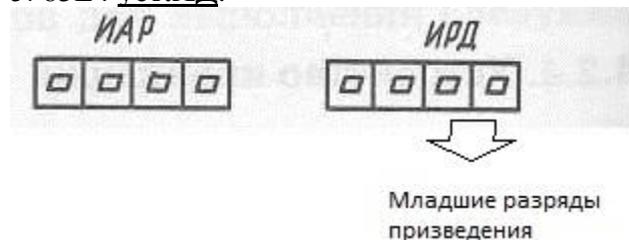
4.4. Рассмотреть результат выполнения программы на конкретном числовом примере.

Алгоритм выполнения программы:

1. 83E7 уст.АД. 00 зап
2. 83E6 уст.АД. множимое зап
3. 83E5 уст.АД. множитель зап
3. 8000 уст.АД. АВТ Пуск (1 раз) ШАГ
4. 83E5 уст.АД.



5. 83E4 уст.АД.



В двух последних разрядах индикатора регистра данных (ИРД) в ячейке 83E5 индицируются старшие разряды произведения, а в ячейке 83E4 индицируются младшие разряды произведения в шестнадцатеричном коде.

4.5. Исследовать программу, разработанную по заданию для домашней подготовки.

4.6. Исследовать процесс выполнения команды условного перехода по машинным циклам.

4.7. Изучить временные диаграммы команды условного перехода.

5. Сделать выводы по работе.

6. Оформить отчет. Отчет должен содержать: блок - схему, программу, записанную на языке Ассемблера и в машинных кодах (для вашего варианта задания), а также исследованную по машинным циклам команду условного перехода и временную диаграмму команды условного перехода.

Задание:

1. Из массива данных выбрать те, которые содержат (1) в пятом разряде.
2. Вычислить сумму однобайтных чисел. (Изменить количество слагаемых, изменить адрес результата.)
3. Вычислить разность однобайтных чисел. (Уменьшаемое больше вычитаемого и наоборот.)
4. Вычислить разность двухбайтных чисел. (Уменьшаемое больше вычитаемого и наоборот.)

5. Выполнить сложение однобайтных чисел с получением результатов в двоично-десятичном коде. (Изменить адрес результата. Возможна ли десятичная коррекция после вычитания.)
6. Выполнить деление двух восьмиразрядных чисел без знака (частное - целое число.)
7. Вычислить квадрат числа пользуясь таблицей квадратов:
 $1 * 1 = 1$
 $2 * 2 = 1 + 3 = 4$
 $3 * 3 = 1 + 3 + 5 = 9$
 $4 * 4 = 1 + 3 + 7 = 16$ и т.д.
8. Представить числа от 0 до 20 в двоично - десятичном коде.
9. В ячейках ОЗУ хранятся числа А и В. Вывести большее из чисел.
10. Вычислить

$$Z = \begin{cases} X - Y & \text{при } X \geq 8, \\ X + Y & \text{при } X < 8. \end{cases}$$

11. Вычислить

$$Z = \begin{cases} 3X + Y & \text{при } X \geq 10, \\ 5X - Y & \text{при } X < 10. \end{cases}$$

12. Вычислить

$$Z = \begin{cases} X + 2Y + 1 & \text{при } X > 5, \\ 2X - 3Y + 3 & \text{при } X \leq 5. \end{cases}$$

13. Вычислить

$$Z = \begin{cases} X + 1 & \text{при } x \geq 15, \\ X + Y & \text{при } x < 15 \end{cases}$$

14. Вычислить $Z = x + x^2 + x^3 + x^4$, пользуясь схемой Горнера для вычисления многочлена $Z = ((x+1) * x + 1) * x + 1$
15. Загрузить константу 1000 в регистровую карту ВС. Выполнить в цикле вычитание до тех пор, пока в паре ВС не останется «0»
16. Вычислить сумму двухбайтовых чисел

Контрольные вопросы:

1. За сколько машинных циклов выполняются команды переходов.
2. Изобразите временные диаграммы процесса выполнения команды перехода.
3. Пояснить порядок выполнения команды ДАА.
4. Пояснить назначение разрядов регистров флагов.

Лабораторная работа 10

Тема: «Исследование интерфейса ввода/вывода МПС».

Цель работы: Исследовать методы подключения и организацию обмена информацией с простейшими устройствами ввода – вывода.

Приборы: Микролаб КР580ИК80

Порядок выполнения работы

1. В “Микролаб КР580ИК80” связь МП с внешними устройствами осуществляется через программируемый параллельный интерфейс (ППИ) КР580ВВ55. Микро ЭВМ имеет на передней панели 25 клавиш и переключатели режима работы, которые обеспечивают прямую связь с МП без дополнительных аппаратных средств. Клавиатура имеет матрич-

ную организацию, кроме кнопки “Сброс”.

Опрос и обработка ее кодов производится программой монитора с помощью микросхемы ППИ. ИС ППИ содержит 3 программируемых 8 разрядных шины ввода – вывода, соответствующие 3 портам и может работать в различных задаваемых программой режимах. В ”Микролаб” ППИ устанавливается программой монитора в режим сканирования клавиатуры. Функционально этот режим обеспечивает следующую конфигурацию : две 8 разрядные шины (порт А и В) и две 4 разрядные шины (порт С)

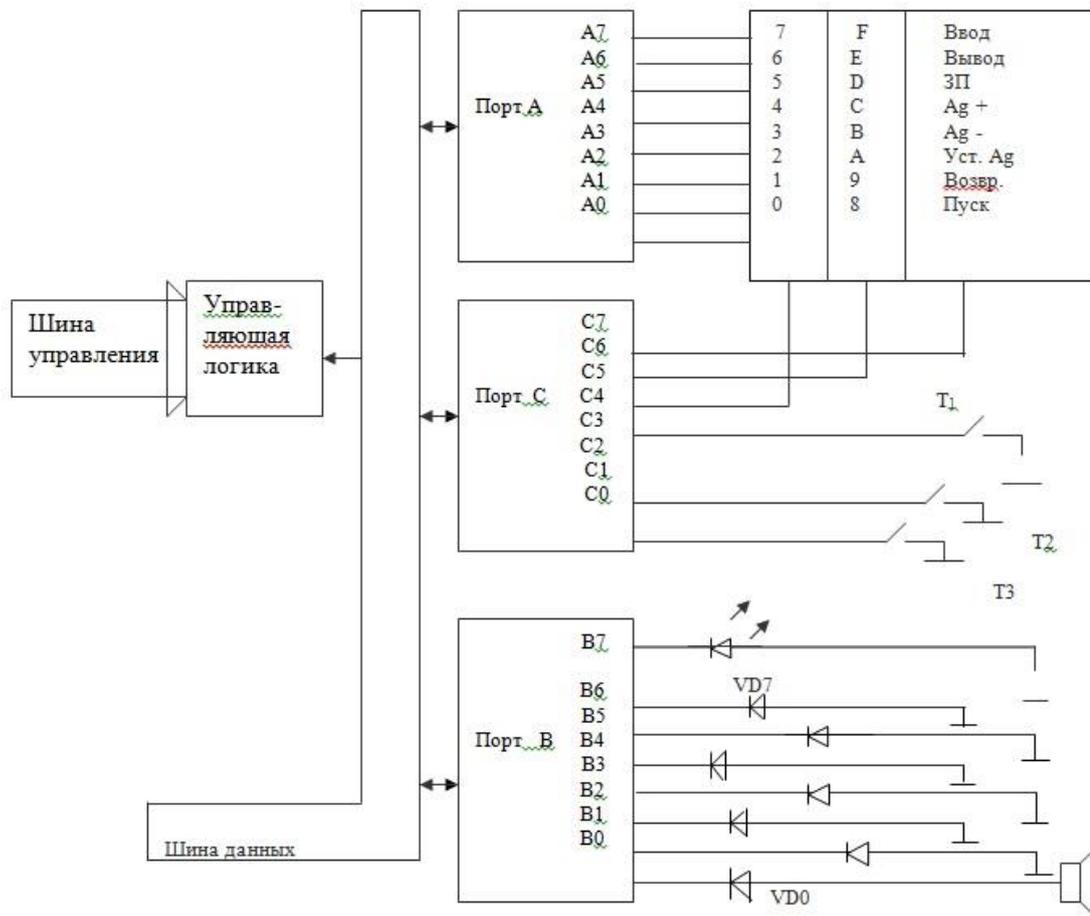


Схема подключения ППИ к ВУ.

Каждая из шин может работать как в режиме ввода, так и в режиме вывода, что определяется управляющим словом. В микро – ЭВМ 4 старших бита шины порта С программируется на вывод, порт А – на ввод. Программа монитора выдает по очереди на выходы С6, С5, С4 отрицательные импульсы, считывая после каждого вывода информацию с порта А. Каждый разряд порта С (С6, С5, С4,) попадает на 8 кнопок (ряд). Каждый вход порта А является сборкой 3-х кнопок из разных рядов. В случае , если ни одна из кнопок ряда на который подан низкий уровень, не нажата в порт А поступит код FF, если же нажата хотя бы одна кнопка, то в соответствующем разряде порта А появится лог.0.

Учитывая номер ряда и разряда порта А, в котором при вводе был лог.0, монитор формирует код нажатой кнопки и обращается в соответствии с ним к нужной подпрограмме, выполняющей соответствующую этой кнопке операцию. К 8 разрядам порта В подключены светодиодные индикаторы. Этот порт будет программироваться как порт вывода. К трем разрядам порта С (С1, С2, С3) подсоединены тумблеры, т.е. запрограммировав ППИ определенным образом можно считывать данные с тумблеров и выводить данные на светодиодные индикаторы.

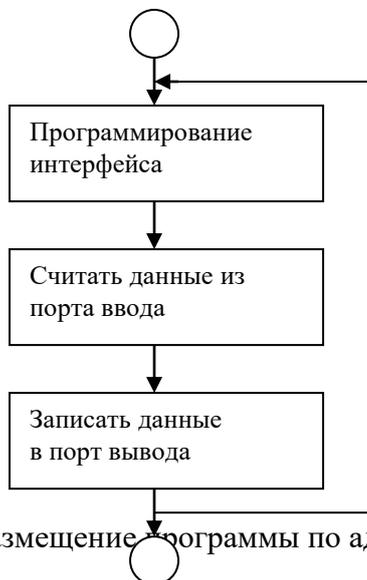
К нулевому разряду порта В кроме светодиода подключен громкоговоритель, т.е. организовав определенным образом программу, можно заставить громкоговоритель звучать.

Команда	КОММЕНТАРИИ
---------	-------------

MVI A, 81 OUT FB	Программирование интерфейса
IN FA	Чтение данных из порта ввода (тумблеры)
OUT F9	Запись данных в порт вывода (светодиоды)

2. Рассмотрим программу, которая демонстрирует использование портов. Данные считываются с тумблеров и выдают на светодиоды.

2.1 Блок – схема:



2.2 Размещение программы по адресам памяти:

АДРЕС	КОМАНДА	СОДЕРЖИМОЕ ЯЧЕЙКИ ОП	КОММЕНТАРИИ
8000	MVI A, 81	3E	Программирование интерфейса
8001		81	
8002	OUT FB	D3	
8003		FB	
8004	START: IN FA	DB	Чтение данных из порта ввода
8005		FA	Запись данных в порт вывода
8006	OUT F9	D3	
8007		F9	Безусловный переход
8008	JMP START	C3	
8009		04	
800A		80	

2.3. Рассмотреть результаты выполнения программы на конкретных примерах.

2.4. Исследовать программу, разработанную по заданию для домашней подготовки.

2.5. Исследовать процесс выполнения команд ввода и вывода по машинным циклам

2.6. Изучить временные диаграммы команд ввода и вывода.

3. Оформить отчет. Отчет должен содержать: блок-схему, программу, записанную на языке Ассемблера и в машинных кодах (для Вашего варианта задания), исследованные по машинным циклам команды ввода и вывода, временные диаграммы команд ввода – вывода.

4. Сделать выводы по работе.

Контрольные вопросы.

1.Перечислить узлы, входящие в состав ППИ.

2.Назвать режимы работы ППИ.

3.Пояснить режим 0.

4.Пояснитьрежим 1.

5.Пояснить режим 2.

6. Пояснить назначение входов/выходов

24. Составить программу, по которой данные считываются с тумблеров, очищается 1-ый бит, и результаты выдаются на светодиоды.

25. Составить программу, по которой данные считываются с тумблеров, инвертируется 2-ой бит, и результаты выдаются на светодиоды.

26. Составить программу, по которой данные считываются с тумблеров, к их состоянию (содержимому аккумулятора) прибавляется 250_{10} , и результаты выдаются на светодиоды.

27. Составить программу, по которой данные считываются с тумблеров, от их состояния (содержимому аккумулятора) вычитается 25_{10} , и результаты выдаются на светодиоды.

28. Составить программу, по которой данные считываются с тумблеров, выполняется операция конъюнкция с числом 100_{10} , и результаты выдаются на светодиоды.

29. Составить программу, по которой данные считываются с тумблеров, выполняется операция дизъюнкция с числом 150_{10} , и результаты выдаются на светодиоды.

30. Составить программу, по которой данные считываются с тумблеров, выполняется операция исключающее «ИЛИ» с числом 250_{10} , и результаты выдаются на светодиоды.

Задание 2

1. Выделить четные биты числа, записанного в ячейке 8030 с помощью операции И. Результат получить на светодиодных индикаторах (изменить программу так, чтобы проверились нечетные биты, младшие 4 бита).

2. Продемонстрировать действие операции «исключающее ИЛИ» преобразуя число, записанное в аккумуляторе в код FF. Результат получить на светодиодных индикаторах (изменить программу так, чтобы в младших четырех разрядах числа «0» были заменены на «1», в старших четырех разрядах числа выполнялась аналогичная замена).

3. Продемонстрировать действие операции «исключающее ИЛИ» инвертируя в числе разряды, содержащие «1», и не изменяя разряды, содержащие «0». Результат получить на светодиодных индикаторах. (Изменить программу так, чтобы операция «исключающее ИЛИ» выполнялась только над 4 младшими, 4 старшими битами).

4. Включить светодиоды, если число, записанное во входном устройстве, меньше или равно 3.

5. Включить светодиоды, если число, записанное во входном устройстве, больше 3, но меньше 8.

6. Включить светодиоды, если включены тумблеры T1 и T3 (изменить программу так, чтобы светодиоды включались при включении тумблеров T1 или T2).

7. Включить светодиоды, если в 5 разряде числа «0», а во всех остальных «1».

8. Продемонстрировать функцию сдвига вправо, индицируя результат на светодиодах (изменить кодовые комбинации, подвергаемые сдвигу).

9. Продемонстрировать функцию сдвига влево, индицируя результат на светодиодах (изменить кодовые комбинации, подвергаемые сдвигу).

10. Вывести код, задаваемый тумблерами, на различные индикаторы дисплея.

11. Составить программу включения звукового сигнала тумблером T1, а включение светодиодов тумблером T3.

12. Включить звуковой сигнал на 5 секунд.

13. Включить звуковой сигнал на 10 секунд.

14. Включить звуковой сигнал тумблером T2.

15. Включить звуковой сигнал тумблером T3 (или T1 и T2).

16. Включить 1, 4, 7 светодиоды на 5 секунд (изменить номера светодиодов).

17. Включить 2, 5, 8 светодиоды на 10 секунд (изменить время горения светодиодов).

18. Потушить все светодиоды на 15 секунд (изменить время гашения светодиодов).

Лабораторная работа 11

Тема: «Проектирование печатной платы»

Цель работы: Научиться работать с графическими редакторами принципиальных схем и печатных плат.

Краткое руководство пользователя САПР печатных плат Kicad

1. Создайте папку **Lab11**
2. Запустите программу **KiCad**
3. Создайте проект

На панели инструментов KiCad выберите левую иконку с подсказкой «Создать новый проект» или используйте команду меню – Проект>Новый проект.

В диалоге «Создать файлы проекта» введите имя проекта **Lab11** и, используя опцию «Обзор других папок», выберите только что созданную папку **Lab11**

Сохраните проект кнопкой «Сохранить». В папке появится файл **Lab11.pro**, содержащий установки вашего проекта.

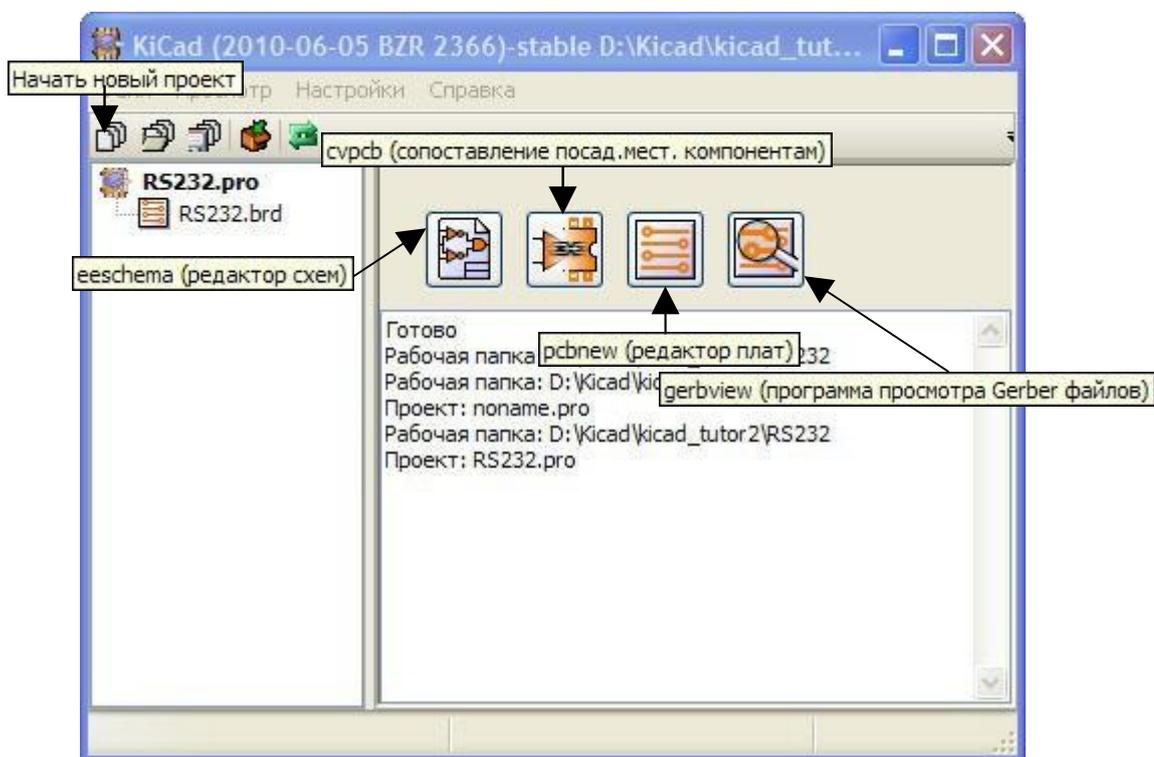


Рисунок 1. Создание нового проекта

В правой части панели имеются четыре большие кнопки запуска компонентов KiCad. Слева направо, это:

- EeSchema - Редактор принципиальных схем (Schematic Editor)
- CvpCb - Программа сопоставления компонентам модулей (Components to modules)
- Pcbnew - Редактор печатных плат (Board editor)
- GerbView - Программа просмотра фотошаблонов (Gerber viewer)

Каждая кнопка запускает соответствующую программу. Мы будем использовать эти программы по мере изучения.

4. Создание принципиальной схемы в EeSchema

4.1. Запустите редактор принципиальных схем, нажав на панели KiCad кнопку EeSchema.

При первом запуске **EeSchema** стартует с новым проектом и показывает предупреждение, что файла схемы еще нет. Просто нажмите ОК.

На правом краю окна редактора схем есть вертикальная панель инструментов, которые мы и будем использовать для рисования схемы. Этими инструментами можно выбирать объекты, размещать компоненты, вводить связи и т.д.

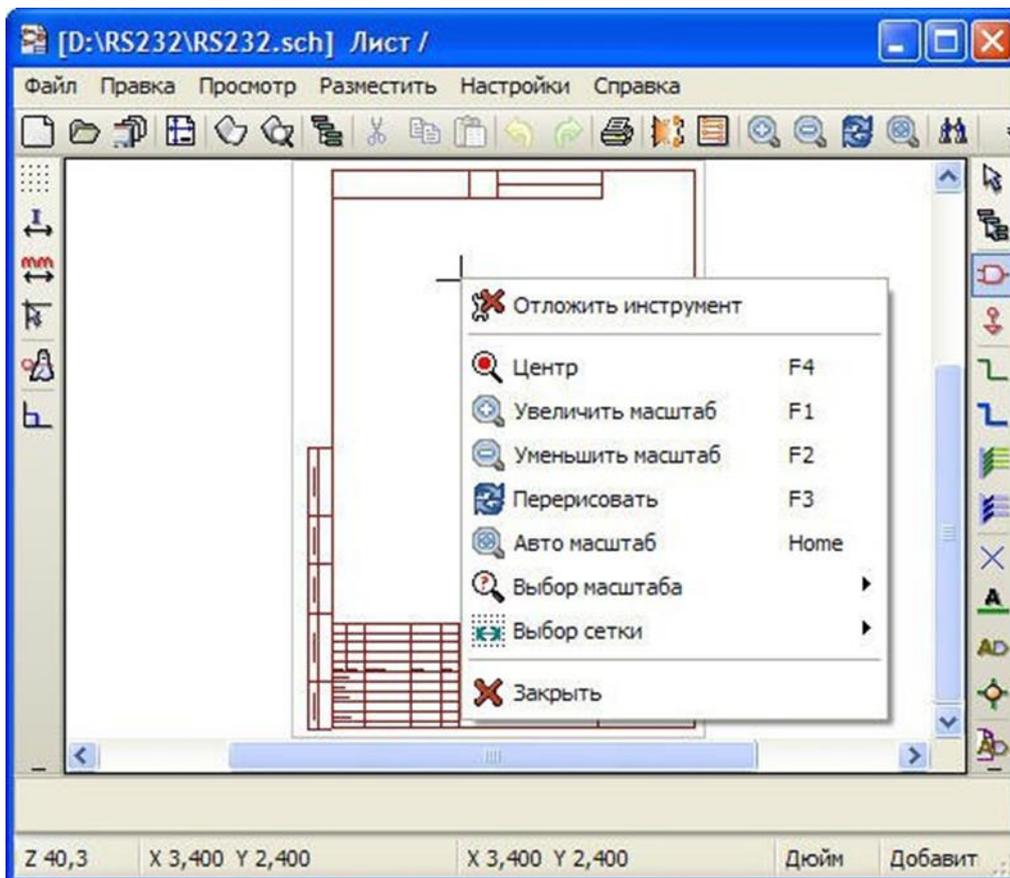


Рисунок 2. Окно Редактора схем

4.2. Инструмент *Добавить компоненты*

На правой панели нажмите кнопку *Добавить компоненты*. Кликните в поле схемы чтобы начать размещение компонента. Появится диалог **Выбор компонента**. Вы можете выбрать компонент несколькими путями:

Например, кнопка **Весь перечень** вызывает диалог, в котором можно выбрать сначала *библиотеку*, а затем ее *компонент*.

В библиотеке *devices* можно найти пассивные компоненты – R, C и др.

В библиотеке *transistors* выбрать тип транзистора

В библиотеке *power* источник питания схемы, символ заземления

Левой кнопкой мышки вставьте символ в нужное место схемы. Позже вы сможете переместить, повернуть, зеркально отразить выбранный компонент.

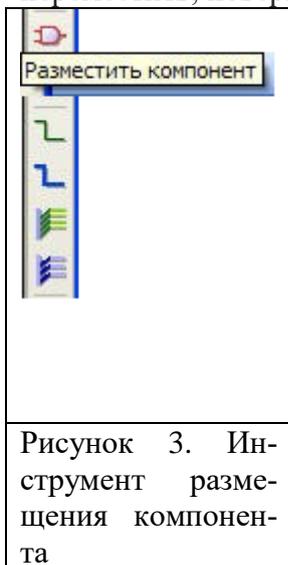


Рисунок 3. Инструмент размещения компонента

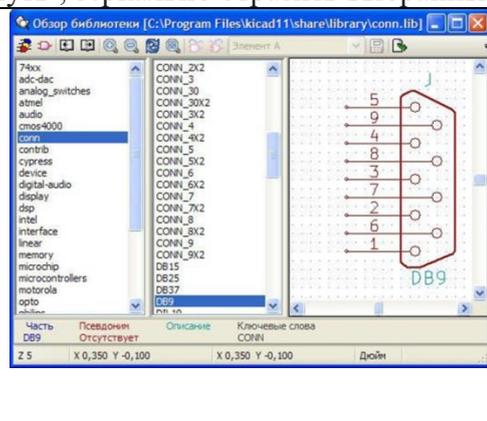


Рисунок 4. Выбор просмотром

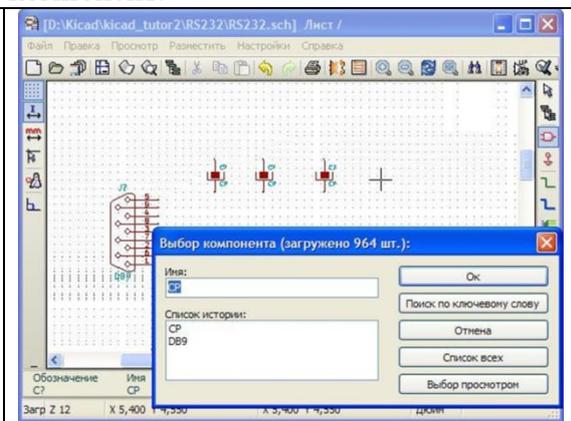


Рисунок 5. Выбор компонентов из Списка истории

4.3. Инструмент *Добавить питание*

Для подключения питания и символа заземления к схеме в EeSchema предназначены специальные псевдокомпоненты. Они не похожи на обычные компоненты, так как им не

соответствуют реальным корпусам с контактными площадками. Это символы из библиотеки "power". Их можно ставить в схему инструментом «Add Components».

Добавьте символы питания

а) +(-)5V

б) GND

в) PWR_FLAG

Расставьте компоненты как показано на Вашей схеме, используя технику, описанную выше.

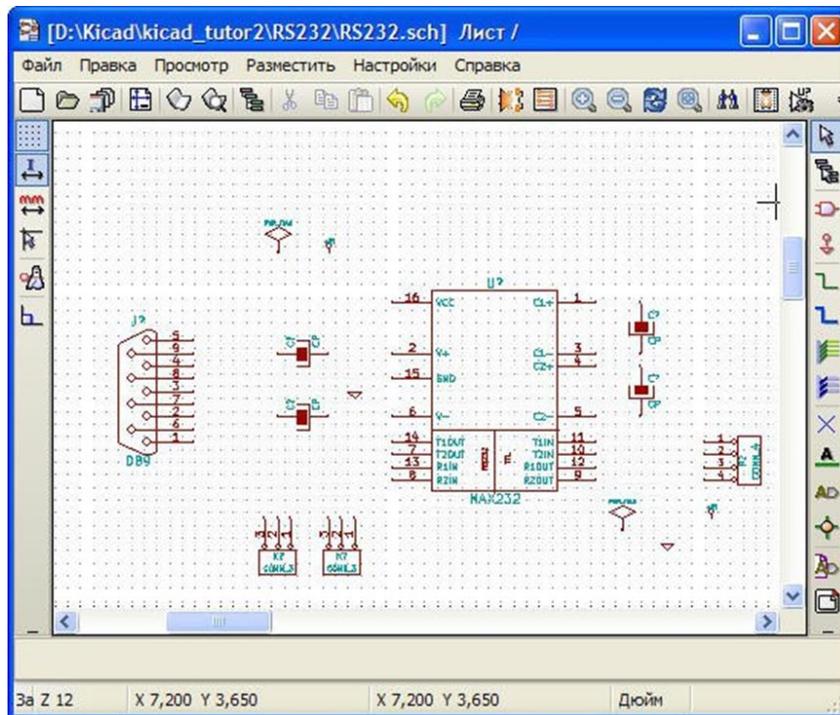


Рисунок 6. Размещение выбранных компонентов в поле чертежа

4.4. Назначьте емкости конденсаторов и сопротивления резисторов.

Для этого сделайте правый клик на каждом конденсаторе, выберите "Edit Component > Value" и измените C? на «0.1 uF». Номиналы резисторов выбрать аналогично, например 1k.

Номинал может иметь значения сопротивления, емкости, частоты, скорости и т.д.

Assign reference designators (Присвоить схемный номер). Вы можете нумеровать компоненты вручную - правым кликом "**Edit Component > Reference**". Но Eeschema может сделать это автоматически. Для этого нажмите кнопку "**Schematic Annotation**" на верхней инструментальной панели. При нумерации символ "?" в схемном номере меняется на целое число, уникальное для каждого префикса, например, C1, C2, C3, U1, U2 и т.д.

Нумеровать компоненты можно и после соединения всех связей. Но это нужно обязательно сделать до запуска контроля схемы (Electrical Rules Check) или генерации списка связей (Netlist Generation).

4.5. Инструмент *Добавить соединения*

Активируйте инструмент "Add wires" из правой панели инструментов.

Чтобы соединить два пина связью, кликните мышкой на первом пине и потащите мышью, растягивая связь. Каждый левый клик завершает сегмент связи и вы можете тянуть новый сегмент. Кликая на другом пине, он подсоединится к связи и закончит проведение связи.

При прокладке связи ее можно завершить в любой момент (т.е. без завершения соединения на пин) по правому клику. Также связь можно оборвать клавишей Esc.

Конец висящей связи маркируется маленьким квадратом. Контролируйте такие маркеры чтобы убедиться что связь действительно подсоединена.

Когда связи пересекаются крестом или буквой Т, если они в самом деле соединены, точка соединения маркируется символом пайки - закрашенным кругом.

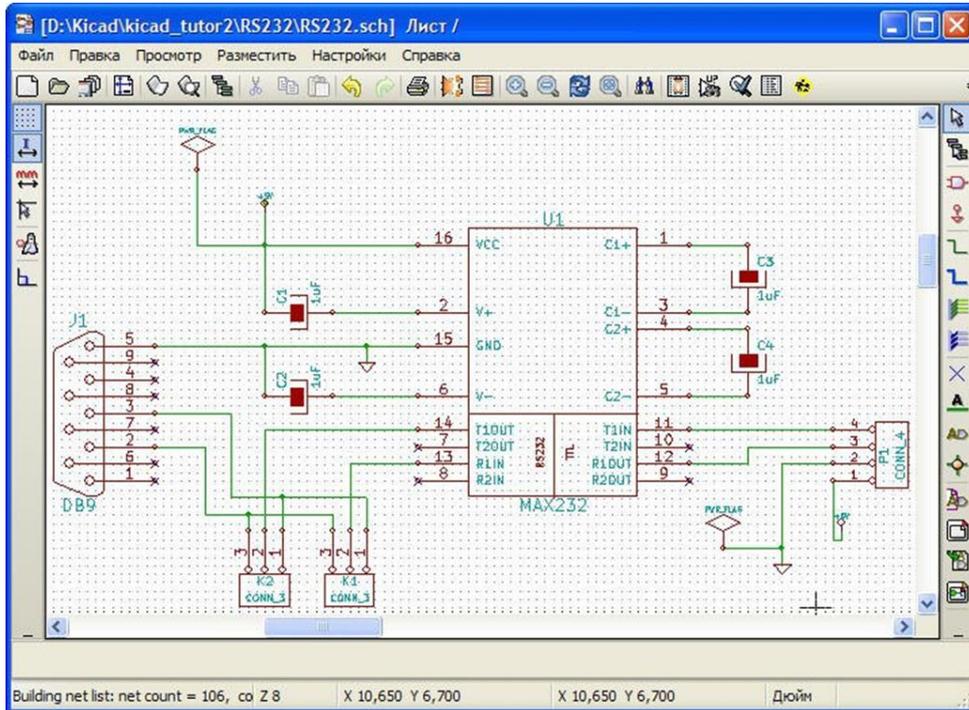


Рисунок 7. Компоненты, соединенные проводниками

4.6. Electrical Rule Check" - проверка схем

Задача Electrical Rule Check (ERC) - проверка корректности соединений схемы.

В верхней инструментальной панели нажмите кнопку **Schematic Electrical Rules Check**. Нажмите кнопку "Test Erc".

Проверка ERC проверяет на различные электрические правила согласно настройкам в Options.

В результате получаем протокол ошибок.

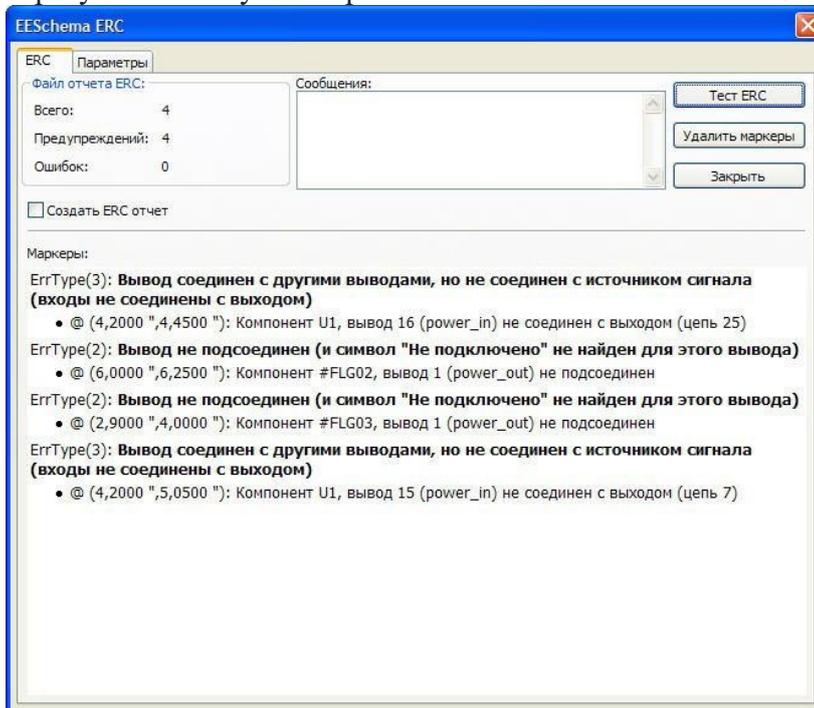


Рисунок 8. Отчет ERC

ERC маркирует проблемное место маленькой стрелочкой. Увидеть что это за нарушение можно, кликнув на стрелочке и взглянув на статусную строку.

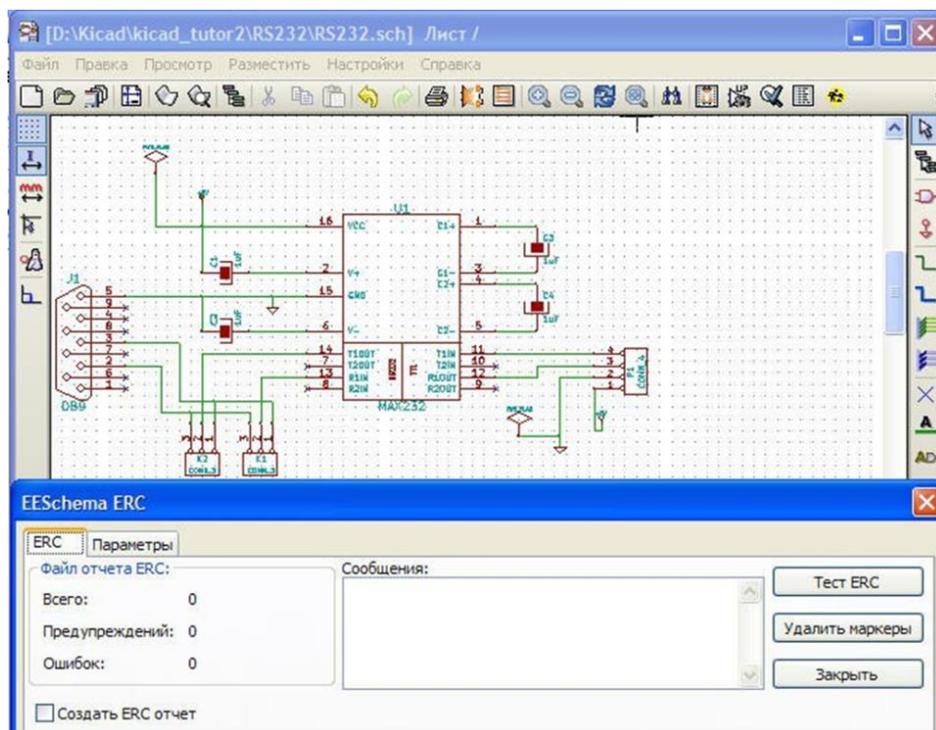


Рисунок 9. Сообщение ERC об отсутствии ошибок

4.7. Инструмент *Добавить метку неподключенного вывода*

ERC обычно сообщает в протоколе пины (выводы), никуда не подсоединенные. В некоторых случаях это реальная проблема - пропущенный контакт; в других же случаях может быть пин никуда не соединен намеренно.

Вы можете объяснить контролеру ERC о намеренном неподсоединении пина, ставя на него маркер "nosonn".

4.8. Ошибки на выводах питания - PWR_FLAG

Кликните на маркере ошибки (маленькая стрелка) на одном из символов питания (GND or +5V) и посмотрите на статусную строку внизу слева окна. Вы увидите сообщение вроде такого:

ERC << Warning Pin power_in not driven (Net 15).

Это сообщение говорит, что пин (и все такие же пины компонентов питания) предполагал иметь источник питания, но оказался пустым. (VCC, GND, +3V и другие символы питания интерпретируются идентично). В этой связи питание будет подано от внешнего источника через разъем. Чтобы устранить такое сообщение, вы можете объяснить ERC, что все нормально, подключив к связи флаг **PWR_FLAG**. PWR_FLAG - это специальный "виртуальный" компонент, которому не сопоставлен физический корпус.

Подсоедините флаг PWR_FLAG к связи +5V и другой - к GND и перезапустите ERC. Это должно избавить от оставшихся ошибок.

4.9. Редактирование параметров компонента

Перед продолжением проведите визуальную проверку того, что верные значения даны всем конденсаторами ("1 uF" вместо "C?").

5. Генератор списка соединений

Создать список соединений - щелкните по кнопке "Создание списка соединений" ("Netlist generation") на верхней панели инструментов. Появившийся диалог будет содержать закладки для различных форматов списка соединений; мы будем использовать родной формат "Pcbnew". Щелкните кнопку "Список соединений" ("Netlist"), далее щелкните кнопку "Сохранить" ("Save") соглашаясь с именем файла по умолчанию, которое получается из названия проекта.

6. Определение типов корпусов с помощью Csrcb

Для правильной разводки физического слоя печатной платы (printed circuit board, PCB) для электрической принципиальной схемы каждое условное графическое обозначение ("компонент" в терминологии KiCad) должно быть связано с типом материального корпуса ("модуль" в терминологии KiCad).

Программа Cvsch пакета KiCad снабжает примечаниями список соединений, который создает Eeschema, добавляя в него информацию о типе корпуса (о "модуле"), которая необходима для программы обработки слоев.

Запустите Cvsch используя одну из четырех больших кнопок в окне управления проектами KiCad либо нажав на кнопку "Запустить Cvsch" ("Run Cvsch") на панели инструментов Eeschema. В большинстве случаев Cvsch загрузит файл списка соединений для текущего проекта автоматически.

Левая панель Cvsch содержит список компонентов в текущем списке соединений. Правая панель содержит список доступных модулей. Содержание списка доступных модулей зависит от сконфигурированного набора библиотечных файлов.

Чтобы определить для компонента конкретный модуль сначала выберите компонент в левой панели (щелкните по линии или используйте кнопки стрелок на панели инструментов). Затем выберите нужный модуль в правой панели. Двойной щелчок по названию модуля (в правой панели) свяжет его с выбранным компонентом (в левой панели).

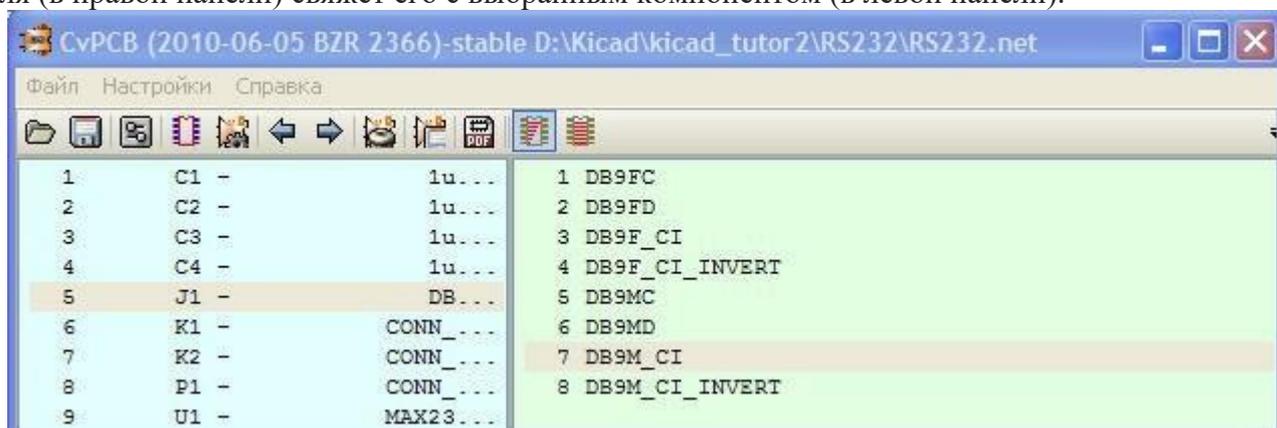


Рисунок 10. Окно файла списка цепей

Если вы желаете осмотреть материальный отпечаток модуля, выберите его щелкнув один раз по модулю и нажмите кнопку "Просмотр выбранной детали" ("View selected part") на панели инструментов. Это вызовет появление окна, в котором будет находиться материальное изображение модуля.

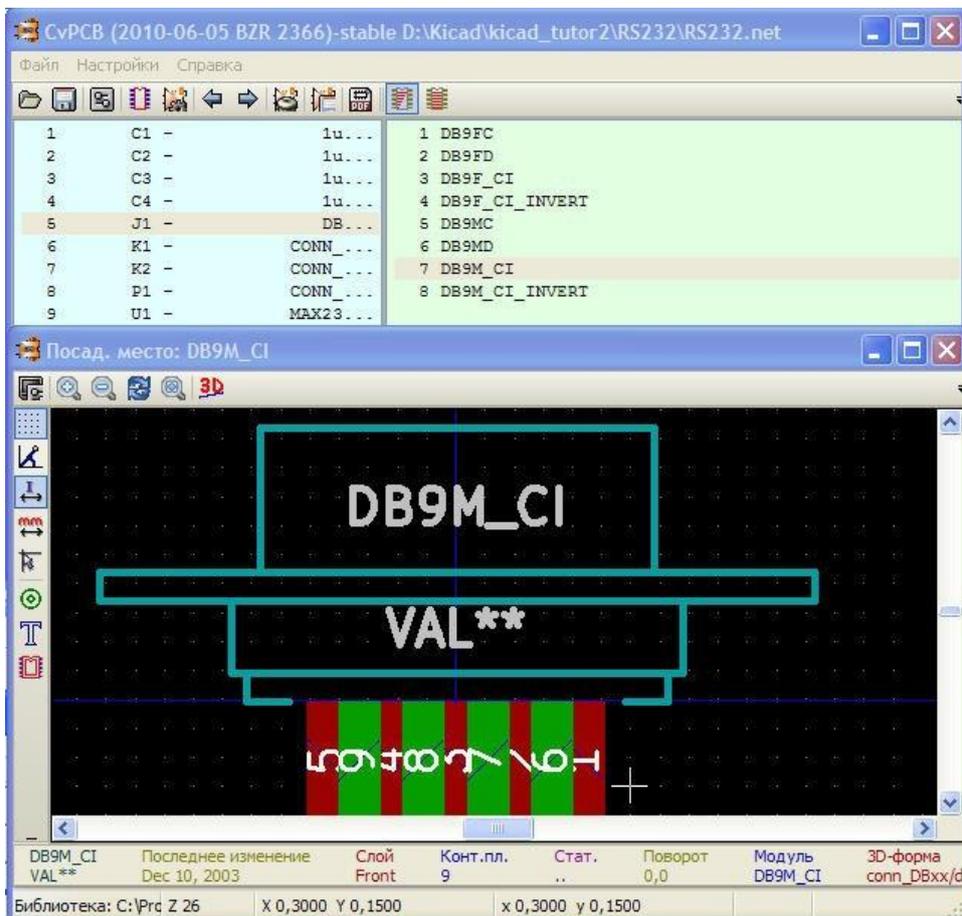


Рисунок 11. Просмотр посадочного места

Сохраните список соединений нажатием на кнопку "Сохранить список соединений и список компонентов" ("Save Netlist and Cmp list") на панели инструментов.

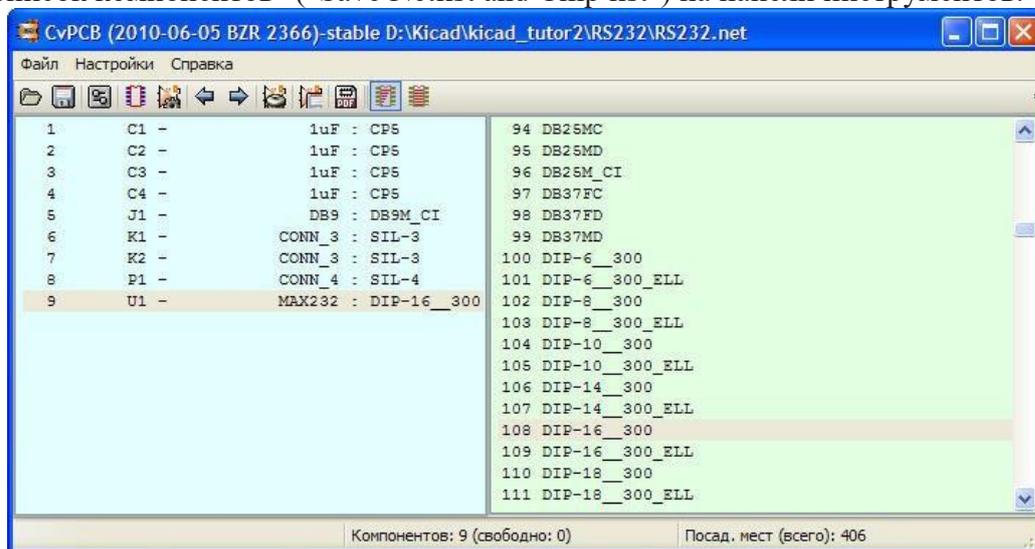


Рисунок 12. Законченный список модулей

7. Разводка печатной платы в Pcbnew

Запустите Pcbnew («Start Pcbnew») – редактор печатных плат используя, либо одну из кнопок в окне управления проектами KiCad, либо запустите Pcbnew ("Run Pcbnew") через редактор принципиальных схем EeSchema.

7.1. Чтение списка соединений (Reading in the netlist)

Считать список цепей (соединений) - «Read in the netlist file». Если диалог выбора списка цепей (netlist) не начинается автоматически, нажмите на кнопку "Считать список цепей" ("Read netlist") В окне диалога выберите файла списка цепей (netlist).

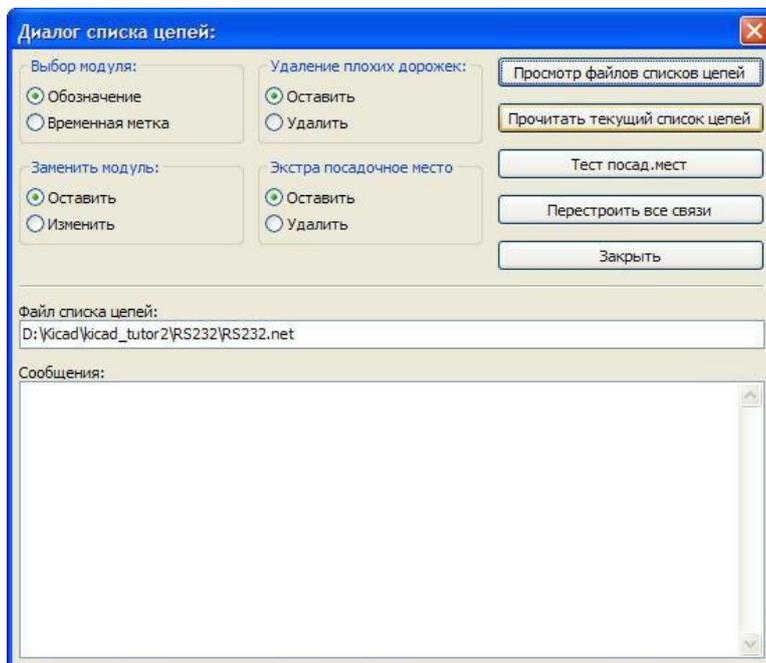


Рисунок 13. Окно диалога списка цепей

7.2. Расстановка модулей (Spreading out the modules)

Редактор схем Pcbnew при загрузке нового списка соединений добавляет все его модули в чертеж. Это ставит их всех в одном месте, друг поверх друга, где их порой трудно найти.

Переместите группу модулей в центр листа следующим образом: выделите все содержащиеся модули рамкой. Отпустите кнопку мыши, переместите мышью, таким образом, чтобы рамочка была около центра красного наброска листа. Левая кнопка закрепит в новом положении, и нажмите кнопку ОК в диалоговом окне.

Если вы в конце операции закрепления, вместо левой кнопки используете правую, вы увидите всплывающее меню, с помощью которого вы можете выбирать такие операции как копирование, перетаскивание, отражение(переворот), удаление.

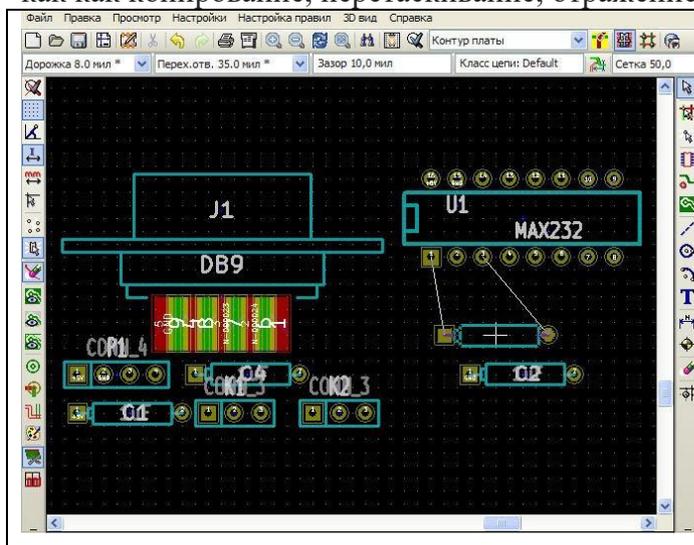


Рисунок 14. Динамические воздушные соединения

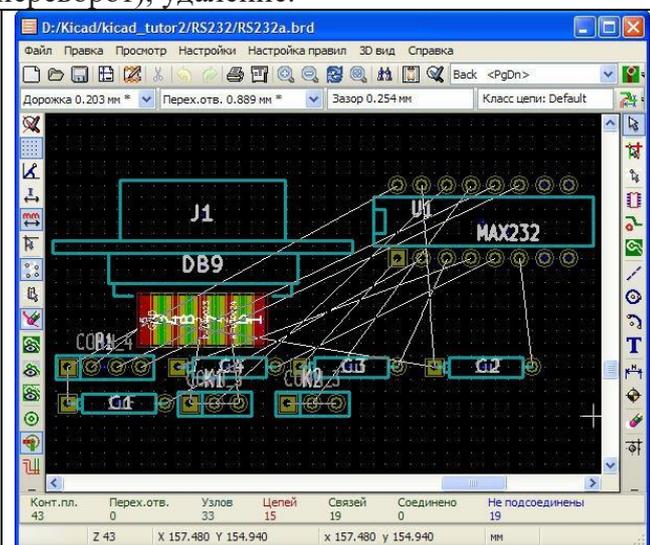


Рисунок 15

7.3. Автоматическая разводка (трассировка) - Auto-routing

Разместив все модули, давайте попробуем авто-трассировку. Команды автоматической трассировки доступны в меню нажатием правой кнопкой мыши, но сначала вам надо сделать их доступными - нажатием кнопки "Режим Трассировки и Авто-трассировки" ("Mode Track and Autorouting"), кнопка на верхней панели инструментов.

Использование Авто-трассировки только для одной стороны.

- Щелкните правой кнопкой мыши в пустую область и выберите пункт «Глобальная Авто-трассировка»> «Выбор пары слоев»("Global Autoroute">"Select layer pair").
- В диалоговом окне выберите "Медь"("Copper") как верхний и нижний слой(Top Layer & Bottom Layer), и нажмите кнопку ОК.
- Теперь щелкните правой кнопкой мыши в пустую область и выберите пункт «Глобальная Авто-трассировка»> «Авто-развести все модули»("Global Autoroute" > "Autoroute All Modules").

Дополнительно вы можете указать Pcbnew: авторазвести всё за один раз, авторазвести один модуль, цепи или контакты.

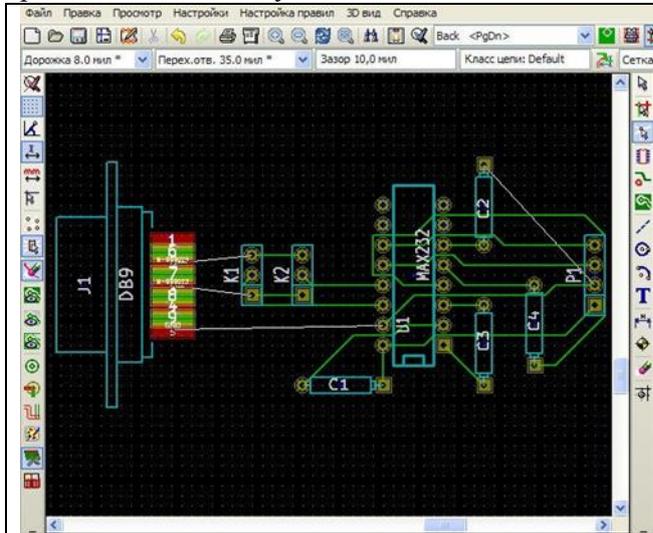


Рисунок 16. Результат работы автотрассировщика

7.4. Ручная правка

Для завершения проекта обычно требуется ручное вмешательство. Автоматическая система трассировки часто не может найти способа провести некоторые соединения; такие соединения отображаются как перемычки.

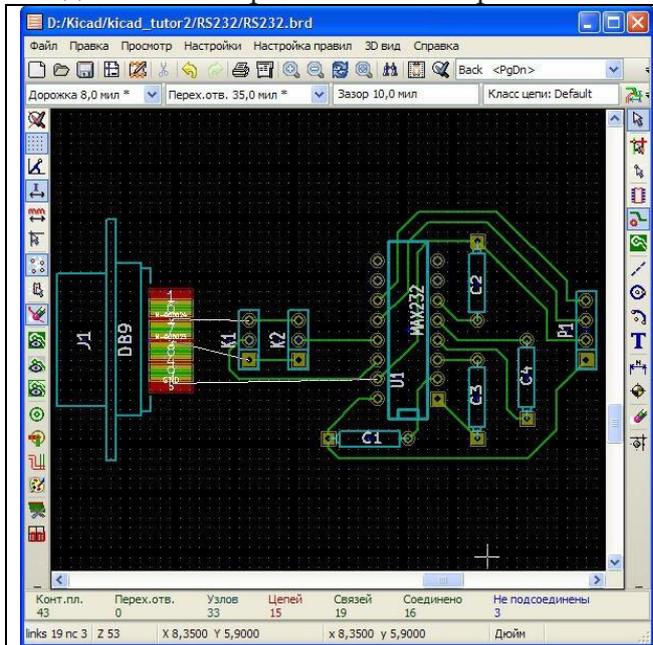


Рисунок 17. Ручная трассировка

Иногда разработчик предпочитает другой путь для некоторых соединений, чем тот, который определен системой автоматической трассировки. Для устранения таких проблем можно удалить некоторые соединения (особенно те, что препятствуют разводке в важных зонах соединений) и либо повторить автоматическую трассировку, либо определить маршрут для соединений вручную, либо сделать и то и другое.

8. Контур платы - Board outline

Нарисовать Контур Платы. В KiCad для этих целей существует специальный слой под названием "Edges PCB" (контур платы). Вы можете выбрать его из выпадающего меню слоев или нажатием правой кнопки мыши, выбрав пункт "Select Working Layer" (Данный способ не сработает, если активен инструмент "Add tracks and vias"(Добавить дорожки и переходные отверстия)).

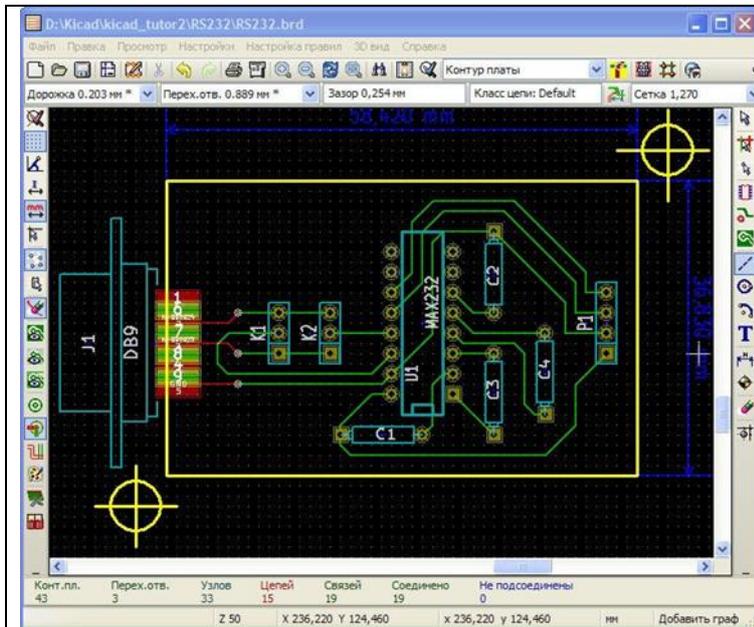


Рисунок 18. Контур платы

После выбора слоя "Edges PCB" и включения полноразмерного курсора, нажмите кнопку "Add graphic line or polygon" (Добавить графическую линию или полигон) на правой панели. Нарисуйте контур платы, и завершите построение двойным нажатием на левую клавишу мыши или выбором пункта "End Drawing" (Закончить черчение) правой кнопки мыши.

9. Заполнение зоны

В этом пункте мы можем завершить проект, но вместо этого мы сделаем одну последнюю оптимизацию. Мы заполним пустые области на стороне меди зоной меди. Вдобавок к дополнительному электрическому заземлению это уменьшит убытки, потому что понадобится меньшее количество реактива для травления, чтобы вытравить медь (это также делает возможным механическую обработку платы: гравировку и фрезерование).

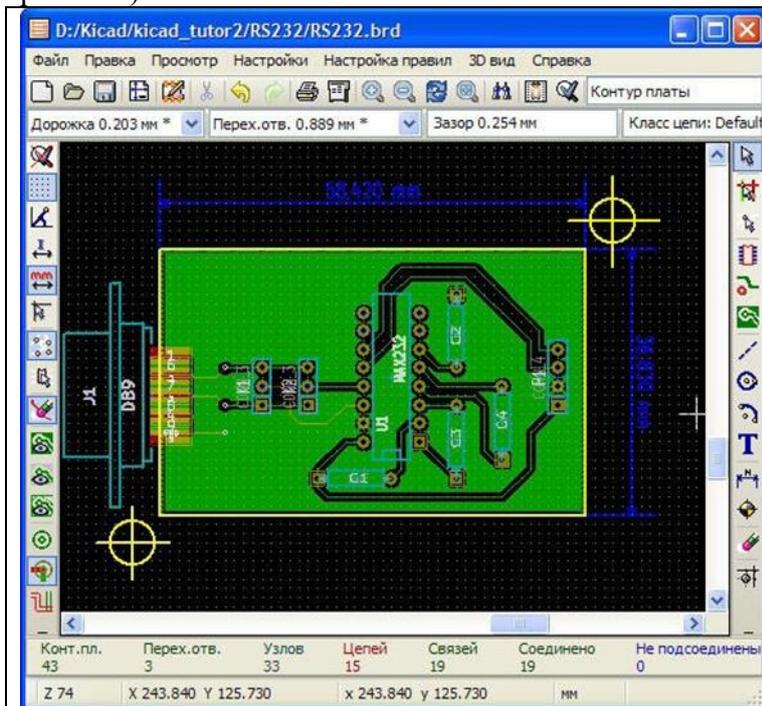


Рисунок 23. Плата с выполненной заливкой

Выберите цепь, соединенную с зоной. Если вы хотите, чтобы зона была соединена с цепью (например с "землей"), выберите цепь, используя инструмент подсветки цепи. Сначала вы должны соединить дорожки в цепь до заполнения зоны, или вы получите ошибки от **Проверки правил проектирования**. Если вы не хотите, чтобы зона была привязана к цепи, удостоверьтесь, что в настоящий момент цепь не подсвечена (также посмотрите в статусную строку внизу окна).

Активируйте инструмент **Добавить зоны** – кликните на иконку  в правой панели инструментов. Используйте левую кнопку мышки, чтобы нарисовать контур зоны, двойной клик закрывает полигон. Затем в пустой области кликните правой кнопкой, появится **Выбор рабочего слоя**, и выберите слой меди. На пустом участке внутри контура платы кликните правой кнопкой и активируйте команду **Залить и перезалить все зоны**.

Вы получите диалог с различными опциями контроля процесса заливки. Поэкспериментировав, можно увидеть, как они работают. Если вам не нравится результат за-

ливки, кликните правой кнопкой **Удалить заливку всех зон** и попробуйте снова. Если есть незаполненные островки, вы можете также их залить, используя операцию заливки, действуя мышкой над этими зонами.

10. Просмотр платы в 3D Viewer (Просмотрщик 3D)

Вы можете посмотреть трехмерное изображение платы, выбрав **3D вид > 3D вид** из строки меню. Программа просмотра трехмерных изображений даст вам возможность поворачивать изображение, чтобы взглянуть на него под разными углами. В 3D виде можно выключить заливку зон, чтобы они не закрыли все остальное.

Объемный вид всегда показывает дорожки и отверстия, он показывает также изображения компонента, если имеются необходимые библиотечные файлы. 3D вид этого проекта может быть еще более усовершенствован, если вы скопируете некоторые 3D компоненты с авторского web-сайта.

Изменить вид так, чтобы вы видели панель для схемы MAX232 позволит диалог **Свойства модуля** (вызывается либо двойным кликом в свободной области над элементом, либо правым кликом **Посадочное место > Править**). Выбираем закладку **Настройки 3D**.

Просматриваем, чтобы найти файл “soquete_16.wrl” (Найти добавленные вами файлы с объемным изображением будет легче, если вы разместите их в директории или поддиректории проекта).

Рисунок 24 показывает аксонометрическую проекцию платы с компонентной стороны.

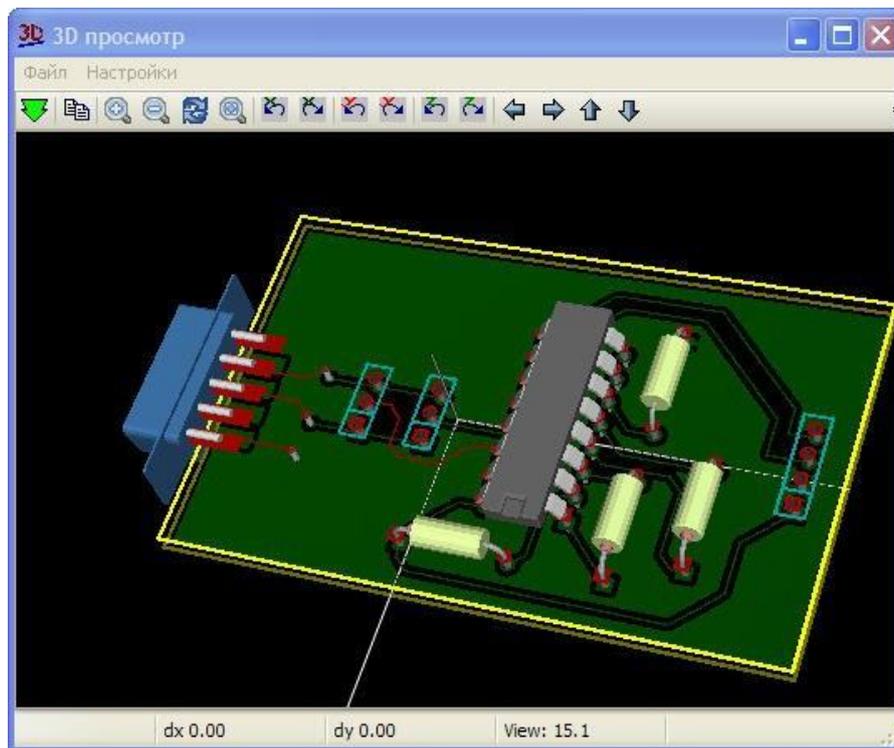


Рисунок 24 Объемный вид платы

11. Создание Gerber – файлов

Завершив разработку печатной платы, можно создать Gerber-файлы для каждого слоя и отправить их на завод по производству печатных плат для её изготовления.

Из KiCad откройте Pcbnew и загрузите свою плату, нажав на кнопку  Нажмите в меню **Файл → Чертить**. Выберите Gerber, как формат черчения и укажите папку, в которую нужно поместить все Gerber-файлы. Завершите операцию нажатием кнопки **Чертить**.

Ниже указаны слои, которые нужно выбрать для создания обычной двухслойной платы:

Слой	Название слоя в KiCad	Расширение Gerber-файла	Расширение Gerber-файла с включённой опцией "Использовать Protel расширения файлов"
Нижний слой меди	B.Cu	.GBR	.GBL
Верхний слой меди	F.Cu	.GBR	.GTL
Верхний слой маски шёлкографии	F.SilkS	.GBR	.GTO
Нижний слой маски припоя	B.Mask	.GBR	.GBS
Верхний слой маски припоя	F.Mask	.GBR	.GTS
Слой контура печатной платы	Edge.Cuts	.GBR	.GM1

Использование GerbView

Для просмотра созданных Gerber-файлов перейдите в менеджер проектов KiCad и нажмите кнопку GerbView. В выпадающем меню на верхней панели инструментов выберите Слой 1. Теперь нажмите в меню Файл → Загрузить Gerber файл или просто нажмите кнопку . Выберите все созданные ранее Gerber-файлы за один раз. Обратите внимание на то, как все слои расположились друг над другом.

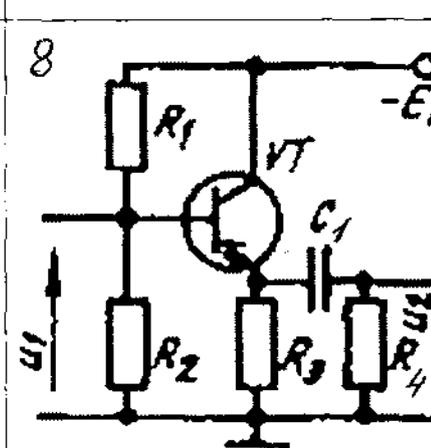
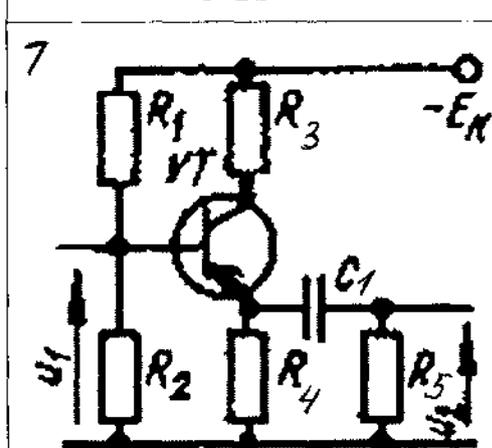
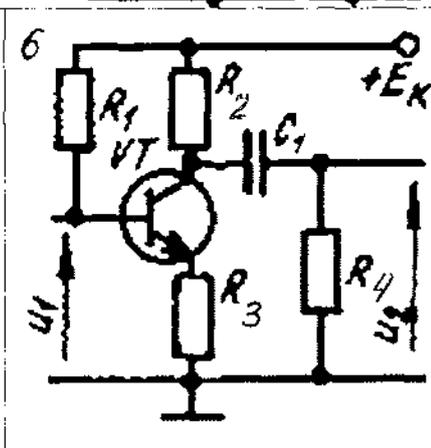
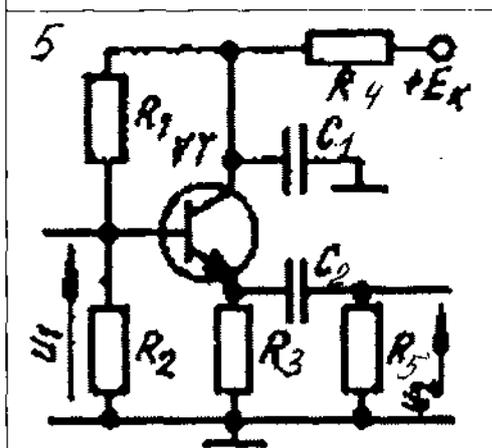
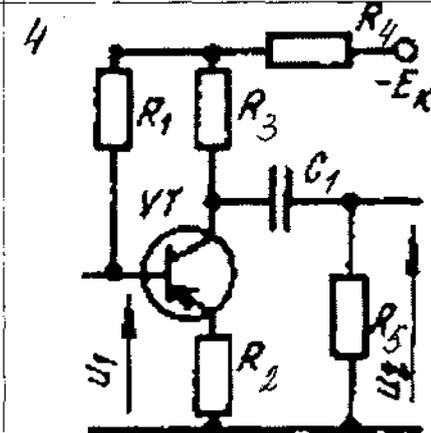
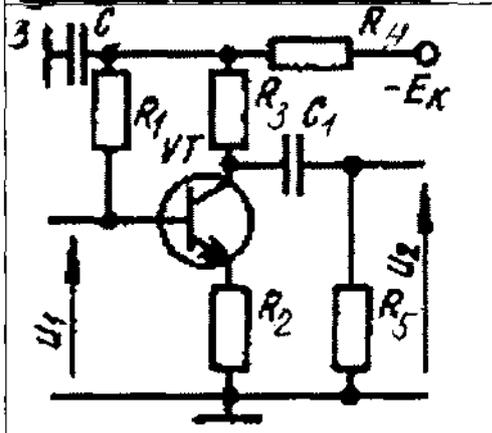
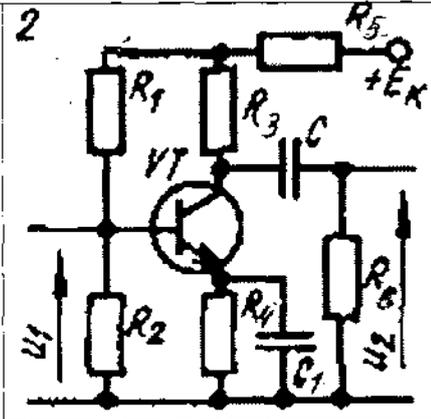
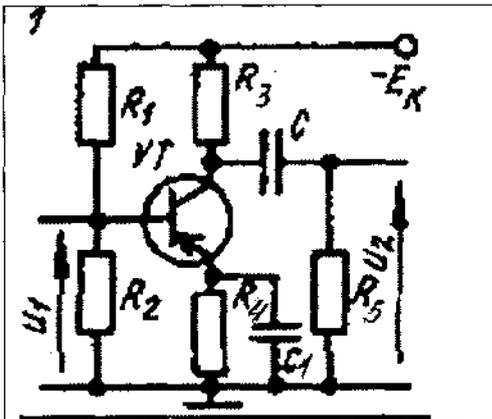
Используя меню справа можно выбрать какие слои нужно показывать, а какие нет. Внимательно просмотрите каждый слой перед отправкой его производителю.

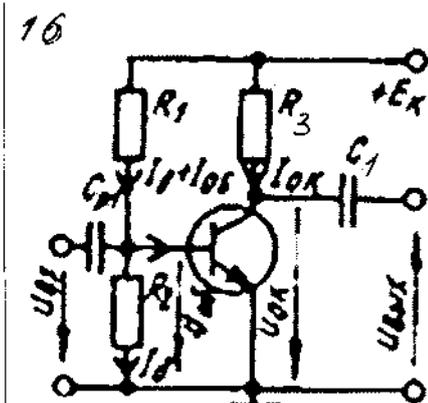
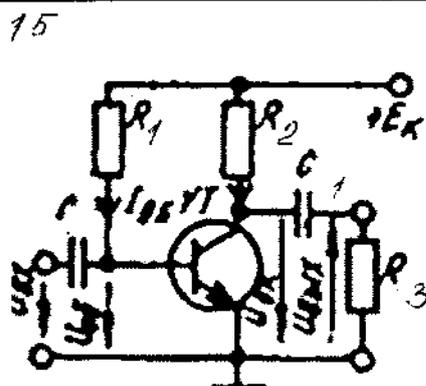
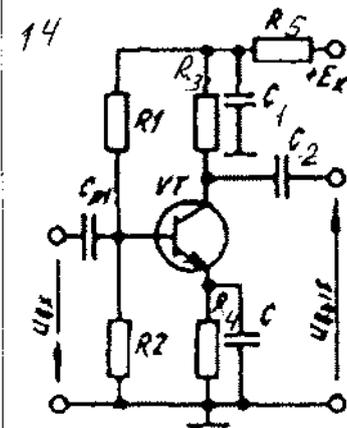
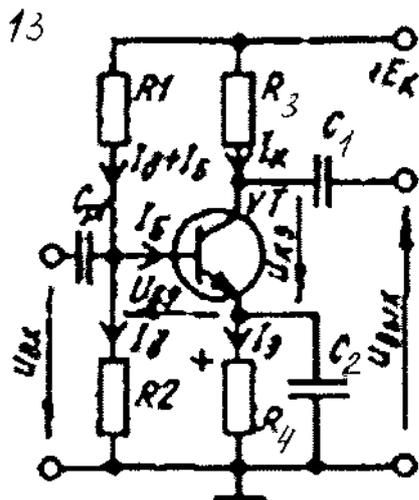
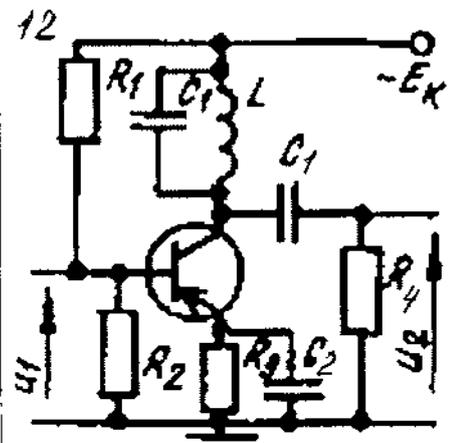
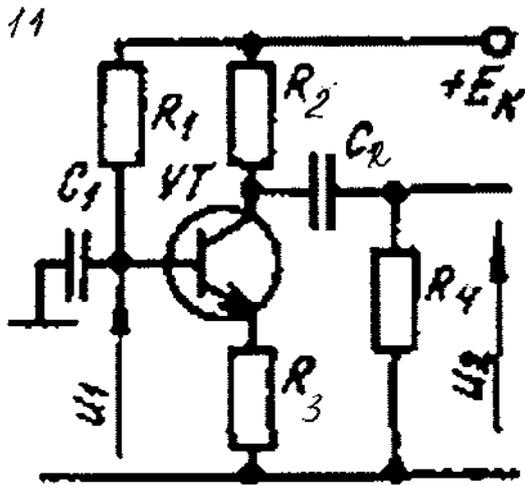
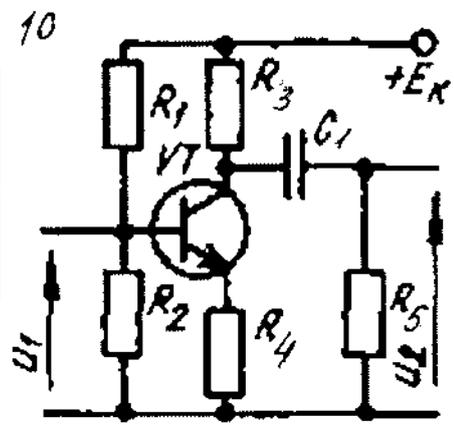
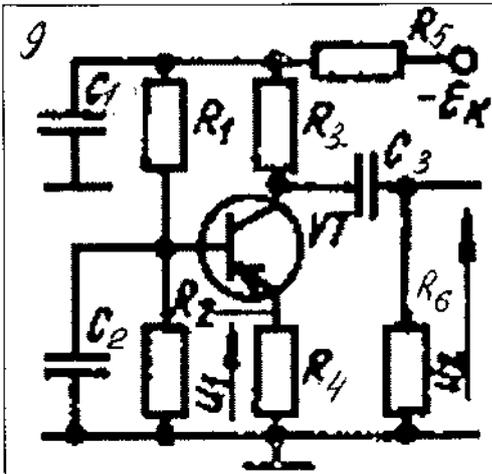
Для создания файла сверловки, в Pcbnew снова выберите пункт меню Файл → Чертить. Значения по-умолчанию нам подходят.

Порядок выполнения работы:

1. Записать задачу для вашего варианта.
2. Разработать печатную плату в режимах ручной и интерактивной трассировки.
3. Основные этапы проектирования печатной платы записать в отчет по лабораторной работе.
4. Сделать выводы по работе.
5. Ответить на контрольные вопросы
6. Оформить отчет.

Варианты заданий





Контрольные вопросы:

1. Дайте определение печатной платы?

2. Что обеспечивает применение печатных плат?
3. Перечислите виды печатных плат и кабелей.
4. Перечислите основные этапы проектирования печатных плат.
5. Какие материалы используются в качестве основы печатных плат?
6. Дайте определение заготовки печатной платы?
7. Какие существуют виды заготовок печатной платы?
8. Перечислите виды отверстий печатной платы по их функциональному назначению.
9. Опишите методы создания чертежа печатной платы.
10. Перечислите способы, которыми задают положение центров отверстий.
11. Опишите особенности черчения печатных проводников.
12. Опишите особенности черчения монтажных площадок.
13. Перечислите основные методы получения оригиналов.
14. Что такое фотошаблон и как его изготавливают?
15. Что такое фоторезист и для чего он применяется?
16. Опишите особенности офсетной печати.
17. Опишите особенности сеткографии.
18. Опишите типовые процессы изготовления печатных плат.

4. Информационное обеспечение обучения

Перечень рекомендуемых учебных изданий, Интернет-ресурсов, дополнительной литературы

Основные источники:

1. Ашихмин А. С «Цифровая схемотехника. Шаг за шагом» – М.: «Диалог-Мифи», 2016. – 304 с.
2. Бабич Н.П., Жуков И.А. «Основы цифровой схемотехники» – М.: «Додэка-XXI, МК-Пресс», 2017. – 480 с.
3. Волович, Г. И. Схемотехника аналоговых и аналого-цифровых электронных устройств / Г. И. Волович. — Саратов : Профобразование, 2017. — 528 с. — ISBN 978-5-4488-0123-5. — Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. — URL: <http://www.iprbookshop.ru/64066.html> – Режим доступа: для авторизир. Пользователей
4. Галочкин, В. А. Схемотехника аналоговых и цифровых устройств : учебное пособие / В. А. Галочкин ; под редакцией С. Н. Елисеев. — Самара : Поволжский государственный университет телекоммуникаций и информатики, 2016. — 441 с. — ISBN 978-5-904029-51-7. — Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. — URL: <http://www.iprbookshop.ru/71886.html> – Режим доступа: для авторизир. пользователей
5. Медведев Б.Л. «Практическое пособие по цифровой схемотехнике»: Учебное пособие для студентов средних специальных учебных заведений – М.: Мир, 2017. – 408 с.
6. Мышляева И.М. «Цифровая схемотехника»: Учебник для среднего профессионального образования – М.: Издательский центр «Академия», 2016.–400с.
7. Угрюмов Е.П «Цифровая схемотехника» – С.Пб.: «ВНУ - Санкт – Петербург», 2016. – 526с.
8. Микропроцессорные системы: Учебное пособие для вузов / Под общ. ред. Д.В.Пузанкова. – СПб.: Политехника, 2017. – 935с.: ил.
9. Калабеков Б.А. «Цифровые устройства и микропроцессорные системы»: Учебник для техникумов связи. – М.: Горячая линия – Телеком, 2016. – 336с.:ил.

Дополнительные источники:

1. Амосов В.В. «Схемотехника и средства проектирования цифровых устройств» – С.Пб.: «ВНУ-Санкт-Петербург», 2017. – 560 с.
2. Бабич Н.П., Жуков И.А. «Компьютерная схемотехника. Методы построения и проектирования» – М.: «МК–Пресс», 2016. – 576 с.
3. Каплан Д., Уайт К. «Практические основы аналоговых и цифровых схем» – М.: «Техносфера», 2016. – 176 с.
4. Лехин С.Н. «Схемотехника ЭВМ» – СПб.: «ВНУ-СПб», 2017. – 672 с.
5. Мержи И. «Практическое руководство по логическим микросхемам и цифровой схемотехнике» – М.: «НТ Пресс», 2017. – 256 с.
6. Микушин, А. В. Схемотехника цифровых устройств : учебное пособие / А. В. Микушин, В. И. Сединин. — Новосибирск : Сибирский государственный университет телекоммуникаций и информатики, 2007. — 327 с. — ISBN 2227-8397. — Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. — URL: <http://www.iprbookshop.ru/54777.html> – Режим доступа: для авторизир. пользователей
7. Новиков Ю.В. «Основы цифровой схемотехники. Базовые элементы и схемы. Методы проектирования» – М.: Издательство: «Мир», 2017. – 379с.
8. «Цифровые интегральные микросхемы»: Справ. / М.И. Богданович, И.Н. Грель, В.А. Прохоренко, В.В. Шалимов. – Минск.: Беларусь, 2017. – 493с.: ил.
9. «Полупроводниковые БИС запоминающих устройств»: Справочник / под ред. А.Ю. Гордонова и Ю.Н. Дьякова. – М.: Радио и связь, 2015. – 360с.: ил.
10. «Микропроцессоры и микропроцессорные комплекты интегральных схем»: Справочник в 2 томах / Под ред. В.А. Шахнова. М.: Радио и связь, 2016. – Т.1– 368с.: ил.

Интернет- ресурсы:

1. <http://window.edu.ru/window> - Образование в области техники и технологий
2. http://www.agtu.ru/e_proekt - Информационно-методический центр
3. <http://www.razym.ru/index>. - Электронная библиотека "Razym.ru"
4. <http://www.electronicworkbench.com> – Моделирование электронных схем
5. <http://www.pcad.com> – Разработка печатных плат.

Департамент внутренней и кадровой политики Белгородской области
Областное государственное автономное
профессиональное образовательное учреждение
«Белгородский индустриальный колледж»

Группа _____

ЖУРНАЛ ОТЧЕТОВ
по выполнению лабораторных работ
учебной дисциплины
ОП.04 Цифровая схемотехника
по специальности
27.02.05 Системы и средства диспетчерского управления

ВЫПОЛНИЛ _____ / _____ /

ПРИНЯЛ _____ / Феоктистова В.Н. /

Белгород 2019 г.