

ОГАОУ ДПО
«Белгородский институт развития образования»

Рассмотрено
цикловой комиссией
«Радиовещание и системы диспетчерского
управления»
ОГАПОУ «Белгородский индустриальный
колледж»
Протокол заседания № 8 от «18» февраля
2019г.

Учебно-методические рекомендации
для выполнения практических работ по дисциплине
ОП 04 «Цифровая схемотехника»
по специальности 27.02.05 «Системы и средства диспетчерского управления»

преподаватель
Феоктистова Валентина Николаевна
ОГАПОУ «Белгородский индустриальный колледж»

Белгород
2019

Содержание

Пояснительная записка.....	3
Раздел 1. «Арифметические основы цифровых устройств».....	6
Практическая работа № 1. Взаимный перевод чисел.....	6
Практическая работа № 2. Арифметические действия в двоичной системе счисления.....	10
Раздел 2. «Логические основы цифровой схемотехники».....	14
Практическая работа № 3. Минимизация логических функций методом Квайна.....	14
Практическая работа № 4. Минимизация логических функций методом карт Карно (диаграмм Вейча).....	18
Практическая работа № 5. Микросхемы транзисторно-транзисторной логики (ТТЛ).....	25
Раздел 3. «Комбинационные устройства».....	30
Практическая работа № 6. Микросхемное исполнение шифраторов и дешифраторов.....	30
Практическая работа № 7. Микросхемное исполнение мультиплексоров и демультимплексоров.....	35
Раздел 4. «Последовательные устройства».....	40
Практическая работа № 8. Микросхемное исполнение регистров.....	40
Практическая работа № 9. Микросхемное исполнение счетчиков.....	45
Раздел 5. «Запоминающие устройства».....	51
Практическая работа № 10. Микросхемное исполнение элементов запоминающих устройств.....	51
Библиографический список.....	59

Пояснительная записка

Представленный методический материал сформирован на основе рабочей программы общепрофессиональной дисциплины ОП 04 «Цифровая схемотехника», разработанной в соответствии с требованиями федерального государственного образовательного стандарта среднего профессионального образования по специальности 27.02.05 «Системы и средства диспетчерского управления» [15].

Общепрофессиональная дисциплина ОП 04 «Цифровая схемотехника» является частью профессионального учебного цикла программы подготовки специалистов среднего звена и изучается в третьем и четвертом семестре согласно учебному плану по специальности 27.02.05 «Системы и средства диспетчерского управления». Рабочей программой предусмотрено 20 часов на выполнение практических занятий.

Актуальность учебно-методических рекомендаций обусловлена тем, что в процессе изучения общепрофессиональной дисциплины ОП 04 «Цифровая схемотехника» у обучающихся должны быть сформированы общие (ОК 1- ОК 6) и профессиональные компетенции (ПК 1.1 и ПК 2.1), необходимые для качественного освоения основной профессиональной образовательной программы.

Целью представленных материалов является оказание методической помощи обучающимся при выполнении практических работ, качественная реализация которых в полной мере способствует освоению ими обязательного минимума содержания рабочей программы общепрофессиональной дисциплины ОП 04 «Цифровая схемотехника», а также качественная подготовка к промежуточной аттестации.

Задачи:

- активизация мыслительной деятельности и познавательного интереса обучающихся;
- формирование умений применять полученные теоретические знания на практике;
- выработка при решении поставленных задач профессионально значимых качеств: самостоятельность, ответственность.

Обучающиеся должны уметь принимать схемотехнические решения в процессе эксплуатации специализированных изделий, разрабатывать несложные проекты и схемы, обеспечивая их соответствие техническим заданиям и нормативным документам.

Выполняя задания к практическим занятиям, студент получает возможность самостоятельно анализировать и разрабатывать

функциональные узлы систем связи и телекоммуникаций. Для этого сформулированы конкретные исследовательские задачи к каждой практической работе и созданы формы, которым обучающиеся будут следовать в процессе их решения.

Учебно-методические рекомендации являются педагогически целесообразными, так как способствуют эффективному развитию у обучающихся навыков решения поставленных задач, использованию различных методов поиска, обработки и анализа информации.

В основу представленных материалов положена справочная информация по применению цифровых интегральных микросхем. Автором представленных материалов были творчески переработаны и дополнены индивидуальные задания, приведены примеры выполнения типовых задач, что способствует развитию исследовательской деятельности обучающихся, повышает их информационную и техническую грамотность.

Структура учебно-методических рекомендаций представлена пятью разделами, каждый из которых содержит практические работы:

- Раздел 1. «Арифметические основы цифровых устройств» (практические работы № 1–2);
- Раздел 2. «Логические основы цифровой схемотехники» (практические работы № 3–5);
- Раздел 3. «Комбинационные устройства» (практические работы № 6–7);
- Раздел 4. «Последовательностные устройства» (практические работы № 8–9);
- Раздел 5. «Запоминающие устройства» (практическая работа № 10).

Каждая практическая работа включает в себя следующие элементы: название темы, цель занятия, предусмотренную по данной теме, перечень формируемых компетенций, теоретические сведения, пример выполнения практической работы, задание для выполнения практической работы, а также критерии оценивания.

В теоретической части приводится структурированный материал, необходимый для подготовки обучающихся к практическому занятию.

Практическая часть содержит перечень практических заданий, представленных в нескольких вариантах (расчеты, схемы, таблицы).

Выполнение практических работ с опорой на представленные учебно-методические рекомендации позволяет обучающимся освоить практические приемы преобразования двоичных кодов, научиться выполнять арифметические действия в двоичной системе счисления, освоить практические приемы составления канонических форм представления

Феоктистова Валентина Николаевна

логических функций, овладеть методами минимизации и синтеза логических схем, изучить алгоритмы функционирования следующих цифровых элементов и узлов: базовых логических элементов; комбинационных логических схем; триггеров, счетчиков и регистров, овладеть основами запоминающих устройств и практическими методами записи, считывания информации, осуществлять сбор, структурирование и анализ информации по заданным микросхемам, что позволяет применять полученные знания для решения профессиональных задач.

Таким образом, учебно-методические рекомендации имеют практическую значимость, способствуют развитию познавательного интереса обучающихся и могут быть использованы педагогами учреждений среднего профессионального образования при организации практической работы студентов по общепрофессиональной дисциплине ОП 04 «Цифровая схемотехника» (специальность 27.02.05 «Системы и средства диспетчерского управления»).

Практическая работа № 1

Тема: Взаимный перевод чисел.

Цель работы: Научиться переводить числа в различные системы счисления.

Формируемые компетенции:

ПК 1.1. Принимать схемотехнические решения в процессе эксплуатации специализированных изделий и систем телекоммуникаций и информационных технологий, их устройств.

ПК 2.1. Разрабатывать несложные проекты и схемы, обеспечивая их соответствие техническим заданиям, действующим стандартам и нормативным документам.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности.

Критерии оценки выполнения практической работы.

«Отлично» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок.

«Хорошо» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок, но допустил 2-3 недочета.

«Удовлетворительно» – обучающийся выполнил работу не полностью, но объем выполненной части таков, что позволяет получить правильные результаты и выводы; в ходе проведения работы допустил 3-4 ошибки.

«Неудовлетворительно» – обучающийся выполнил работу не полностью и объем выполненной части работы не позволяет сделать правильных выводов.

Теоретические сведения

1. Перевод двоичного числа в десятичное число.

Чтобы двоичное число перевести в десятичное, необходимо записать сумму всех степеней числа 2, соответствующих тем разрядам двоичного числа, в которых записаны «1».

2^{10}	2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0	Десятичное число
1024	512	256	128	64	32	16	8	4	2	1	
				1	0	0	0	1	1	0	70

$$101111_2 = 1 * 2^5 + 0 * 2^4 + 1 * 2^3 + 1 * 2^2 + 1 * 2^1 + 1 * 2^0 = 32+0+8+4+2+1=47_{10}$$

2. Перевод десятичного числа в двоичное, восьмеричное или шестнадцатеричное число.

Чтобы десятичное число перевести в 2 (8, 16) необходимо выполнить ряд последовательных делений числа на 2 (8, 16) до тех пор, пока частное не станет <2 (<8 , <16) затем частное и остатки записать в обратном порядке.

$22_{10} = 10110_2$	$120_{10} = 168_8$	$500_{10} = 1F4_{16}$
$\begin{array}{r} 22 \overline{) 2} \\ \underline{-22} \quad 11 \overline{) 2} \\ \underline{0} \quad 10 \quad 5 \overline{) 2} \\ \quad \quad \underline{1} \quad 4 \quad 2 \overline{) 2} \\ \quad \quad \quad \quad \underline{1} \quad 2 \quad 1 \\ \quad \quad \quad \quad \quad \quad \underline{0} \end{array}$	$\begin{array}{r} 120 \overline{) 8} \\ \underline{-112} \quad 14 \overline{) 8} \\ \quad \quad \underline{8} \quad 8 \quad 1 \\ \quad \quad \quad \quad \underline{6} \end{array}$	$\begin{array}{r} 500 \overline{) 16} \\ \underline{-496} \quad 31 \overline{) 16} \\ \quad \quad \underline{4} \quad 16 \quad 1 \\ \quad \quad \quad \quad \underline{15} \quad F \end{array}$

3. Перевод двоичного числа в восьмеричное или шестнадцатеричное число.

Чтобы двоичное число перевести в 8 (16) необходимо его разбить на группы по 3 (4) разряда справа налево и каждую группу записать в виде 8 (16) цифры и (или) буквы.

$\underbrace{101}_8 \underbrace{011}_8_2 = 53_8$	$\underbrace{0010}_{16} \underbrace{1011}_{16}_2 = 2B_{16}$
--	---

4. Перевод восьмеричного числа в десятичное число.

Чтобы восьмеричное число перевести в десятичное, необходимо рассчитать сумму произведений степени числа 8 на соответствующий коэффициент.

$$135_8 = 1 * 8^2 + 3 * 8^1 + 5 * 8^0 = 64 + 24 + 5 = 93_{10}$$

5. Перевод шестнадцатеричного числа в десятичное число.

Чтобы шестнадцатеричное число перевести в десятичное, необходимо рассчитать сумму произведений степени числа 16 на соответствующий коэффициент.

$$25F_{16} = 2 * 16^2 + 5 * 16^1 + 15 * 16^0 = 512 + 80 + 15 = 607_{10}$$

6. Перевод восьмеричного (шестнадцатеричного) числа в двоичное число.

Чтобы восьмеричное (шестнадцатеричное) число перевести в двоичное, необходимо, каждую цифру и (или) букву восьмеричного (шестнадцатеричного) числа записать в виде трёхразрядного (четырёхразрядного) двоичного кода.

$237_8 = \underbrace{010}_2 \underbrace{011}_2 \underbrace{111}_2$	$AB_{16} = \underbrace{1010}_2 \underbrace{1011}_2 \underbrace{1000}_2$
--	---

Пример выполнения практической работы

1. Перевод двоичного числа

$$1101011_2 = 1 * 2^6 + 1 * 2^5 + 0 * 2^4 + 1 * 2^3 + 0 * 2^2 + 1 * 2^1 + 1 * 2^0 = 64 + 32 + 0 + 8 + 0 + 2 + 1 = 107_{10}$$

$$\underbrace{001}_2 \underbrace{101}_2 \underbrace{011}_2 = 153_8$$

$$\underbrace{0110}_2 \underbrace{1011}_2 = 6B_{16}$$

2. Перевод восьмеричного числа

$$162_8 = 1 * 8^2 + 6 * 8^1 + 2 * 8^0 = 64 + 48 + 2 = 114_{10}$$

$$162_8 = \underbrace{001}_2 \underbrace{110}_2 \underbrace{010}_2$$

3. Перевод шестнадцатеричного числа

$$93C_{16} = 9 * 16^2 + 3 * 16^1 + 12 * 16^0 = 2364_{10}$$

$$93C_{16} = \underbrace{1001}_2 \underbrace{0011}_2 \underbrace{1100}_2$$

4. Перевод десятичного числа

$43_{10} = 101011_2$	$165_{10} = 254_8$	$650_{10} = 28A_{16}$
----------------------	--------------------	-----------------------

$\begin{array}{r} 43 \overline{) 2} \\ 42 \overline{) 21} \quad 2 \\ 1 \overline{) 20} \quad 10 \quad 2 \\ \quad 1 \overline{) 10} \quad 5 \quad 2 \\ \quad \quad 0 \overline{) 4} \quad 2 \quad 2 \\ \quad \quad \quad 1 \overline{) 2} \quad 2 \\ \quad \quad \quad \quad 0 \quad 1 \end{array}$	$\begin{array}{r} 165 \overline{) 8} \\ 160 \overline{) 20} \quad 8 \\ \quad 5 \overline{) 16} \quad 2 \\ \quad \quad 4 \end{array}$	$\begin{array}{r} 650 \overline{) 16} \\ 640 \overline{) 40} \quad 16 \\ \quad 10 \overline{) 32} \quad 2 \\ \quad \quad A \quad 8 \end{array}$
--	--	---

Задание на практическую работу

1. Выполнить перевод чисел в различные системы счисления

№ варианта	Задание 1	Задание 2	Задание 3	Задание 4
1	$110011010_2 \rightarrow 10, 8, 16$	$516_8 \rightarrow 10, 2$	$3A9_{16} \rightarrow 10, 2$	$346_{10} \rightarrow 2, 8, 16$
2	$101110111_2 \rightarrow 10, 8, 16$	$421_8 \rightarrow 10, 2$	$2B8_{16} \rightarrow 10, 2$	$372_{10} \rightarrow 2, 8, 16$
3	$110101111_2 \rightarrow 10, 8, 16$	$134_8 \rightarrow 10, 2$	$3C0_{16} \rightarrow 10, 2$	$209_{10} \rightarrow 2, 8, 16$
4	$111110100_2 \rightarrow 10, 8, 16$	$126_8 \rightarrow 10, 2$	$4A2_{16} \rightarrow 10, 2$	$221_{10} \rightarrow 2, 8, 16$
5	$10010111_2 \rightarrow 10, 8, 16$	$216_8 \rightarrow 10, 2$	$2AE_{16} \rightarrow 10, 2$	$683_{10} \rightarrow 2, 8, 16$
6	$101011001_2 \rightarrow 10, 8, 16$	$713_8 \rightarrow 10, 2$	$B6A_{16} \rightarrow 10, 2$	$286_{10} \rightarrow 2, 8, 16$
7	$100011010_2 \rightarrow 10, 8, 16$	$231_8 \rightarrow 10, 2$	$A36_{16} \rightarrow 10, 2$	$483_{10} \rightarrow 2, 8, 16$
8	$110010011_2 \rightarrow 10, 8, 16$	$214_8 \rightarrow 10, 2$	$B40_{16} \rightarrow 10, 2$	$500_{10} \rightarrow 2, 8, 16$
9	$111011010_2 \rightarrow 10, 8, 16$	$217_8 \rightarrow 10, 2$	$AC0_{16} \rightarrow 10, 2$	$432_{10} \rightarrow 2, 8, 16$
10	$110011010_2 \rightarrow 10, 8, 16$	$230_8 \rightarrow 10, 2$	$B30_{16} \rightarrow 10, 2$	$501_{10} \rightarrow 2, 8, 16$
11	$101110011_2 \rightarrow 10, 8, 16$	$240_8 \rightarrow 10, 2$	$F80_{16} \rightarrow 10, 2$	$285_{10} \rightarrow 2, 8, 16$
12	$101011000_2 \rightarrow 10, 8, 16$	$243_8 \rightarrow 10, 2$	$1A3_{16} \rightarrow 10, 2$	$307_{10} \rightarrow 2, 8, 16$
13	$101000011_2 \rightarrow 10, 8, 16$	$256_8 \rightarrow 10, 2$	$1B6_{16} \rightarrow 10, 2$	$410_{10} \rightarrow 2, 8, 16$
14	$101011010_2 \rightarrow 10, 8, 16$	$250_8 \rightarrow 10, 2$	$2C8_{16} \rightarrow 10, 2$	$423_{10} \rightarrow 2, 8, 16$
15	$100011010_2 \rightarrow 10, 8, 16$	$324_8 \rightarrow 10, 2$	$10F_{16} \rightarrow 10, 2$	$461_{10} \rightarrow 2, 8, 16$
16	$100111001_2 \rightarrow 10, 8, 16$	$217_8 \rightarrow 10, 2$	$12E_{16} \rightarrow 10, 2$	$362_{10} \rightarrow 2, 8, 16$
17	$11110001_2 \rightarrow 10, 8, 16$	$167_8 \rightarrow 10, 2$	$24C_{16} \rightarrow 10, 2$	$370_{10} \rightarrow 2, 8, 16$
18	$100011110_2 \rightarrow 10, 8, 16$	$176_8 \rightarrow 10, 2$	$10F_{16} \rightarrow 10, 2$	$381_{10} \rightarrow 2, 8, 16$
19	$100001011_2 \rightarrow 10, 8, 16$	$102_8 \rightarrow 10, 2$	$71A_{16} \rightarrow 10, 2$	$295_{10} \rightarrow 2, 8, 16$
20	$101111110_2 \rightarrow 10, 8, 16$	$103_8 \rightarrow 10, 2$	$1A0_{16} \rightarrow 10, 2$	$305_{10} \rightarrow 2, 8, 16$
21	$111010011_2 \rightarrow 10, 8, 16$	$160_8 \rightarrow 10, 2$	$1AB_{16} \rightarrow 10, 2$	$310_{10} \rightarrow 2, 8, 16$
22	$110000100_2 \rightarrow 10, 8, 16$	$170_8 \rightarrow 10, 2$	$2AC_{16} \rightarrow 10, 2$	$368_{10} \rightarrow 2, 8, 16$
23	$101100111_2 \rightarrow 10, 8, 16$	$127_8 \rightarrow 10, 2$	$1AF_{16} \rightarrow 10, 2$	$460_{10} \rightarrow 2, 8, 16$

24	$100111100_2 \rightarrow 10, 8, 16$	$213_8 \rightarrow 10,2$	$29C_{16} \rightarrow 10,2$	$471_{10} \rightarrow 2, 8, 16$
25	$110100111_2 \rightarrow 10, 8, 16$	$147_8 \rightarrow 10,2$	$30A_{16} \rightarrow 10,2$	$360_{10} \rightarrow 2, 8, 16$

Практическая работа № 2

Тема: Арифметические действия в двоичной системе счисления.

Цель работы: Научиться выполнять арифметические операции в двоичной системе счисления.

Формируемые компетенции:

ПК 1.1. Принимать схемотехнические решения в процессе эксплуатации специализированных изделий и систем телекоммуникаций и информационных технологий, их устройств.

ПК 2.1. Разрабатывать несложные проекты и схемы, обеспечивая их соответствие техническим заданиям, действующим стандартам и нормативным документам.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности.

Критерии оценки выполнения практической работы.

«Отлично» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок.

«Хорошо» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок, но допустил 2-3 недочета.

«Удовлетворительно» – обучающийся выполнил работу не полностью, но объем выполненной части таков, что позволяет получить правильные результаты и выводы; в ходе проведения работы допустил 3-4 ошибки.

«Неудовлетворительно» – обучающийся выполнил работу не полностью и объем выполненной части работы не позволяет сделать правильных выводов.

Теоретические сведения

Сложение в двоичной системе счисления выполняется аналогично десятичной системе счисления, но единица переноса в старший разряд формируется в том случае, если сумма разрядов слагаемых больше или равна двум. Вычитание в двоичной системе счисления заменяется алгебраическим сложением отрицательного и положительного числа. В этом случае для обозначения знака числа вводится дополнительный старший разряд и в нём записывается ноль, если число положительное или единица, если число отрицательное. Вычитание в двоичной системе счисления выполняется двумя способами – с использованием обратного или дополнительного кода.

Чтобы выполнить вычитание с использованием обратного кода необходимо:

- вычитаемое перевести в обратный код (цифры всех разрядов, кроме знакового, инвертировать);
- сложить вычитаемое в обратном коде с уменьшаемым (складывать все разряды),
- если возникает единица переноса из знакового разряда, то она прибавляется к младшему разряду суммы,
- если в результате получим отрицательное число, то оно представлено в обратном коде и его необходимо перевести в прямой код.

Чтобы выполнить вычитание с использованием дополнительного кода, необходимо:

- вычитаемое перевести дополнительный код (цифры всех разрядов, кроме знакового, инвертировать и к младшему разряду добавить единицу);
- сложить вычитаемое в дополнительном коде с уменьшаемым (складывать все разряды),
- если возникает единица переноса из знакового разряда, то она отбрасывается,
- если в результате получим отрицательное число, то оно представлено в обратном коде и его необходимо перевести в прямой код (вычесть единицу и цифры всех разрядов, кроме знакового, инвертировать).

Пример выполнения практической работы

1. Выполнение вычитания с использованием обратного кода		2. Выполнение вычитания с использованием дополнительного кода	
98-83	83-98	98-83	83-98
$A = 98$ $B = -83$ $A = 01100010$ $B = \underline{11010011}$ $B_{обр} = \underline{10101100}$ $\begin{array}{r} 111 \\ B_{обр} = \underline{10101100} \\ + A = \underline{01100010} \\ \hline = \underline{00001110} \\ + 1 \\ \hline \Sigma_2 = \underline{00001111} \\ \Sigma_{10} = +15 \end{array}$	$A = 83$ $B = -98$ $A = 01010011$ $B = \underline{11100010}$ $B_{обр} = \underline{10011101}$ $\begin{array}{r} 11111 \\ B_{обр} = \underline{10011101} \\ + A = \underline{01010011} \\ \hline \Sigma_{обр} = \underline{11110000} \\ \Sigma_2 = \underline{10001111} \\ \Sigma_{10} = -15 \end{array}$	$A = 98$ $B = -83$ $A = 01100010$ $B = \underline{11010011}$ $B_{доб} = \underline{10101100}$ $\begin{array}{r} 1 \\ + B_{доб} = \underline{10101100} \\ \hline B_{доб} = \underline{10101101} \\ 111 \\ + B_{доб} = \underline{10101101} \\ + A = \underline{01100010} \\ \hline \Sigma_2 = \underline{00001111} \\ \Sigma_{10} = +15 \end{array}$	$A = 83$ $B = -98$ $A = 01010011$ $B = \underline{11100010}$ $B_{доб} = \underline{10011101}$ $\begin{array}{r} 1 \\ + B_{доб} = \underline{10011101} \\ \hline B_{доб} = \underline{10011110} \\ 1111 \\ + B_{доб} = \underline{10011110} \\ + A = \underline{01010011} \\ \hline \Sigma_{доб} = \underline{11110000} \\ 1 \\ = \underline{11110000} \\ \Sigma_2 = \underline{10001111} \\ \Sigma_{10} = -15 \end{array}$

Задание на практическую работу

Выполнить вычитание с использованием обратного и дополнительного кода:

№ варианта	Задание 1	Задание 2
1	73-64	64-73
2	76-54	54-76
3	83-22	22-83
4	67-45	45-67
5	98-86	86-98
6	70-52	52-70
7	47-20	20-47
8	61-30	30-61
9	63-53	53-63
10	61-20	20-61
11	62-40	40-62
12	72-43	43-72
13	59-49	49-59
14	51-48	48-51
15	71-32	32-71
16	75-60	60-75

Феоктистова Валентина Николаевна

17	74-50	50-74
18	73-53	53-73
19	67-10	10-67
20	66-15	15-66
21	60-43	43-60
22	62-49	49-62
23	64-42	42-64
24	58-20	20-58
25	49-13	13-49

Практическая работа № 3

Тема: Минимизация логических функций методом Квайна.

Цель работы: Научиться получать МДНФ и МКНФ функции, заданной таблицей.

Формируемые компетенции:

ПК 1.1. Принимать схемотехнические решения в процессе эксплуатации специализированных изделий и систем телекоммуникаций и информационных технологий, их устройств.

ПК 2.1. Разрабатывать несложные проекты и схемы, обеспечивая их соответствие техническим заданиям, действующим стандартам и нормативным документам.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности.

Критерии оценки выполнения практической работы.

«Отлично» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок.

«Хорошо» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок, но допустил 2-3 недочета.

«Удовлетворительно» – обучающийся выполнил работу не полностью, но объем выполненной части таков, что позволяет получить правильные результаты и выводы; в ходе проведения работы допустил 3-4 ошибки.

«Неудовлетворительно» – обучающийся выполнил работу не полностью и объем выполненной части работы не позволяет сделать правильных выводов.

Теоретические сведения

Существует две канонические формы представления логических функций: дизъюнктивная нормальная форма (ДНФ), конъюнктивная нормальная форма (КНФ).

Дизъюнктивная нормальная форма (ДНФ) – это форма представления логической функции в виде дизъюнкции ряда членов, каждый из которых представляет собой простую конъюнкцию аргументов или инверсий аргументов. Совершенная ДНФ (СДНФ) – это ДНФ, в каждом члене которой присутствуют все аргументы.

Чтобы получить СДНФ функции заданной таблицы необходимо записать столько дизъюнктивных членов, сколько единиц содержит функция в таблице. Для каждой единицы записать простую конъюнкцию аргументов, или инверсии аргументов, если их значения равны нулю.

Конъюнктивная нормальная форма (КНФ) – это форма представления логических функций в виде конъюнкции ряда членов, каждый из которых представляет собой простую дизъюнкцию аргументов или инверсий аргументов. Совершенная КНФ (СКНФ) – это КНФ, в каждом члене которой присутствуют все аргументы.

Чтобы получить СКНФ функции заданной таблицы необходимо записать столько конъюнктивных членов, сколько нулей содержит функция в таблице. Для каждого нуля записать простую дизъюнкцию аргументов или инверсий аргументов, если их значения равны единице.

Рассмотрим минимизацию логической функции, заданной таблицей, методом Квайна.

X_1	0	0	0	0	1	1	1	1
X_2	0	0	1	1	0	0	1	1
X_3	0	1	0	1	0	1	0	1
f	1	0	0	0	1	0	1	1

1) Записать СДНФ функции, заданной таблицей.

$$\text{СДНФ } f(x_1, x_2, x_3) = \overline{x_1} \overline{x_2} \overline{x_3} \vee \overline{x_1} \overline{x_2} x_3 \vee x_1 \overline{x_2} \overline{x_3} \vee x_1 x_2 \overline{x_3}$$

2). Выполнить операцию склеивания между членами, отличающимися в одном аргументе. Результатами склеивания будут одинаковые аргументы.

$$1-2 \overline{x_2} \overline{x_3}$$

$$2-3 \overline{x_1} x_3$$

$$3-4 x_1 x_2$$

3). Результаты склеивания добавить в качестве дополнительных членов к исходной СДНФ и выполнить операцию поглощения. Результаты склеивания поглощают те члены, из которых они получились.

$$\text{СДНФ } f(x_1, x_2, x_3) = \overline{x_1} \overline{x_2} \overline{x_3} \vee \overline{x_1} x_2 \overline{x_3} \vee \overline{x_1} x_2 x_3 \vee \overline{x_1} x_2 x_3 \vee \overline{x_2} \overline{x_3} \vee \overline{x_1} x_3 \vee x_1 x_2$$

В результате получаем сокращенную форму, члены которой называются простыми импликантами.

4). Построить импликантную матрицу.

Простые импликанты	Члены СДНФ			
	$\overline{x_1} \overline{x_2} \overline{x_3}$	$\overline{x_1} x_2 \overline{x_3}$	$\overline{x_1} x_2 x_3$	$x_1 x_2 x_3$
$\overline{x_2} \overline{x_3}$	*	*		
$\overline{x_1} x_3$		*	*	
$x_1 x_2$			*	*

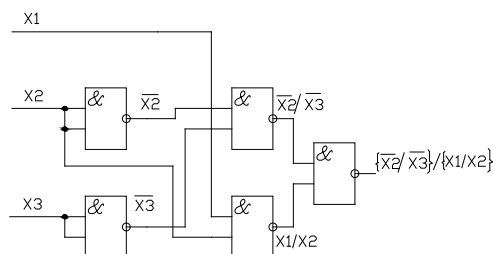
е). В минимальную форму включить минимальное количество простых импликант, обеспечивающих поглощение всех членов СДНФ

$$\text{МДНФ } f(x_1, x_2, x_3) = \overline{x_2} \overline{x_3} \vee x_1 x_2$$

5). Выразить логическую функцию через операцию «И-НЕ», используя правило де Моргана.

$$\text{МДНФ } f(x_1, x_2, x_3) = \overline{\overline{x_2} \overline{x_3}} \vee \overline{\overline{x_1} x_2} = (\overline{x_2} / \overline{x_3}) / (x_1 / x_2)$$

б). Построить схему в базисе «И-НЕ»



Для построения схемы используется микросхема К155ЛА3, содержащая 4 двухвходовых элемента «И-НЕ».

Задание на практическую работу

Получить МДНФ и МКНФ для заданной таблицы

Вариант 1								
x_1	0	0	0	0	1	1	1	1
x_2	0	0	1	1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
f	0	1	0	1	0	0	1	1
Вариант 2								
x_1	0	0	0	0	1	1	1	1
x_2	0	0	1	1	0	0	1	1
x_3		1	0	1	0		0	1
f	0	1	0	0	1	1	0	1
Вариант 3								
x_1	0	0	0	0	1		1	1
x_2	0	0	1	1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
f	0		1	1	1	0	0	0
Вариант 4								
x_1	0	0	0	0	1	1	1	1
x_2	0	0		1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
f	1	0	0	1	1	1	0	0
Вариант 5								
x_1	0		0	0	1	1	1	1
x_2	0	0		1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
f	1	0	0	0	1	0	1	1
Вариант 6								
x_1	0	0	0	0	1	1	1	1
x_2	0	0	1		0	0	1	1
x_3	0	1	0		0	1	0	1
f	1	1	0	1	0	0	1	0
Вариант 7								
x_1		0	0	0		1	1	1
x_2	0	0	1	1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
f	1	0	1	1	0	1	0	0
Вариант 8								
x_1	0	0	0	0	1	1	1	1
x_2	0	0	1	1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
f	1		0	0	0	0	1	1
Вариант 9								
x_1	0	0	0	0	1	1	1	1
x_2	0	0	1	1	0		1	1
x_3	0	1	0	1	0	1	0	1
f	1	1	0	0	1	0	0	1
Вариант 10								
x_1	0	0	0	0	1	1	1	1
x_2	0	0	1	1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
f	1		1	0	0	0	1	1
Вариант 11								
x_1	0	0	0	0	1	1	1	1
x_2	0	0	1	1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
f	0	0	1	0	1	0	1	1
Вариант 12								
x_1	0	0	0	0	1	1		1
x_2	0	0	1	1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
f	1	0	1	1	0	0	0	1
Вариант 13								
x_1	0	0	0	0	1	1	1	1
x_2	0	0	1	1	0	0	1	1
x_3	0		0	1	0	1	0	1
f	1	0	1	0	1	0	0	1
Вариант 14								
x_1	0	0	0	0	1	1	1	1
x_2	0	0	1	1	0	0	1	1
x_3	0	1	0		0	1	0	1
f	0	0	1	1	0	0	0	1

Вариант 15									Вариант 16								
x ₁	0	0	0	0	1	1	1	1	x ₁	0	0	0	0	1	1	1	1
x ₂	0	0	1	1	0	0	1	1	x ₂	0	0		1	0	0	1	1
x ₃	0	1	0		0	1	0	1	x ₃	0	1	0		0	1	0	1
f	0	1	0	1	1	1	0	0	f	0	1	0	0	1	1	1	0

Вариант 17									Вариант 18								
x ₁	0	0	0	0	1	1	1	1	x ₁	0	0	0	0	1	1	1	1
x ₂	0	0	1	1		0	1	1	x ₂	0	0	1		0	0	1	1
x ₃	0	1	0	1	0	1	0		x ₃	0	1	0	1	0	1	0	1
f	0	1	0	0	1	1	1	0	f	1	1	0	0	0	1	0	1

Вариант 19									Вариант 20								
x ₁	0	0	0	0	1	1	1	1	x ₁	0	0	0	0	1	1		1
x ₂	0	0	1	1	0	0	1	1	x ₂	0	0	1	1	0	0	1	1
x ₃	0	1	0	1	0	1		1	x ₃	0	1	0		0	1	0	1
f	1	1	0	0	0	0	1	1	f	0	1	0	1	1	0	0	1

Вариант 21									Вариант 22								
x ₁	0	0			1	1	1	1	x ₁	0	0	0	0	1	1	1	1
x ₂	0	0	1	1	0	0	1	1	x ₂	0	0	1	1	0	0	1	1
x ₃	0	1	0	1	0	1	0	1	x ₃	0	1	0	1	0	1	0	1
f	0	1	0	0	1	1	0	1	f	0	0	1	0	0	1	1	1

Вариант 23									Вариант 24								
x ₁	0	0	0	0	1	1	1	1	x ₁	0	0	0	0	1	1	1	1
x ₂	0	0	1	1	0	0	1	1	x ₂	0	0	1	1	0	0	1	1
x ₃	0	1	0	1	0	1	0	1	x ₃	0	1	0	1	0	1	0	1
f	0	1	1	1	1	0	0	0	f	1	1	0	0	1	0	1	0

Вариант 25									Вариант 26								
x ₁	0	0	0	0	1	1	1	1	x ₁	0	0	0	0	1	1	1	1
x ₂	0	0	1	1	0	0	1	1	x ₂	0	0	1	1	0	0	1	1
x ₃	0	1	0	1	0	1		1	x ₃	0	1	0	1	0	1	0	
f	1	1	0	0	0	0	1	1	f	1	1	1	0	1	0	0	0

Практическая работа № 4

Тема: Минимизация логических функций методом карт Карно (диаграмм Вейча).

Феоктистова Валентина Николаевна

Цель работы: Научиться получать МДНФ и МКНФ функции.

Формируемые компетенции:

ПК 1.1. Принимать схемотехнические решения в процессе эксплуатации специализированных изделий и систем телекоммуникаций и информационных технологий, их устройств.

ПК 2.1. Разрабатывать несложные проекты и схемы, обеспечивая их соответствие техническим заданиям, действующим стандартам и нормативным документам.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности.

Критерии оценки выполнения практической работы.

«Отлично» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок.

«Хорошо» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок, но допустил 2-3 недочета.

«Удовлетворительно» – обучающийся выполнил работу не полностью, но объем выполненной части таков, что позволяет получить правильные результаты и выводы; в ходе проведения работы допустил 3-4 ошибки.

«Неудовлетворительно» – обучающийся выполнил работу не полностью и объем выполненной части работы не позволяет сделать правильных выводов.

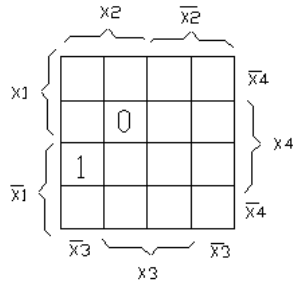
Теоретические сведения

Карта Вейча – это определенным образом заполненная таблица истинности логической функции. Фигурные скобки показывают области

Феоктистова Валентина Николаевна

карты, где аргументы X_1, X_2, X_3, X_4 равны «1» или «0», т.е. $X_1, X_2, X_3, X_4 = 1, \bar{X}_1, \bar{X}_2, \bar{X}_3, \bar{X}_4 = 0$. В клетки карты Вейча записываются значения функции.

Например, $X_1 = 0, X_2 = 1, X_3 = 0, X_4 = 1, f = 1; X_1 = 1, X_2 = 1, X_3 = 1, X_4 = 1, f = 0$.



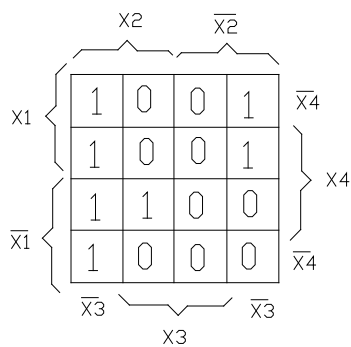
Значения функции представлены на рисунке.

Пусть функция задана с помощью таблицы.

x_1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
x_2	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
x_3	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
x_4	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
f	0	0	0	0	1	1	0	1	1	1	0	0	1	1	0	0

Минимизация логических функций методом карт Вейча осуществляется в 3 этапа.

1). Заполнить карту Вейча в соответствии с заданной функцией. Значения функции равные нулю и единице в карте Вейча расположились так, как показано на рисунке



2). Единицы карты Вейча объединить в области вдоль строк и вдоль столбцов, так чтобы в область входило 2^n клеток, при этом стремятся чтобы количество областей было минимальным, а количество клеток, входящих в область было максимальным. Допускается пересечение областей, и клетки, находящиеся на краях карты Вейча, можно объединять в области, сворачивая карту в цилиндр.

3) Для каждой области записать выражение в МДНФ, в которое входят аргументы, не меняющие внутри области свое значение с инверсного на не инверсное.

<p>МДНФ $f(x_1, x_2, x_3, x_4) = x_2 \bar{x}_3 \vee \bar{x}_1 x_2 x_4 \vee x_1 \bar{x}_3$</p>	<p>МКНФ $f(x_1, x_2, x_3, x_4) = (\bar{x}_1 \vee \bar{x}_3)(x_1 \vee x_2)(\bar{x}_3 \vee x_4)$</p>

Чтобы получить МКНФ необходимо по такому же правилу в области объединить нули функции, но при записи аргументов в МКНФ их дополнительно инвертировать

Задание на практическую работу

1. В карте Вейча для 4 аргументов записать значения функции
2. Получить МДНФ и МКНФ для заданной таблицы

Вариант 1		Вариант 2																															
<table border="1"> <tr><td>x_1</td><td>1</td><td>1</td></tr> <tr><td>x_2</td><td>1</td><td>1</td></tr> <tr><td>x_3</td><td>0</td><td>1</td></tr> <tr><td>x_4</td><td>0</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	1	1	x_2	1	1	x_3	0	1	x_4	0	0	f	0	1	$\begin{matrix} & \overbrace{x_2} & \overbrace{\bar{x}_2} & & \\ & \left. \begin{matrix} 1 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 1 & 0 \end{matrix} \right\} & \overbrace{x_4} & \\ & \underbrace{}_{\bar{x}_3} & \underbrace{}_{x_3} & \underbrace{}_{\bar{x}_3} & \end{matrix}$	<table border="1"> <tr><td>x_1</td><td>1</td><td>0</td></tr> <tr><td>x_2</td><td>1</td><td>0</td></tr> <tr><td>x_3</td><td>1</td><td>1</td></tr> <tr><td>x_4</td><td>1</td><td>1</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	1	0	x_2	1	0	x_3	1	1	x_4	1	1	f	0	1	$\begin{matrix} & \overbrace{x_2} & \overbrace{\bar{x}_2} & & \\ & \left. \begin{matrix} 0 & 1 & 1 & 0 \\ 1 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \end{matrix} \right\} & \overbrace{x_4} & \\ & \underbrace{}_{\bar{x}_3} & \underbrace{}_{x_3} & \underbrace{}_{\bar{x}_3} & \end{matrix}$
x_1	1	1																															
x_2	1	1																															
x_3	0	1																															
x_4	0	0																															
f	0	1																															
x_1	1	0																															
x_2	1	0																															
x_3	1	1																															
x_4	1	1																															
f	0	1																															
Вариант 3		Вариант 4																															
<table border="1"> <tr><td>x_1</td><td>0</td><td>1</td></tr> <tr><td>x_2</td><td>1</td><td>1</td></tr> <tr><td>x_3</td><td>1</td><td>1</td></tr> <tr><td>x_4</td><td>1</td><td>1</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	0	1	x_2	1	1	x_3	1	1	x_4	1	1	f	0	1	$\begin{matrix} & \overbrace{x_2} & \overbrace{\bar{x}_2} & & \\ & \left. \begin{matrix} 1 & 1 & 1 & 0 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \end{matrix} \right\} & \overbrace{x_4} & \\ & \underbrace{}_{\bar{x}_3} & \underbrace{}_{x_3} & \underbrace{}_{\bar{x}_3} & \end{matrix}$	<table border="1"> <tr><td>x_1</td><td>0</td><td>0</td></tr> <tr><td>x_2</td><td>0</td><td>1</td></tr> <tr><td>x_3</td><td>1</td><td>1</td></tr> <tr><td>x_4</td><td>1</td><td>1</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	0	0	x_2	0	1	x_3	1	1	x_4	1	1	f	0	1	$\begin{matrix} & \overbrace{x_2} & \overbrace{\bar{x}_2} & & \\ & \left. \begin{matrix} 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 1 \\ 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 \end{matrix} \right\} & \overbrace{x_4} & \\ & \underbrace{}_{\bar{x}_3} & \underbrace{}_{x_3} & \underbrace{}_{\bar{x}_3} & \end{matrix}$
x_1	0	1																															
x_2	1	1																															
x_3	1	1																															
x_4	1	1																															
f	0	1																															
x_1	0	0																															
x_2	0	1																															
x_3	1	1																															
x_4	1	1																															
f	0	1																															
Вариант 5		Вариант 6																															
<table border="1"> <tr><td>x_1</td><td>1</td><td>0</td></tr> <tr><td>x_2</td><td>1</td><td>0</td></tr> <tr><td>x_3</td><td>1</td><td>0</td></tr> <tr><td>x_4</td><td>0</td><td>1</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	1	0	x_2	1	0	x_3	1	0	x_4	0	1	f	0	1	$\begin{matrix} & \overbrace{x_2} & \overbrace{\bar{x}_2} & & \\ & \left. \begin{matrix} 1 & 1 & 1 & 0 \\ 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 1 \end{matrix} \right\} & \overbrace{x_4} & \\ & \underbrace{}_{\bar{x}_3} & \underbrace{}_{x_3} & \underbrace{}_{\bar{x}_3} & \end{matrix}$	<table border="1"> <tr><td>x_1</td><td>1</td><td>0</td></tr> <tr><td>x_2</td><td>0</td><td>1</td></tr> <tr><td>x_3</td><td>1</td><td>0</td></tr> <tr><td>x_4</td><td>1</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	1	0	x_2	0	1	x_3	1	0	x_4	1	0	f	0	1	$\begin{matrix} & \overbrace{x_2} & \overbrace{\bar{x}_2} & & \\ & \left. \begin{matrix} 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 \\ 1 & 0 & 1 & 1 \end{matrix} \right\} & \overbrace{x_4} & \\ & \underbrace{}_{\bar{x}_3} & \underbrace{}_{x_3} & \underbrace{}_{\bar{x}_3} & \end{matrix}$
x_1	1	0																															
x_2	1	0																															
x_3	1	0																															
x_4	0	1																															
f	0	1																															
x_1	1	0																															
x_2	0	1																															
x_3	1	0																															
x_4	1	0																															
f	0	1																															
Вариант 7		Вариант 8																															
<table border="1"> <tr><td>x_1</td><td>0</td><td>1</td></tr> <tr><td>x_2</td><td>1</td><td>0</td></tr> <tr><td>x_3</td><td>1</td><td>1</td></tr> <tr><td>x_4</td><td>0</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	0	1	x_2	1	0	x_3	1	1	x_4	0	0	f	0	1	$\begin{matrix} & \overbrace{x_2} & \overbrace{\bar{x}_2} & & \\ & \left. \begin{matrix} 1 & 1 & 1 & 0 \\ 1 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 \\ 1 & 1 & 0 & 1 \end{matrix} \right\} & \overbrace{x_4} & \\ & \underbrace{}_{\bar{x}_3} & \underbrace{}_{x_3} & \underbrace{}_{\bar{x}_3} & \end{matrix}$	<table border="1"> <tr><td>x_1</td><td>1</td><td>0</td></tr> <tr><td>x_2</td><td>1</td><td>1</td></tr> <tr><td>x_3</td><td>1</td><td>1</td></tr> <tr><td>x_4</td><td>1</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	1	0	x_2	1	1	x_3	1	1	x_4	1	0	f	0	1	$\begin{matrix} & \overbrace{x_2} & \overbrace{\bar{x}_2} & & \\ & \left. \begin{matrix} 1 & 0 & 1 & 1 \\ 0 & 1 & 1 & 1 \\ 0 & 0 & 1 & 1 \\ 0 & 0 & 1 & 1 \end{matrix} \right\} & \overbrace{x_4} & \\ & \underbrace{}_{\bar{x}_3} & \underbrace{}_{x_3} & \underbrace{}_{\bar{x}_3} & \end{matrix}$
x_1	0	1																															
x_2	1	0																															
x_3	1	1																															
x_4	0	0																															
f	0	1																															
x_1	1	0																															
x_2	1	1																															
x_3	1	1																															
x_4	1	0																															
f	0	1																															

Вариант 9		Вариант 10																															
<table border="1"> <tr><td>x_1</td><td>0</td><td>1</td></tr> <tr><td>x_2</td><td>1</td><td>1</td></tr> <tr><td>x_3</td><td>1</td><td>1</td></tr> <tr><td>x_4</td><td>1</td><td>1</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	0	1	x_2	1	1	x_3	1	1	x_4	1	1	f	0	1	$ \begin{array}{c} \overbrace{x_2} \quad \overbrace{\bar{x}_2} \\ \left. \begin{array}{c} x_1 \left\{ \begin{array}{c} 0 \ 0 \ 0 \ 0 \\ 1 \ 1 \ 1 \ 0 \\ 1 \ 1 \ 1 \ 0 \\ 0 \ 1 \ 0 \ 0 \end{array} \right\} \\ \bar{x}_1 \left\{ \begin{array}{c} \\ \\ \\ \end{array} \right\} \\ \underbrace{\quad} \quad \underbrace{\quad} \quad \underbrace{\quad} \\ \bar{x}_3 \quad \bar{x}_3 \quad \bar{x}_3 \end{array} \right. \end{array} $	<table border="1"> <tr><td>x_1</td><td>1</td><td>1</td></tr> <tr><td>x_2</td><td>1</td><td>1</td></tr> <tr><td>x_3</td><td>0</td><td>1</td></tr> <tr><td>x_4</td><td>0</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	1	1	x_2	1	1	x_3	0	1	x_4	0	0	f	0	1	$ \begin{array}{c} \overbrace{x_2} \quad \overbrace{\bar{x}_2} \\ \left. \begin{array}{c} x_1 \left\{ \begin{array}{c} 0 \ 1 \ 0 \ 1 \\ 0 \ 0 \ 0 \ 0 \\ 0 \ 1 \ 1 \ 0 \\ 0 \ 1 \ 1 \ 0 \end{array} \right\} \\ \bar{x}_1 \left\{ \begin{array}{c} \\ \\ \\ \end{array} \right\} \\ \underbrace{\quad} \quad \underbrace{\quad} \quad \underbrace{\quad} \\ \bar{x}_3 \quad \bar{x}_3 \quad \bar{x}_3 \end{array} \right. \end{array} $
x_1	0	1																															
x_2	1	1																															
x_3	1	1																															
x_4	1	1																															
f	0	1																															
x_1	1	1																															
x_2	1	1																															
x_3	0	1																															
x_4	0	0																															
f	0	1																															
Вариант 11		Вариант 12																															
<table border="1"> <tr><td>x_1</td><td>0</td><td>1</td></tr> <tr><td>x_2</td><td>1</td><td>1</td></tr> <tr><td>x_3</td><td>0</td><td>0</td></tr> <tr><td>x_4</td><td>0</td><td>1</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	0	1	x_2	1	1	x_3	0	0	x_4	0	1	f	0	1	$ \begin{array}{c} \overbrace{x_2} \quad \overbrace{\bar{x}_2} \\ \left. \begin{array}{c} x_1 \left\{ \begin{array}{c} 1 \ 0 \ 0 \ 1 \\ 1 \ 1 \ 0 \ 1 \\ 1 \ 0 \ 1 \ 1 \\ 1 \ 0 \ 1 \ 1 \end{array} \right\} \\ \bar{x}_1 \left\{ \begin{array}{c} \\ \\ \\ \end{array} \right\} \\ \underbrace{\quad} \quad \underbrace{\quad} \quad \underbrace{\quad} \\ \bar{x}_3 \quad \bar{x}_3 \quad \bar{x}_3 \end{array} \right. \end{array} $	<table border="1"> <tr><td>x_1</td><td>1</td><td>0</td></tr> <tr><td>x_2</td><td>1</td><td>0</td></tr> <tr><td>x_3</td><td>0</td><td>1</td></tr> <tr><td>x_4</td><td>0</td><td>1</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	1	0	x_2	1	0	x_3	0	1	x_4	0	1	f	0	1	$ \begin{array}{c} \overbrace{x_2} \quad \overbrace{\bar{x}_2} \\ \left. \begin{array}{c} x_1 \left\{ \begin{array}{c} 1 \ 1 \ 1 \ 1 \\ 0 \ 1 \ 1 \ 0 \\ 1 \ 0 \ 0 \ 0 \\ 0 \ 0 \ 1 \ 0 \end{array} \right\} \\ \bar{x}_1 \left\{ \begin{array}{c} \\ \\ \\ \end{array} \right\} \\ \underbrace{\quad} \quad \underbrace{\quad} \quad \underbrace{\quad} \\ \bar{x}_3 \quad \bar{x}_3 \quad \bar{x}_3 \end{array} \right. \end{array} $
x_1	0	1																															
x_2	1	1																															
x_3	0	0																															
x_4	0	1																															
f	0	1																															
x_1	1	0																															
x_2	1	0																															
x_3	0	1																															
x_4	0	1																															
f	0	1																															
Вариант 13		Вариант 14																															
<table border="1"> <tr><td>x_1</td><td>1</td><td>0</td></tr> <tr><td>x_2</td><td>0</td><td>0</td></tr> <tr><td>x_3</td><td>1</td><td>0</td></tr> <tr><td>x_4</td><td>1</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	1	0	x_2	0	0	x_3	1	0	x_4	1	0	f	0	1	$ \begin{array}{c} \overbrace{x_2} \quad \overbrace{\bar{x}_2} \\ \left. \begin{array}{c} x_1 \left\{ \begin{array}{c} 1 \ 0 \ 1 \ 1 \\ 0 \ 0 \ 1 \ 1 \\ 1 \ 0 \ 0 \ 1 \\ 0 \ 0 \ 1 \ 1 \end{array} \right\} \\ \bar{x}_1 \left\{ \begin{array}{c} \\ \\ \\ \end{array} \right\} \\ \underbrace{\quad} \quad \underbrace{\quad} \quad \underbrace{\quad} \\ \bar{x}_3 \quad \bar{x}_3 \quad \bar{x}_3 \end{array} \right. \end{array} $	<table border="1"> <tr><td>x_1</td><td>0</td><td>1</td></tr> <tr><td>x_2</td><td>1</td><td>1</td></tr> <tr><td>x_3</td><td>0</td><td>0</td></tr> <tr><td>x_4</td><td>1</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	0	1	x_2	1	1	x_3	0	0	x_4	1	0	f	0	1	$ \begin{array}{c} \overbrace{x_2} \quad \overbrace{\bar{x}_2} \\ \left. \begin{array}{c} x_1 \left\{ \begin{array}{c} 1 \ 1 \ 1 \ 1 \\ 0 \ 1 \ 0 \ 0 \\ 1 \ 0 \ 1 \ 0 \\ 1 \ 1 \ 1 \ 0 \end{array} \right\} \\ \bar{x}_1 \left\{ \begin{array}{c} \\ \\ \\ \end{array} \right\} \\ \underbrace{\quad} \quad \underbrace{\quad} \quad \underbrace{\quad} \\ \bar{x}_3 \quad \bar{x}_3 \quad \bar{x}_3 \end{array} \right. \end{array} $
x_1	1	0																															
x_2	0	0																															
x_3	1	0																															
x_4	1	0																															
f	0	1																															
x_1	0	1																															
x_2	1	1																															
x_3	0	0																															
x_4	1	0																															
f	0	1																															
Вариант 15		Вариант 16																															
<table border="1"> <tr><td>x_1</td><td>0</td><td>1</td></tr> <tr><td>x_2</td><td>1</td><td>1</td></tr> <tr><td>x_3</td><td>0</td><td>0</td></tr> <tr><td>x_4</td><td>0</td><td>1</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	0	1	x_2	1	1	x_3	0	0	x_4	0	1	f	0	1	$ \begin{array}{c} \overbrace{x_2} \quad \overbrace{\bar{x}_2} \\ \left. \begin{array}{c} x_1 \left\{ \begin{array}{c} 0 \ 0 \ 1 \ 0 \\ 1 \ 1 \ 1 \ 1 \\ 1 \ 0 \ 0 \ 1 \\ 0 \ 0 \ 1 \ 1 \end{array} \right\} \\ \bar{x}_1 \left\{ \begin{array}{c} \\ \\ \\ \end{array} \right\} \\ \underbrace{\quad} \quad \underbrace{\quad} \quad \underbrace{\quad} \\ \bar{x}_3 \quad \bar{x}_3 \quad \bar{x}_3 \end{array} \right. \end{array} $	<table border="1"> <tr><td>x_1</td><td>0</td><td>1</td></tr> <tr><td>x_2</td><td>0</td><td>0</td></tr> <tr><td>x_3</td><td>0</td><td>0</td></tr> <tr><td>x_4</td><td>1</td><td>1</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	x_1	0	1	x_2	0	0	x_3	0	0	x_4	1	1	f	0	1	$ \begin{array}{c} \overbrace{x_2} \quad \overbrace{\bar{x}_2} \\ \left. \begin{array}{c} x_1 \left\{ \begin{array}{c} 1 \ 0 \ 0 \ 0 \\ 0 \ 1 \ 1 \ 1 \\ 0 \ 0 \ 1 \ 1 \\ 0 \ 0 \ 0 \ 1 \end{array} \right\} \\ \bar{x}_1 \left\{ \begin{array}{c} \\ \\ \\ \end{array} \right\} \\ \underbrace{\quad} \quad \underbrace{\quad} \quad \underbrace{\quad} \\ \bar{x}_3 \quad \bar{x}_3 \quad \bar{x}_3 \end{array} \right. \end{array} $
x_1	0	1																															
x_2	1	1																															
x_3	0	0																															
x_4	0	1																															
f	0	1																															
x_1	0	1																															
x_2	0	0																															
x_3	0	0																															
x_4	1	1																															
f	0	1																															

Вариант 17		Вариант 18																															
<table border="1"> <tr><td>X1</td><td>0</td><td>1</td></tr> <tr><td>X2</td><td>0</td><td>0</td></tr> <tr><td>X3</td><td>0</td><td>0</td></tr> <tr><td>X4</td><td>0</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	X1	0	1	X2	0	0	X3	0	0	X4	0	0	f	0	1	$ \begin{array}{c} \overbrace{X_2} \quad \overbrace{\bar{X}_2} \\ \left. \begin{array}{c} X_1 \{ \begin{array}{ccc c} 0 & 0 & 0 & 1 \\ 1 & 1 & 1 & 0 \end{array} \right\} X_4 \\ \left. \begin{array}{c} X_3 \{ \begin{array}{ccc c} 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 0 \end{array} \right\} X_4 \\ \underbrace{X_3} \quad \underbrace{X_3} \quad \underbrace{\bar{X}_3} \end{array} $	<table border="1"> <tr><td>X1</td><td>1</td><td>0</td></tr> <tr><td>X2</td><td>0</td><td>0</td></tr> <tr><td>X3</td><td>0</td><td>0</td></tr> <tr><td>X4</td><td>0</td><td>1</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	X1	1	0	X2	0	0	X3	0	0	X4	0	1	f	0	1	$ \begin{array}{c} \overbrace{X_2} \quad \overbrace{\bar{X}_2} \\ \left. \begin{array}{c} X_1 \{ \begin{array}{ccc c} 0 & 1 & 1 & 0 \\ 1 & 1 & 1 & 0 \end{array} \right\} X_4 \\ \left. \begin{array}{c} X_3 \{ \begin{array}{ccc c} 1 & 0 & 0 & 1 \\ 0 & 1 & 1 & 0 \end{array} \right\} X_4 \\ \underbrace{X_3} \quad \underbrace{X_3} \quad \underbrace{\bar{X}_3} \end{array} $
X1	0	1																															
X2	0	0																															
X3	0	0																															
X4	0	0																															
f	0	1																															
X1	1	0																															
X2	0	0																															
X3	0	0																															
X4	0	1																															
f	0	1																															
Вариант 19		Вариант 20																															
<table border="1"> <tr><td>X1</td><td>0</td><td>0</td></tr> <tr><td>X2</td><td>0</td><td>0</td></tr> <tr><td>X3</td><td>1</td><td>0</td></tr> <tr><td>X4</td><td>0</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	X1	0	0	X2	0	0	X3	1	0	X4	0	0	f	0	1	$ \begin{array}{c} \overbrace{X_2} \quad \overbrace{\bar{X}_2} \\ \left. \begin{array}{c} X_1 \{ \begin{array}{ccc c} 0 & 1 & 1 & 1 \\ 0 & 1 & 0 & 0 \end{array} \right\} X_4 \\ \left. \begin{array}{c} X_3 \{ \begin{array}{ccc c} 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 1 \end{array} \right\} X_4 \\ \underbrace{X_3} \quad \underbrace{X_3} \quad \underbrace{\bar{X}_3} \end{array} $	<table border="1"> <tr><td>X1</td><td>0</td><td>1</td></tr> <tr><td>X2</td><td>1</td><td>1</td></tr> <tr><td>X3</td><td>0</td><td>0</td></tr> <tr><td>X4</td><td>1</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	X1	0	1	X2	1	1	X3	0	0	X4	1	0	f	0	1	$ \begin{array}{c} \overbrace{X_2} \quad \overbrace{\bar{X}_2} \\ \left. \begin{array}{c} X_1 \{ \begin{array}{ccc c} 1 & 0 & 0 & 0 \\ 1 & 0 & 1 & 1 \end{array} \right\} X_4 \\ \left. \begin{array}{c} X_3 \{ \begin{array}{ccc c} 1 & 0 & 1 & 1 \\ 1 & 0 & 0 & 0 \end{array} \right\} X_4 \\ \underbrace{X_3} \quad \underbrace{X_3} \quad \underbrace{\bar{X}_3} \end{array} $
X1	0	0																															
X2	0	0																															
X3	1	0																															
X4	0	0																															
f	0	1																															
X1	0	1																															
X2	1	1																															
X3	0	0																															
X4	1	0																															
f	0	1																															
Вариант 21		Вариант 22																															
<table border="1"> <tr><td>X1</td><td>1</td><td>0</td></tr> <tr><td>X2</td><td>0</td><td>0</td></tr> <tr><td>X3</td><td>0</td><td>1</td></tr> <tr><td>X4</td><td>1</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	X1	1	0	X2	0	0	X3	0	1	X4	1	0	f	0	1	$ \begin{array}{c} \overbrace{X_2} \quad \overbrace{\bar{X}_2} \\ \left. \begin{array}{c} X_1 \{ \begin{array}{ccc c} 1 & 1 & 1 & 0 \\ 1 & 1 & 0 & 0 \end{array} \right\} X_4 \\ \left. \begin{array}{c} X_3 \{ \begin{array}{ccc c} 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 0 \end{array} \right\} X_4 \\ \underbrace{X_3} \quad \underbrace{X_3} \quad \underbrace{\bar{X}_3} \end{array} $	<table border="1"> <tr><td>X1</td><td>1</td><td>0</td></tr> <tr><td>X2</td><td>0</td><td>1</td></tr> <tr><td>X3</td><td>1</td><td>0</td></tr> <tr><td>X4</td><td>1</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	X1	1	0	X2	0	1	X3	1	0	X4	1	0	f	0	1	$ \begin{array}{c} \overbrace{X_2} \quad \overbrace{\bar{X}_2} \\ \left. \begin{array}{c} X_1 \{ \begin{array}{ccc c} 1 & 1 & 1 & 0 \\ 0 & 1 & 1 & 1 \end{array} \right\} X_4 \\ \left. \begin{array}{c} X_3 \{ \begin{array}{ccc c} 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 1 \end{array} \right\} X_4 \\ \underbrace{X_3} \quad \underbrace{X_3} \quad \underbrace{\bar{X}_3} \end{array} $
X1	1	0																															
X2	0	0																															
X3	0	1																															
X4	1	0																															
f	0	1																															
X1	1	0																															
X2	0	1																															
X3	1	0																															
X4	1	0																															
f	0	1																															
Вариант 23		Вариант 24																															
<table border="1"> <tr><td>X1</td><td>0</td><td>1</td></tr> <tr><td>X2</td><td>0</td><td>1</td></tr> <tr><td>X3</td><td>0</td><td>1</td></tr> <tr><td>X4</td><td>1</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	X1	0	1	X2	0	1	X3	0	1	X4	1	0	f	0	1	$ \begin{array}{c} \overbrace{X_2} \quad \overbrace{\bar{X}_2} \\ \left. \begin{array}{c} X_1 \{ \begin{array}{ccc c} 1 & 1 & 1 & 0 \\ 0 & 1 & 1 & 0 \end{array} \right\} X_4 \\ \left. \begin{array}{c} X_3 \{ \begin{array}{ccc c} 0 & 1 & 0 & 1 \\ 0 & 1 & 0 & 0 \end{array} \right\} X_4 \\ \underbrace{X_3} \quad \underbrace{X_3} \quad \underbrace{\bar{X}_3} \end{array} $	<table border="1"> <tr><td>X1</td><td>0</td><td>1</td></tr> <tr><td>X2</td><td>1</td><td>0</td></tr> <tr><td>X3</td><td>1</td><td>1</td></tr> <tr><td>X4</td><td>0</td><td>0</td></tr> <tr><td>f</td><td>0</td><td>1</td></tr> </table>	X1	0	1	X2	1	0	X3	1	1	X4	0	0	f	0	1	$ \begin{array}{c} \overbrace{X_2} \quad \overbrace{\bar{X}_2} \\ \left. \begin{array}{c} X_1 \{ \begin{array}{ccc c} 0 & 0 & 0 & 0 \\ 1 & 0 & 1 & 1 \end{array} \right\} X_4 \\ \left. \begin{array}{c} X_3 \{ \begin{array}{ccc c} 1 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \end{array} \right\} X_4 \\ \underbrace{X_3} \quad \underbrace{X_3} \quad \underbrace{\bar{X}_3} \end{array} $
X1	0	1																															
X2	0	1																															
X3	0	1																															
X4	1	0																															
f	0	1																															
X1	0	1																															
X2	1	0																															
X3	1	1																															
X4	0	0																															
f	0	1																															

Практическая работа № 5

Тема: Микросхемы транзисторно-транзисторной логики (ТТЛ).

Цель работы: Изучить схему базового логического элемента ТТЛ, принцип работы, основные параметры и характеристики, стандартные серии и номенклатуру микросхем ТТЛ.

Формируемые компетенции:

ПК 1.1. Принимать схемотехнические решения в процессе эксплуатации специализированных изделий и систем телекоммуникаций и информационных технологий, их устройств.

ПК 2.1. Разрабатывать несложные проекты и схемы, обеспечивая их соответствие техническим заданиям, действующим стандартам и нормативным документам.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности.

Критерии оценки выполнения практической работы.

«Отлично» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок.

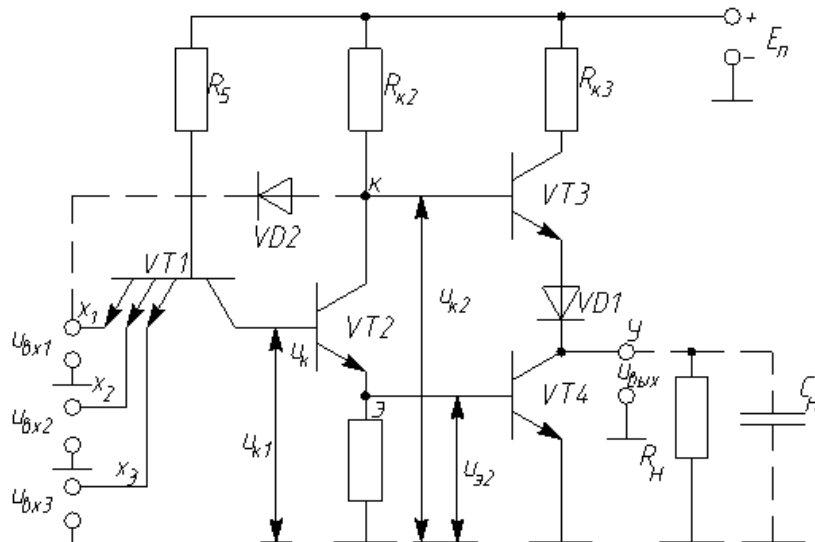
«Хорошо» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок, но допустил 2-3 недочета.

«Удовлетворительно» – обучающийся выполнил работу не полностью, но объем выполненной части таков, что позволяет получить правильные результаты и выводы; в ходе проведения работы допустил 3-4 ошибки.

«Неудовлетворительно» – обучающийся выполнил работу не полностью и объем выполненной части работы не позволяет сделать правильных выводов.

Теоретические сведения

В базовом ТТЛ элементе И—НЕ логические функции выполняют транзисторы типа «n-p-n». На рисунке приставлена внутренняя структура элемента И—НЕ.



Конъюнктор элемента выполнен на многоэмиттерном транзисторе VT1. Инвертор рассматриваемого элемента, состоящего из VT2, VT3, VT4, VD1, называют сложным, и он обеспечивает элементу большую нагрузочную способность.

Рассмотрим работу элемента «И-НЕ».

Потенциал базы VT1 выше потенциала коллектора, поэтому коллекторный переход VT1 отперт. Режим эмиттерного перехода зависит от ситуации на входах элемента.

Если хотя бы на одном входе присутствует низкий потенциал логического нуля U^0 (например, $x_1 = 0$), то потенциал эмиттера, $u_э$, меньше потенциала базы $u_б$ – эмиттерный переход отперт. Таким образом, оба перехода VT1 открыты и транзистор насыщен. При этом практически весь ток базы проходит в цепь эмиттера, а напряжение $U^0_{к1}$ на коллекторе составляет доли вольта, что соответствует «логическому 0». Поэтому транзистор VT2 практически заперт – его эмиттер имеет потенциал, близкий к нулю, а коллектор — высокий потенциал. В результате VT3 открыт, а VT4 заперт и $u_{вых} = U^1$. Таким образом при $x_1 = \text{лог «0»}$, $y = \text{лог. «1»}$.

Если же на всех входах элемента высокий потенциал U^1 логической 1 ($x_1 = x_2 = x_3 = 1$), то напряжение на эмиттере больше напряжения на базе, эмиттерный переход заперт и ток базы VT1 переключается в цепь коллектора, напряжение $U^1_{к1}$ на котором составляет теперь около 2 В, что соответствует «логической 1». В результате VT2 насыщается по сравнению с

предыдущим режимом потенциал его эмиттера $u_{э2}$ возрастает, а потенциал коллектора $u_{к2}$ уменьшается до 1 В. Транзистор VT4 переходит в режим насыщения и $u_{вых} = U^0$. Таким образом, при $x_1 = x_2 = x_3 = 1, y = 0$.

К классу ТТЛ относятся, в частности, микросхемы К155, К131, К555 серий.

Параметры ИС ТТЛ

Напряжение $E_{п} = 5$ В;

Напряжение лог. «1», $U^1 = 2,4$ В

Напряжение лог. «0», $U^0 = 0,4$ В

Быстродействие, $t_3 = 20$ нс

Помехоустойчивость, $U_{пом} = 0,4$ В

Потребляемая мощность, $P_{пот} = 22$ мВт

Коэффициент разветвления по выходу, $K_{раз} = 10$

Коэффициент объединения по входу, $K_{об} = 8$

Достоинства ИС ТТЛ

– сравнительно высокое быстродействие,

– высокая помехоустойчивость,

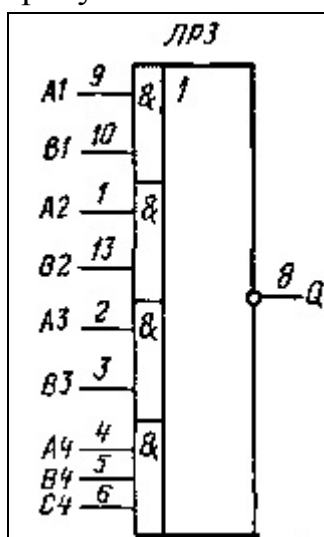
большая нагрузочная способность.

Недостаток: большая потребляемая мощность.

Пример выполнения практической работы

Задание 1. Микросхема К155ЛР3

1. Функциональное обозначение микросхемы К155ЛР3 представлено на рисунке.



2. Пояснить выполняемую функцию заданной микросхемы.

Микросхема К155ЛР3 выполняет сложную функцию «mИ/ИЛИ-НЕ», где m — число входов.

3. Указать состав микросхемы, наименование и назначение входов и выходов.

Микросхема ЛР3 содержит один элемент в корпусе. В него входят три элемента «и», каждый из которых содержит по два входа и один элемент «и» с тремя входами. Над результатами операций «и» выполняется операция «или-не».

Микросхема имеет входы: А1, В1, А2, В2, А3, В3, А4, В4, С4 и выход Q

4. Указать характерные особенности применения заданной микросхемы.

Микросхема ЛРЗ имеет дополнительные выводы коллектора и эмиттера

5. Указать стандартные серии для данного типа микросхемы.

Стандартные серии микросхемы К155ЛРЗ

133, Н133, КМ133, 155, К155, КМ155.

6. Записать логическое выражение для выхода микросхемы

$$\overline{A1 \& B1 \vee A2 \& B2 \vee A3 \& B3 \vee A4 \& B4 \& C4} = Q$$

Задание 2. Микросхемы ТТЛ типа ЛР

3. Привести пример микросхемы типа ЛД (функциональное обозначение, состав, назначение входов/выходов).

4. Характерные особенности применения микросхем типа ЛД.

1. Перечислить номенклатурный ряд микросхем типа ЛР

Номенклатурный ряд микросхем типа ЛР включает следующие виды:

ЛР1, ЛР2, ЛР3, ЛР4, ЛР9, ЛР11, ЛР13.

2. Перечислить стандартные серии микросхем типа ЛР

Стандартные серии микросхем типа ЛР: 133, Н133, КМ133, 155, К155, КМ155, 134, К134

3. Привести пример микросхемы типа ЛР

Например, микросхемы типа **ЛР11** (функциональное обозначение, состав, назначение входов/выходов, характерные особенности применения).

3.1. Функциональное обозначение микросхемы **ЛР11** представлено на рисунке

	<p>3.2. В состав микросхемы входят два сложных элемента. Первый элемент состоит из двух трехвходовых элементов «и», над результатами которых выполняется операция «или-не». Входы А3, В3, С3, А4, В4, С4, выход Q2 Логическое выражение для выхода Q2 $\overline{A3 \& B3 \& C3 \vee A4 \& B4 \& C4} = Q2$ Второй элемент состоит из двух двухвходовых элементов «и», над результатами которых выполняется операция «или-не». Входы А1, В1, А1, В2, выход Q1 Логическое выражение для выхода Q1 $\overline{A1 \& B1 \vee A2 \& B2} = Q1$</p>
--	--

4. Характерные особенности применения микросхем типа **ЛР**.

- один из элементов микросхемы **ЛР1** имеет возможность расширения по «или»;
- микросхемы **ЛР3, ЛР4** имеют дополнительные выводы коллектора и эмиттера;
- микросхема **ЛР10** имеет выход с открытым коллектором.

Задание на практическую работу

Задание 1. Для заданной микросхемы

1. Привести функциональное обозначение микросхемы.
2. Пояснить выполняемую функцию микросхемы.
3. Указать состав микросхемы, наименование и назначение входов и выходов.
4. Указать характерные особенности применения микросхемы.
5. Указать стандартные серии для данного типа микросхемы.
6. Записать логические выражения для выходов микросхемы.

№ вар	1	2	3	4	5	6	7	8	9	10
Тип ИС	ЛИ1	ЛИ3	ЛИ5	ЛИ6	ЛА1	ЛА2	ЛА3	ЛА4	ЛА8	ЛА12
№ вар	11	12	13	14	15	16	17	18	19	20
Тип ИС	ЛА17	ЛА18	ЛА19	ЛЕ1	ЛЕ2	ЛЕ3	ЛЕ4	ЛЕ7	ЛЛ1	ЛЛ2
№ вар	21	22	23	24	25	26	27	28	29	30
Тип ИС	ЛЕ3	ЛЕ4	ЛЕ7	ЛЛ1	ЛЛ2	ЛЕ3	ЛЕ4	ЛЕ7	ЛЛ1	ЛЛ2

Задание 2. Для заданного типа микросхем

1. Перечислить номенклатурный ряд микросхем.
2. Перечислить стандартные серии микросхем.
3. Привести пример микросхемы заданного типа (функциональное обозначение, состав, назначение входов/выходов).
4. Указать характерные особенности применения микросхем.

№ вар	1, 6, 11, 16, 21	2, 7, 12, 17, 22	3, 8, 13, 18, 23	4, 9, 14, 19, 24	5, 10, 15, 20, 25
Тип ИС	ЛД	ЛБ	ЛК	ЛП	ТЛ

РАЗДЕЛ 3
«КОМБИНАЦИОННЫЕ УСТРОЙСТВА»

Практическая работа № 6

Тема: Микросхемное исполнение шифраторов и дешифраторов.

Цель работы: Изучить параметры, области применения, дать сравнительную оценку различных видов шифраторов и дешифраторов.

Формируемые компетенции:

ПК 1.1. Принимать схемотехнические решения в процессе эксплуатации специализированных изделий и систем телекоммуникаций и информационных технологий, их устройств.

ПК 2.1. Разрабатывать несложные проекты и схемы, обеспечивая их соответствие техническим заданиям, действующим стандартам и нормативным документам.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности.

Критерии оценки выполнения практической работы.

«Отлично» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок.

«Хорошо» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок, но допустил 2-3 недочета.

«Удовлетворительно» – обучающийся выполнил работу не полностью, но объем выполненной части таков, что позволяет получить правильные результаты и выводы; в ходе проведения работы допустил 3-4 ошибки.

«Неудовлетворительно» – обучающийся выполнил работу не полностью и объем выполненной части работы не позволяет сделать правильных выводов.

Теоретические сведения

Шифратор (кодер) служит для преобразования десятичного числа в двоичный код. Шифратор имеет входы Y , пронумерованные в десятичной системе счисления и выходы X , соответствующие отдельным разрядам двоичного числа.

	<table border="1"> <thead> <tr> <th>Входы</th> <th colspan="4">Выходы</th> </tr> <tr> <th>y</th> <th>X_8</th> <th>X_4</th> <th>X_2</th> <th>X_1</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>2</td><td>0</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>3</td><td>0</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>4</td><td>0</td><td>1</td><td>0</td><td>0</td></tr> <tr><td>5</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>6</td><td>0</td><td>1</td><td>1</td><td>0</td></tr> <tr><td>7</td><td>0</td><td>1</td><td>1</td><td>1</td></tr> <tr><td>8</td><td>1</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>9</td><td>1</td><td>0</td><td>0</td><td>1</td></tr> </tbody> </table>	Входы	Выходы				y	X_8	X_4	X_2	X_1	0	0	0	0	0	1	0	0	0	1	2	0	0	1	0	3	0	0	1	1	4	0	1	0	0	5	0	1	0	1	6	0	1	1	0	7	0	1	1	1	8	1	0	0	0	9	1	0	0	1
Входы	Выходы																																																												
y	X_8	X_4	X_2	X_1																																																									
0	0	0	0	0																																																									
1	0	0	0	1																																																									
2	0	0	1	0																																																									
3	0	0	1	1																																																									
4	0	1	0	0																																																									
5	0	1	0	1																																																									
6	0	1	1	0																																																									
7	0	1	1	1																																																									
8	1	0	0	0																																																									
9	1	0	0	1																																																									

Чтобы преобразовать десятичное число в двоичное, необходимо активный логический уровень («0» или «1») подать на вход, номер которого в десятичной форме соответствует преобразуемому числу. При этом на выходах X формируется соответствующий двоичный код.

Дешифратор выполняет функцию обратную шифратору, т.е. преобразует двоичный код в десятичное число. Дешифратор имеет входы X , соответствующие отдельным разрядам двоичного числа и выходы Y , пронумерованные в десятичной системе счисления.

	DC	y_0 y_1 y_2 y_3 y_4 y_5 y_6 y_7 y_8 y_9
--	-----------	--

Входы				Выход
X8	X4	X2	X1	y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	
0	1	0	0	4
0	1	0	1	5
0	1	1		6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

Чтобы двоичное число преобразовать в десятичное, необходимо разряды двоичного числа подать на соответствующие входы X. При этом активный логический уровень («0» или «1») формируется на одном из выходов Y, номер которого в десятичной форме соответствует преобразуемому коду.

Пример выполнения практической работы

Рассмотрим дешифратор ИД19

1. Условное обозначение и цоколевка дешифратора ИД19 приведены на рисунке.

	<p>2. Пояснить выполняемую функцию заданной микросхемы. Микросхема ИД19 выполняет функцию дешифратора – демультимплексора 4x16 с открытыми коллекторными выходами.</p> <p>3. Пояснить назначение входов/выходов микросхемы. Дешифратор имеет четыре входа данных $D0...D3$, два входа разрешения дешифрации $E0$ и $E1$ и шестнадцать инверсных выходов $Y0...Y15$.</p>
--	---

4. Привести таблицу функционирования микросхемы.

Входы						Выходы																
E0	E1	D3	D2	D1	D0	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	
1	1	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	0	1	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	1	0	0	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0
0	1	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	0	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

5. Указать стандартные серии для данного типа микросхемы.

Стандартные серии для микросхемы ИД19 - 533.

6. Привести пример функционирования микросхемы.

При E0=1 и E1=1 дешифратор преобразует двоичный код, поступающий на входы D0, D1, D2, D3 в уровень логического нуля на одном из своих выходов.

Например,

Входы				Выходы															
D3	D2	D1	D0	$\bar{0}$	$\bar{1}$	$\bar{2}$	$\bar{3}$	$\bar{4}$	$\bar{5}$	$\bar{6}$	$\bar{7}$	$\bar{8}$	$\bar{9}$	$\bar{10}$	$\bar{11}$	$\bar{12}$	$\bar{13}$	$\bar{14}$	$\bar{15}$
0	1	1	0	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1

7. Пояснить отличие заданной микросхемы от типовой схемы дешифратора (шифратора).

– дешифратор ИД19 имеет дополнительные прямые статические входы разрешения E0 и E1;

– выходы дешифратора инверсные;

– выходы имеют открытый коллектор;

– входы E0 и E1 можно использовать как логические, если дешифратор ИД 19 служит демultipлексором данных. Тогда входы D0...D3 являются адресными, чтобы направить поток данных, принимаемых входами E0 и E1, на один из выходов 0...15. На второй, неиспользуемый в этом включении вход E следует подать напряжение высокого уровня.

Задание на практическую работу

Задание 1. Дешифраторы (шифраторы) ТТЛ.

1. Привести условное обозначение и цоколевку заданной ИС дешифратора (шифратора).

2. Пояснить выполняемую функцию заданной микросхемы.

Феоктистова Валентина Николаевна

3. Пояснить назначение входов/выходов микросхемы.
4. Привести таблицу функционирования микросхемы.
5. Указать стандартные серии для данного типа микросхемы.
6. Привести пример функционирования микросхемы.
7. Пояснить отличие заданной микросхемы от типовой схемы дешифратора (шифратора).

№ вар	1	2	3	4	5
Тип ИС	ИВ1	ИВ3	ИД1	ИД3	ИД4
№ вар	6	7	8	9	10
Тип ИС	ИД5	ИД6	ИД7	ИД8	ИД12
№ вар	11	12	13	14	15
Тип ИС	ИД14	ИД18	ИВ1	ИВ3	ИД1
№ вар	16	17	18	19	20
Тип ИС	ИД3	ИД4	ИД5	ИД6	ИД7
№ вар	21	22	23	24	25
Тип ИС	ИД8	ИД12	ИД14	ИД18	ИВ1

Задание 2. Дешифраторы (шифраторы) КМОП (КМДП).

1. Привести условное обозначение и цоколевку заданной ИС дешифратора (шифратора).
2. Пояснить выполняемую функцию заданной микросхемы.
3. Пояснить назначение входов/выходов микросхемы.
4. Указать стандартные серии для данного типа микросхемы.
5. Привести пример функционирования микросхемы.

№ вар	1	2	3	4	5
Тип ИС	ИД1	ИД2	ИД4	ИД5	ИД6
№ вар	6	7	8	9	10
Тип ИС	ИД1	ИД2	ИД4	ИД5	ИД6
№ вар	11	12	13	14	15
Тип ИС	ИД1	ИД2	ИД4	ИД5	ИД6
№ вар	16	17	18	19	20
Тип ИС	ИД1	ИД2	ИД4	ИД5	ИД6
№ вар	21	22	23	24	25
Тип ИС	ИД1	ИД2	ИД4	ИД5	ИД6

Задание 3. Дешифраторы (шифраторы) ЭСЛ.

1. Привести условное обозначение и цоколевку заданной ИС дешифратора (шифратора).

Феоктистова Валентина Николаевна

2. Пояснить выполняемую функцию заданной микросхемы.
3. Пояснить назначение входов/выходов микросхемы.
4. Указать стандартные серии для данного типа микросхемы.
5. Привести пример функционирования микросхемы.

№ вар	1	2	3	4	5
Тип ИС	ИД170	ИД164	ИД161	ИД170	ИД164
№ вар	6	7	8	9	10
Тип ИС	ИД161	ИД170	ИД164	ИД161	ИД170
№ вар	11	12	13	14	15
Тип ИС	ИД164	ИД161	ИД170	ИД164	ИД161
№ вар	16	17	18	19	20
Тип ИС	ИД170	ИД164	ИД161	ИД170	ИД164
№ вар	21	22	23	24	25
Тип ИС	ИД161	ИД170	ИД164	ИД161	ИД170

Практическая работа № 7

Тема: Микросхемное исполнение мультиплексоров и демультимплексоров.

Цель работы: Изучить Параметры, области применения, дать сравнительную оценку различных видов мультиплексоров и демультимплексоров.

Формируемые компетенции:

ПК 1.1. Принимать схемотехнические решения в процессе эксплуатации специализированных изделий и систем телекоммуникаций и информационных технологий, их устройств.

ПК 2.1. Разрабатывать несложные проекты и схемы, обеспечивая их соответствие техническим заданиям, действующим стандартам и нормативным документам.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности.

Критерии оценки выполнения практической работы.

«Отлично» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок.

«Хорошо» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок, но допустил 2-3 недочета.

«Удовлетворительно» – обучающийся выполнил работу не полностью, но объем выполненной части таков, что позволяет получить правильные результаты и выводы; в ходе проведения работы допустил 3-4 ошибки.

«Неудовлетворительно» – обучающийся выполнил работу не полностью и объем выполненной части работы не позволяет сделать правильных выводов.

Теоретические сведения

Мультиплексор имеет информационные входы D, адресные входы A и выходы: прямой Y и инверсный \bar{Y} .



В нем к выходу Y может быть подключен один из информационных входов D в зависимости от кода действующего на адресных входах A.

Демультимплексор выполняет функцию обратную мультиплексору. Он имеет информационный вход D, адресные входы A и выходы Y.

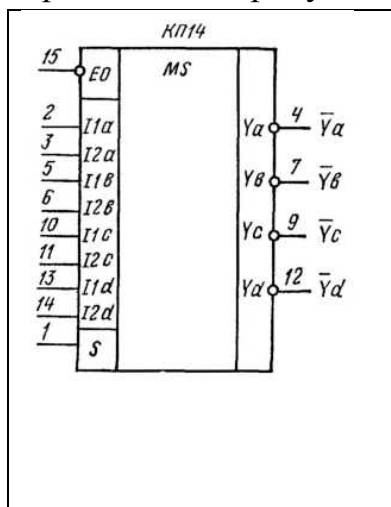
	DM			Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
	A2	A1	A0	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
	0	0	0	D	0	0	0	0	0	0	0
	0	0	1	0	D	0	0	0	0	0	0
	0	1	0	0	0	D	0	0	0	0	0
	0	1	1	0	0	0	D	0	0	0	0
	1	0	0	0	0	0	0	D	0	0	0
	1	0	1	0	0	0	0	0	D	0	0
	1	1	0	0	0	0	0	0	0	D	0
1	1	1	0	0	0	0	0	0	0	D	

В нем вход D может быть подключен к одному из выходов Y в зависимости от кода, действующего на входах A.

Пример выполнения практической работы

Рассмотрим мультиплексор **КП14**.

1. Условное обозначение и цоколевка заданной ИС мультиплексора приведены на рисунке.



2. Пояснить выполняемую функцию заданной микросхемы.

Мультиплексор **КП14** содержит четыре одинаковых двухвходовых мультиплексора.

3. Пояснить назначение входов/выходов микросхемы.

S – адресный вход, E0 – вход разрешения, I1_a, I1_b, I1_c, I1_d, I2_a, I2_b, I2_c, I2_d – информационные входы.

\bar{Y}_a , \bar{Y}_b , \bar{Y}_c , \bar{Y}_d – выходы мультиплексоров.

4. Привести таблицу функционирования микросхемы.

Входы				Выходы	
\bar{E}_0	S	I1	I2	КП14 КП16 Y	КП14 Y
1	x	x	x	z	z
0	0	0	x	0	1
0	0	1	x	1	0
0	1	x	0	0	1
0	1	x	1	1	0

Если на вход S подано напряжение низкого уровня, то выбраны четыре входа данных I1_a, I1_b, I1_c, I1_d и от них данные поступят на выходы Y. Если на вход S подано напряжение высокого уровня, то выбираются четыре входа данных I2_a, I2_b, I2_c, I2_d.

Если на входе E0 действует логическая «1», то выходы Y переходят в Z-состояние.

5. Указать стандартные серии для данного типа микросхемы.

Стандартные серии для данного типа микросхемы: 530, К531, 533, К555, 1533.

6. Привести пример функционирования микросхемы.

Если $E_0=0$ и $S=0$	$\overline{Y}_a = \overline{I1}_a$	$\overline{Y}_b = \overline{I1}_b$	$\overline{Y}_c = \overline{I1}_c$	$\overline{Y}_d = \overline{I1}_d$
Если $E_0=0$ и $S=1$	$\overline{Y}_a = \overline{I2}_a$	$\overline{Y}_b = \overline{I2}_b$	$\overline{Y}_c = \overline{I2}_c$	$\overline{Y}_d = \overline{I2}_d$

7. Пояснить отличие заданной микросхемы от типовой схемы мультимплексора (демультимплексора):

- наличие дополнительного входа разрешения E_0 ,
- имеется один адресный вход S для всех мультимплексоров,
- в каждом мультимплексоре два информационных входа I_1 и I_2 и инверсный выход Y .

Задание на практическую работу

Задание 1. Мультимплексоры (демультимплексоры) ТТЛ.

1. Привести условное обозначение и цоколевку заданной ИС мультимплексора (демультимплексора)
2. Пояснить выполняемую функцию заданной микросхемы.
3. Пояснить назначение входов/выходов микросхемы.
4. Привести таблицу функционирования микросхемы.
5. Указать стандартные серии для данного типа микросхемы.
6. Привести пример функционирования микросхемы.
7. Пояснить отличие заданной микросхемы от типовой схемы мультимплексора (демультимплексора).

№ вар	1	2	3	4	5
Тип ИС	КП1	КП2	КП5	КП7	КП8
№ вар	6	7	8	9	10
Тип ИС	КП9	КП11	КП12	КП13	КП15
№ вар	11	12	13	14	15
Тип ИС	КП17	КП18	КП19	КП7	КП8
№ вар	16	17	18	19	20
Тип ИС	КП9	КП11	КП12	КП13	КП15
№ вар	21	22	23	24	25
Тип ИС	КП1	КП2	КП5	КП7	КП8

Задание 2. Мультимплексоры (демультимплексоры) КМОП (КМДП).

1. Привести условное обозначение и цоколевку заданной ИС мультимплексора (демультимплексора)

Феоктистова Валентина Николаевна

2. Пояснить выполняемую функцию заданной микросхемы.
3. Пояснить назначение входов/выходов микросхемы.
4. Указать стандартные серии для данного типа микросхемы.
5. Привести пример функционирования микросхемы.

№ вар	1	2	3	4	5
Тип ИС	КП2	КП1	КП1	КП2	КП1
№ вар	6	7	8	9	10
Тип ИС	КП2	КП1	КП2	КП1	КП2
№ вар	11	12	13	14	15
Тип ИС	КП1	КП2	КП1	КП2	КП1
№ вар	16	17	18	19	20
Тип ИС	КП2	КП1	КП2	КП1	КП2
№ вар	21	22	23	24	25
Тип ИС	КП1	КП2	КП1	КП2	КП1

Задание 3. Мультиплексоры (демультиплексоры) ЭСЛ.

1. Привести условное обозначение и цоколевку заданной ИС мультиплексора (демультиплексора)
2. Пояснить выполняемую функцию заданной микросхемы.
3. Пояснить назначение входов/выходов микросхемы.
4. Указать стандартные серии для данного типа микросхемы.
5. Привести пример функционирования микросхемы.

№ вар	1	2	3	4	5
Тип ИС	КП155	КП163	КП164	КП171	КП155
№ вар	6	7	8	9	10
Тип ИС	КП163	КП164	КП171	КП164	КП171
№ вар	11	12	13	14	15
Тип ИС	КП155	КП163	КП164	КП171	КП155
№ вар	16	17	18	19	20
Тип ИС	КП163	КП164	КП171	КП163	КП164
№ вар	21	22	23	24	25
Тип ИС	КП155	КП163	КП164	КП171	КП164

Практическая работа № 8

Тема: Микросхемное исполнение регистров.

Цель работы: Изучить назначение выводов, организацию различных режимов работы, параметры, примеры использования.

Формируемые компетенции:

ПК 1.1. Принимать схемотехнические решения в процессе эксплуатации специализированных изделий и систем телекоммуникаций и информационных технологий, их устройств.

ПК 2.1. Разрабатывать несложные проекты и схемы, обеспечивая их соответствие техническим заданиям, действующим стандартам и нормативным документам.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности.

Критерии оценки выполнения практической работы.

«Отлично» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок.

«Хорошо» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок, но допустил 2-3 недочета.

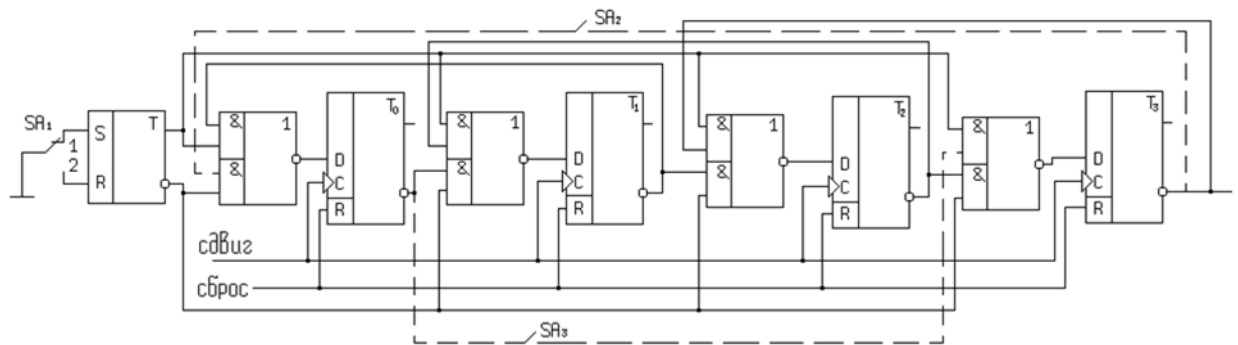
«Удовлетворительно» – обучающийся выполнил работу не полностью, но объем выполненной части таков, что позволяет получить правильные результаты и выводы; в ходе проведения работы допустил 3-4 ошибки.

«Неудовлетворительно» – обучающийся выполнил работу не полностью и объем выполненной части работы не позволяет сделать правильных выводов.

Теоретические сведения

Регистр предназначен для хранения многоразрядных двоичных чисел (слов). Его основу составляют запоминающие элементы – триггеры. В каждом из них хранится цифра разряда числа. Кроме хранения, регистр может осуществлять сдвиг принятого слова, преобразование параллельного кода в последовательный и наоборот, преобразование кода из прямого в обратный (когда 1 заменяются 0, а 0 – 1) и наоборот, и некоторые арифметические и логические операции. В соответствии со способом ввода и вывода разрядов числа различают параллельные, последовательные и комбинированные регистры.

Схема четырехразрядного последовательного сдвигающего регистра.



Регистр состоит из D-триггеров, которые служат для запоминания отдельных разрядов числа, и логических элементов, которые организуют различные режимы работы. Объединенные входы R образуют цепь сброса. На объединенные входы C поступают сдвигающие импульсы. RS – триггер служит для выбора направления сдвига.

Если SA 1 в положении 1, то RS – триггер в нулевом состоянии, и в схеме выполняется сдвиг вправо.

Если SA 1 в положении 2, то RS – триггер в единичном состоянии, и в схеме выполняется сдвиг влево. Прямой выход RS – триггера соединяется со всеми верхними элементами «и» схем «2и-или-не». Инверсный вход RS – триггера соединяется со всеми нижними элементами «и» схем «2и-или-не».

Цепь сдвига вправо образуется при соединении инверсных выходов D – триггеров с нижними элементами «и» схем «2и-или-не». Цепь ОС при сдвиге вправо показана штриховой линией и замыкается переключателем SA2.

Цепь сдвига влево образуется при соединении инверсных выходов D – триггеров с верхними элементами «и» схем «2и-или-не». Цепь ОС при сдвиге влево показана штриховой линией и замыкается переключателем SA3.

Выходы схем «2и-или-не» соединены с входами D.

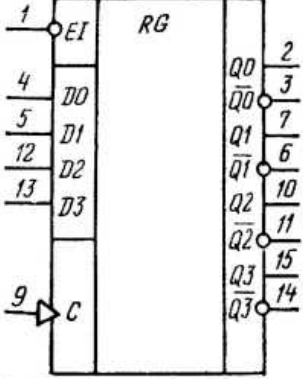
Для определения, в какое состояние перейдет регистр после подачи сдвигающего импульса необходимо:

1. Исходное состояние регистра показать на прямых и инверсных выходах D – триггеров.
2. Задать направление сдвига с помощью RS – триггера.
3. Указать логические уровни на всех входах схем «2и-или – не». Если цепь ОС разомкнута, то на соответствующий вход схемы «2и-или-не» действует лог «1».
4. Определить логические уровни на выходах схем «2и-или-не».
5. При подачи сдвигающего импульса D-триггеры устанавливаются в состояния, соответствующее логическим уровням, действующим на входах D.

Пример выполнения практической работы

Рассмотрим регистр ИР19.

1. Условное обозначение и цоколевка заданной ИС регистра приведены на рисунке.

	<p>2. Пояснить выполняемую функцию заданной микросхемы. Микросхема ИР19 представляет собой четырехразрядный параллельный регистр.</p> <p>3. Пояснить назначение входов/выходов микросхемы.</p> <ul style="list-style-type: none"> – EI - буферный вход разрешения записи; – D0, D1, D2, D3 – информационные входы; – C - синхронизирующий вход; – Q0, Q1, Q2, Q3 – прямые выходы; – $\overline{Q0}$ $\overline{Q1}$ $\overline{Q2}$ $\overline{Q3}$ – инверсные выходы.
---	--

4. Привести таблицу функционирования микросхемы.

Входы			Выходы	
$\bar{E}I$	D_i	C_{n+1}	Q_i	\bar{Q}_i
1	x	x	Q_n	\bar{Q}_n
0	x	1	Q_n	\bar{Q}_n
0	x	0	Q_n	\bar{Q}_n
0	0	↑	0	1
0	1	↑	1	0

5. Указать стандартные серии для данного типа микросхемы.
Стандартные серии для данного типа микросхемы: M530, K531, KM 531, KP531.

6. Привести пример функционирования микросхемы.

Если на вход EI подано напряжение низкого уровня, то данные со входов D будут загружены в регистр при поступлении положительного перепада тактового импульса на вход C .

Входы						Выходы							
EI	C	D0	D1	D2	D3	Q0	$\bar{Q}0$	Q1	$\bar{Q}1$	Q2	$\bar{Q}2$	Q3	$\bar{Q}3$
0	↑	1	1	1	0	1	0	1	0	1	0	0	1

Когда на входе EI действует напряжение высокого уровня, то данные в регистре остаются без изменения (входы D и C не действуют).

7. Пояснить отличие заданной микросхемы от типовой схемы регистра – микросхема имеет один режим работы – режим параллельной загрузки;
- имеются прямые и инверсные выходы;
 - имеется дополнительный вход разрешения.

Задание на практическую работу

Задание 1. Регистры ТТЛ.

1. Привести условное обозначение и цоколевку заданной ИС регистра
2. Пояснить выполняемую функцию заданной микросхемы.
3. Пояснить назначение входов/выходов микросхемы.
4. Привести таблицу функционирования микросхемы.
5. Указать стандартные серии для данного типа микросхемы.
6. Привести пример функционирования микросхемы.
7. Пояснить отличие заданной микросхемы от типовой схемы регистра

№ вар	1	2	3	4	5
Тип ИС	ИР1	ИР5	ИР8	ИР9	ИР10
№ вар	6	7	8	9	10
Тип ИС	ИР11	ИР12	ИР13	ИР15	ИР16
№ вар	11	12	13	14	15

Тип ИС	ИР17	ИР18	ИР20	ИР21	ИР22
№ вар	16	17	18	19	20
Тип ИС	ИР24	ИР25	ИР27	ИР30	ИР31
№ вар	21	22	23	24	25
Тип ИС	ИР33	ИР34	ИР37	ИР38	ИР1

Задание 2. Регистры КМОП (КМДП).

1. Привести условное обозначение и цоколевку заданной ИС регистра
2. Пояснить выполняемую функцию заданной микросхемы.
3. Пояснить назначение входов/выходов микросхемы.
4. Указать стандартные серии для данного типа микросхемы.
5. Привести пример функционирования микросхемы.

№ вар	1	2	3	4	5
Тип ИС	ИР11	ИР2	ИР3	ИР6	ИР9
№ вар	6	7	8	9	10
Тип ИС	ИР11	ИР12	ИР15	ИР1	ИР2
№ вар	11	12	13	14	15
Тип ИС	ИР6	ИР9	ИР1	ИР2	ИР3
№ вар	16	17	18	19	20
Тип ИС	ИР6	ИР9	ИР11	ИР12	ИР15
№ вар	21	22	23	24	25
Тип ИС	ИР11	ИР1	ИР2	ИР3	ИР6

Задание 3. Регистры ЭСЛ.

1. Привести условное обозначение и цоколевку заданной ИС регистра
2. Пояснить выполняемую функцию заданной микросхемы.
3. Пояснить назначение входов/выходов микросхемы.
4. Указать стандартные серии для данного типа микросхемы.
5. Привести пример функционирования микросхемы.

№ вар	1	2	3	4	5
Тип ИС	ИР141	ИР150	ИР151	ИР141	ИР150
№ вар	6	7	8	9	10
Тип ИС	ИР151	ИР141	ИР150	ИР151	ИР151
№ вар	11	12	13	14	15
Тип ИС	ИР150	ИР141	ИР150	ИР151	ИР141
№ вар	16	17	18	19	20
Тип ИС	ИР150	ИР151	ИР141	ИР150	ИР151
№ вар	21	22	23	24	25
Тип ИС	ИР141	ИР150	ИР141	ИР150	ИР151

Практическая работа № 9

Тема: Микросхемное исполнение счетчиков.

Цель работы: Изучить назначение выводов, организацию различных режимов работы, параметры, примеры использования счетчиков.

Формируемые компетенции:

ПК 1.1. Принимать схемотехнические решения в процессе эксплуатации специализированных изделий и систем телекоммуникаций и информационных технологий, их устройств.

ПК 2.1. Разрабатывать несложные проекты и схемы, обеспечивая их соответствие техническим заданиям, действующим стандартам и нормативным документам.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности.

Критерии оценки выполнения практической работы.

«Отлично» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок.

«Хорошо» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок, но допустил 2-3 недочета.

«Удовлетворительно» – обучающийся выполнил работу не полностью, но объем выполненной части таков, что позволяет получить правильные результаты и выводы; в ходе проведения работы допустил 3-4 ошибки.

«Неудовлетворительно» – обучающийся выполнил работу не полностью и объем выполненной части работы не позволяет сделать правильных выводов.

Теоретические сведения

Счетчик фиксирует число импульсов, поступивших на его вход. В интервалах между ними счетчик хранит информацию об их числе. Совокупность единиц и нулей на выходах n триггеров (выходах счетчика) представляет собой n -разрядное двоичное число, однозначно определяющее количество прошедших на входе импульсов. Суммирующий счетчик увеличивает свое содержимое на единицу с поступлением каждого входного (счетного) импульса. Вычитающий счетчик аналогично уменьшает свое содержимое на единицу. Комбинацией суммирующего и вычитающего счетчиков является реверсивный счетчик.

Схема реверсивного четырехразрядного двоичного счетчика

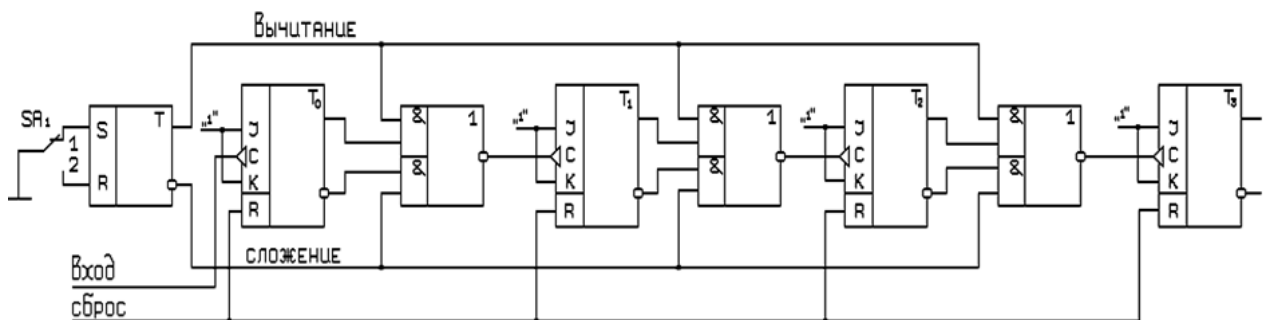


Схема состоит из RS – триггера, который служит для выбора режима счета и JK – триггеров, которые служат для запоминания отдельных разрядов двоичного числа.

В JK-триггерах входы J и K объединены и на них действует логическая «1», а вход С используется как счетный вход. Так же как в регистре входы R образуют цепь сброса, а входные импульсы поступают на вход С триггера T0.

Если переключатель SA в положении «1», то RS – триггер в нулевом состоянии и в схеме выполняется сложение. Если SA в положении «2», то RS – триггер в единичном состоянии и в схеме выполняется вычитание.

Выходы схем, «2и-или-не» соединены со входами С триггеров T1, T2, T3. Прямой выход RS – триггера и прямые выходы JK – триггеров соединены с верхними элементами «и» схем «2и-или-не», инверсный выход RS – триггера и инверсные выходы JK – триггеров соединены с нижними элементами «и» схем «2и-или-не».

Чтобы определить в какое состояние перейдет счетчик после поступления импульса на его вход необходимо:

1. Исходное состояние счетчика показать на прямых и инверсных выходах JK – триггеров.

2. Задать режим счета с помощью RS – триггера.
3. Указать логические уровни на всех входах схем «2и-или-не».
4. Определить логические уровни на выходах схем «2и-или-не».

При подаче импульса на вход счетчика триггер Т0 всегда меняет свое состояние на противоположное, Т1, Т2, Т3 меняют свое состояние на противоположное, если на входе С произойдет отрицательный перепад напряжения, в остальных случаях состояния триггеров не изменятся.

Пример выполнения практической работы

Рассмотрим счетчик ИЕ7.

1. Условное обозначение и цоколевка заданной ИС счетчика приведена на рисунке.

	<ol style="list-style-type: none"> 2. Пояснить выполняемую функцию заданной микросхемы. Микросхема ИЕ7 представляет собой четырехрядный реверсивный двоичный счетчик с предварительной записью. 3. Пояснить назначение входов/выходов микросхемы. – D0, D1, D2, D3 – информационные входы; – Q0, Q1, Q2, Q3 – информационные выходы;
--	--

– \overline{PE} - инверсный вход разрешения параллельной загрузки, если на нем действует логический «0», то информация со входов D0, D1, D2, D3 загружается в счетчик и появляется на выходах Q0, Q1, Q2, Q3 ;

– С - синхронизирующий вход, на него поступают импульсы счета;

– R- прямой вход сброса, если на нем действует уровень логической «1», то на выходах Q0, Q1, Q2, Q3 сохраняются уровни логического «0» независимо от того, что действует на остальных входах;

– C_U - тактовый вход для счета на увеличение;

– C_D - тактовый вход для счета на уменьшение (входы C_U , C_D — отдельные, прямые динамические);

– TC_U и TC_D - выходы переноса при счете на увеличение и уменьшение.

4. Привести таблицу функционирования микросхемы.

Режим работы	Входы							Выходы						
	R	\bar{C}	C_U	C_D	D0	D1	D2	D3	Q0	Q1	Q2	Q3	$\bar{T}C_U$	$\bar{T}C_D$
Сброс	1	x	x	0	x	x	x	x	0	0	0	0	1	0
	1	x	x	1	x	x	x	x	0	0	0	0	1	1
Параллельная загрузка	0	0	x	0	0	0	0	0	0	0	0	0	1	0
	0	0	x	1	0	0	0	0	0	0	0	0	1	1
	0	0	0	x	1	1	1	1	1	1	1	1	0	1
	0	0	1	x	1	1	1	1	1	1	1	1	1	1
Счет на увеличение	0	1	↑	1	x	x	x	x	Счет на увеличение				1	1
Счет на уменьшение	0	1	1	↑	x	x	x	x	Счет на уменьшение				1	1

5. Указать стандартные серии для данного типа микросхемы.

Стандартные серии для данного типа микросхемы: 155, K155, KM155533, K555, 1533.

6. Привести пример функционирования микросхемы.

Выходы					Q3	Q2	Q1	Q0
					1	1	0	1
Входные сигналы	\overline{PE}	R	C_U	C_D	D3	D2	D1	D0
	1	0	100 имп.	1	X	X	X	X
Выходы					Q3	Q2	Q1	Q0
					0	0	0	1

Исходное состояние $1101_2=13_{10}$. Период циклической работы двоичного счетчика равен 16, тогда $100=16*6+4=96+4$.

После поступления 96 импульсов на выходах счетчика будет исходный код $1101_2=13_{10}$, тогда остается подать 4 импульса и $13+4=17=16+1$, поэтому на выходах счетчика после поступления 100 импульсов будет зафиксирован код, соответствующий числу $1_{10}=0001_2$.

7. Пояснить отличие заданной микросхемы от типовой схемы счетчика.

- имеются выходы $T C_U$ и $T C_D$, что позволяет наращивать разрядность счетчиков.

Задание на практическую работу

Задание 1. Счетчики ТТЛ.

1. Привести условное обозначение и цоколевку заданной ИС счетчика.
2. Пояснить выполняемую функцию заданной микросхемы.
3. Пояснить назначение входов/выходов микросхемы.
4. Привести таблицу функционирования микросхемы.
5. Указать стандартные серии для данного типа микросхемы.
6. Привести пример функционирования микросхемы.

7. Пояснить отличие заданной микросхемы от типовой схемы счетчика.

№ вар	1	2	3	4	5
Тип ИС	ИЕ9	ИЕ2	ИЕ4	ИЕ5	ИЕ19
№ вар	6	7	8	9	10
Тип ИС	ИЕ8	ИЕ9	ИЕ10	ИЕ14	ИЕ16
№ вар	11	12	13	14	15
Тип ИС	ИЕ8	ИЕ9	ИЕ10	ИЕ14	ИЕ16
№ вар	16	17	18	19	20
Тип ИС	ИЕ9	ИЕ2	ИЕ4	ИЕ5	ИЕ19
№ вар	21	22	23	24	25
Тип ИС	ИЕ4	ИЕ5	ИЕ19	ИЕ8	ИЕ9

Задание 2. Счетчики КМОП (КМДП).

1. Привести условное обозначение и цоколевку заданной ИС счетчика.
2. Пояснить выполняемую функцию заданной микросхемы.
3. Пояснить назначение входов/выходов микросхемы.
4. Указать стандартные серии для данного типа микросхемы.
5. Привести пример функционирования микросхемы.

№ вар	1	2	3	4	5
Тип ИС	ИЕ1	ИЕ2	ИЕ3	ИЕ4	ИЕ5
№ вар	6	7	8	9	10
Тип ИС	ИЕ8	ИЕ9	ИЕ10	ИЕ11	ИЕ14
№ вар	11	12	13	14	15
Тип ИС	ИЕ19	ИЕ1	ИЕ2	ИЕ3	ИЕ4
№ вар	16	17	18	19	20
Тип ИС	ИЕ5	ИЕ8	ИЕ9	ИЕ10	ИЕ11
№ вар	21	22	23	24	25
Тип ИС	ИЕ4	ИЕ5	ИЕ8	ИЕ9	ИЕ10

Задание 3. Счетчики ЭСЛ.

1. Привести условное обозначение и цоколевку заданной ИС счетчика.
2. Пояснить выполняемую функцию заданной микросхемы.
3. Пояснить назначение входов/выходов микросхемы.
4. Указать стандартные серии для данного типа микросхемы.
5. Привести пример функционирования микросхемы.

№ вар	1	2	3	4	5
Тип ИС	ИЕ137	ИЕ160	ИЕ137	ИЕ160	ИЕ137
№ вар	6	7	8	9	10

Феоктистова Валентина Николаевна

Тип ИС	ИЕ160	ИЕ137	ИЕ160	ИЕ160	ИЕ137
№ вар	11	12	13	14	15
Тип ИС	ИЕ160	ИЕ137	ИЕ160	ИЕ137	ИЕ160
№ вар	16	17	18	19	20
Тип ИС	ИЕ137	ИЕ137	ИЕ160	ИЕ137	ИЕ160
№ вар	21	22	23	24	25
Тип ИС	ИЕ137	ИЕ160	ИЕ137	ИЕ160	ИЕ137

РАЗДЕЛ 5
«ЗАПОМИНАЮЩИЕ УСТРОЙСТВА»

Практическая работа № 10

Тема: Микросхемное исполнение элементов запоминающих устройств.

Цель работы: Изучить назначение выводов, организацию различных режимов работы, параметры, примеры использования микросхем запоминающих устройств (ЗУ).

Формируемые компетенции:

ПК 1.1. Принимать схемотехнические решения в процессе эксплуатации специализированных изделий и систем телекоммуникаций и информационных технологий, их устройств.

ПК 2.1. Разрабатывать несложные проекты и схемы, обеспечивая их соответствие техническим заданиям, действующим стандартам и нормативным документам.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Использовать информационно-коммуникационные технологии в профессиональной деятельности.

Критерии оценки выполнения практической работы.

«Отлично» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок.

«Хорошо» – обучающийся выполнил работу в полном объеме с соблюдением необходимой последовательности действий; в ответе правильно и аккуратно сделал все записи, таблицы, рисунки, чертежи, графики, вычисления; правильно произвел анализ ошибок, но допустил 2-3 недочета.

«Удовлетворительно» – обучающийся выполнил работу не полностью, но объем выполненной части таков, что позволяет получить правильные результаты и выводы; в ходе проведения работы допустил 3-4 ошибки.

«Неудовлетворительно» – обучающийся выполнил работу не полностью и объем выполненной части работы не позволяет сделать правильных выводов.

Теоретические сведения

Устройство памяти предназначено для последовательной записи, хранения и последовательной выдачи (чтения) массивов данных. Запоминающее устройство содержит некоторое число N ячеек, в каждой из которых может храниться слово с определенным числом разрядов n . Ячейки последовательно нумеруются двоичными числами. Номер ячейки называется адресом. Если для представления адресов используются комбинации m -разрядного двоичного кода, то число ячеек может составлять $M=2^m$.

Важнейшими характеристиками ЗУ являются его информационная ёмкость и быстродействие.

Ёмкость памяти определяет количество информации, которая может храниться в памяти, и выражается в битах или байтах. Ёмкость можно определять произведением N и n : $M= N * n$.

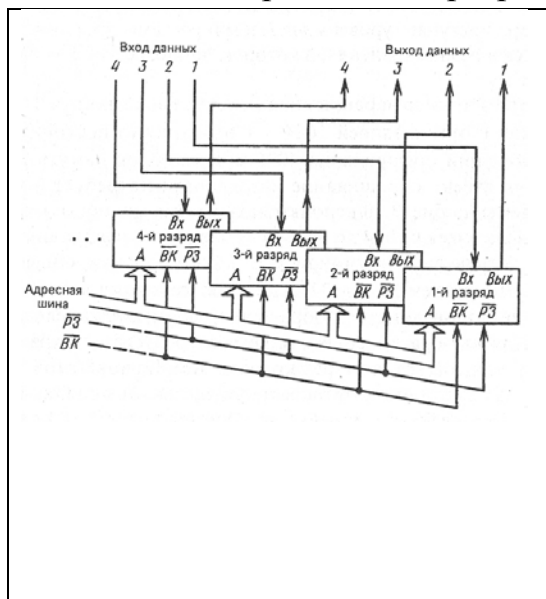
Быстродействие ЗУ определяется продолжительностью обращения к нему. Время обращения t_0 при записи слова складывается из времени поиска слова t_n , стирания ранее записанного слова t_{cm} (при необходимости) и записи нового слова t_{zn} , т.е. $t_0=t_n+t_{cm}+t_{zn}$. При чтении время обращения к ЗУ складывается из времени поиска слова t_n , чтения слова t_{cm} и его восстановления в памяти $t_{восст}$ (при необходимости), т.е. $t_0=t_n+t_{cm}+t_{восст}$.

Запоминающие устройства разделяют: по использованию – на внешние и внутренние; по назначению – на сверхоперативные, оперативные, постоянные, буферные; по физическим принципам действия – на магнитные и полупроводниковые; по способу хранения информации – на статические и динамические; по способу доступа к заданному месту хранения (к ячейки памяти) – с последовательным, циклическим и произвольным доступом; по характеру обращения – с адресным, безадресным и ассоциативным обращением.

Для получения в ЭВМ одновременно большой информационной емкости и высокого быстродействия используется иерархический принцип построения памяти. В иерархической структуре и памяти можно выделить следующие уровни: сверхоперативные ЗУ (СОЗУ), оперативные ЗУ (ОЗУ), внешние ЗУ (ВЗУ), буферные ЗУ, постоянные (односторонние) ЗУ (ПЗУ).

Микросхемы ЗУ допускают наращивание емкости памяти наращиванием разрядности хранимых слов и наращиванием числа ячеек.

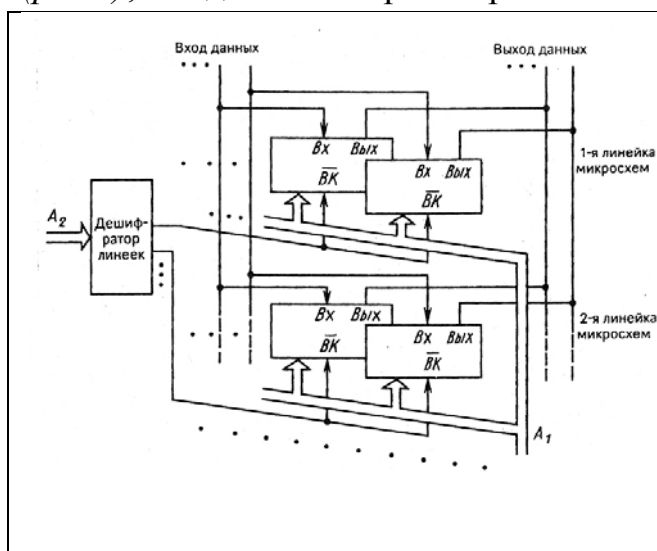
Схема наращивания разрядности ячеек представлена на рисунке.



На все микросхемы подается один и тот же адрес. При чтении каждой микросхемой выдается определенный разряд считываемого слова. При записи входное слово поразрядно заносится в ЭП отдельных микросхем. Таким образом, если микросхемы имеют организацию $N \times 1$ (N одноразрядных ячеек), то для блока памяти с организацией $N \times n$ (N ячеек с разрядностью каждой n) потребуется n микросхем.

Схема наращивания числа ячеек и их разрядности.

Блок памяти состоит из микросхем, образующих отдельные *линейки (ряды)*, каждая из которых строится по схеме наращивания разрядности.



Разряды адреса блока памяти в этом случае делятся на две группы $A1$ и $A2$. Группа разрядов $A2$ определяют номер линейки, группа разрядов $A1$ – номер ячейки в выбранной линейке. Выбор линейки осуществляется с помощью дешифратора, на вход которого подается $A2$, а каждый из выходов подключен к входу ВК определенной линейки.

Таким образом, в зависимости от кодовой комбинации, содержащейся в $A2$, на соответствующем выходе дешифратора появляется уровень $\text{лог.}0$, который обеспечивает выбор определенной линейки микросхем. На входы ВК остальных линеек с выходов дешифратора поступает уровень $\text{лог.}1$, и микросхемы этих линеек устанавливаются в режим хранения, в котором они не реагируют на адресную группу $A1$.

Пример выполнения практической работы

Задание 1. Рассмотрим ОЗУ К541РУЗ.

1. Укажите тип и назначение заданной микросхемы ОЗУ

Микросхема **K541PY3** является статическим оперативным ЗУ на основе инжекционных структур.

2. Условное графическое обозначение заданной микросхемы приведено на рисунке.

	<p>3. Укажите назначение всех выводов микросхемы.</p> <ul style="list-style-type: none"> – A_0-A_{13} – адресные входы; – DI – информационные входы; – DO – информационные выходы; – \overline{WR}/RD – вход запись/чтение; – \overline{CS} – вход выбора микросхемы
--	---

4. Укажите основные параметры заданной микросхемы.

- информационная емкость - 16384 бит;
- организация – 16384 x 1 (6384 слова по 1 разряду);
- напряжение питания – $5V \pm 5\%$
- потребляемая мощность – не более 565 мВт

5. Приведите таблицу истинности микросхемы ОЗУ.

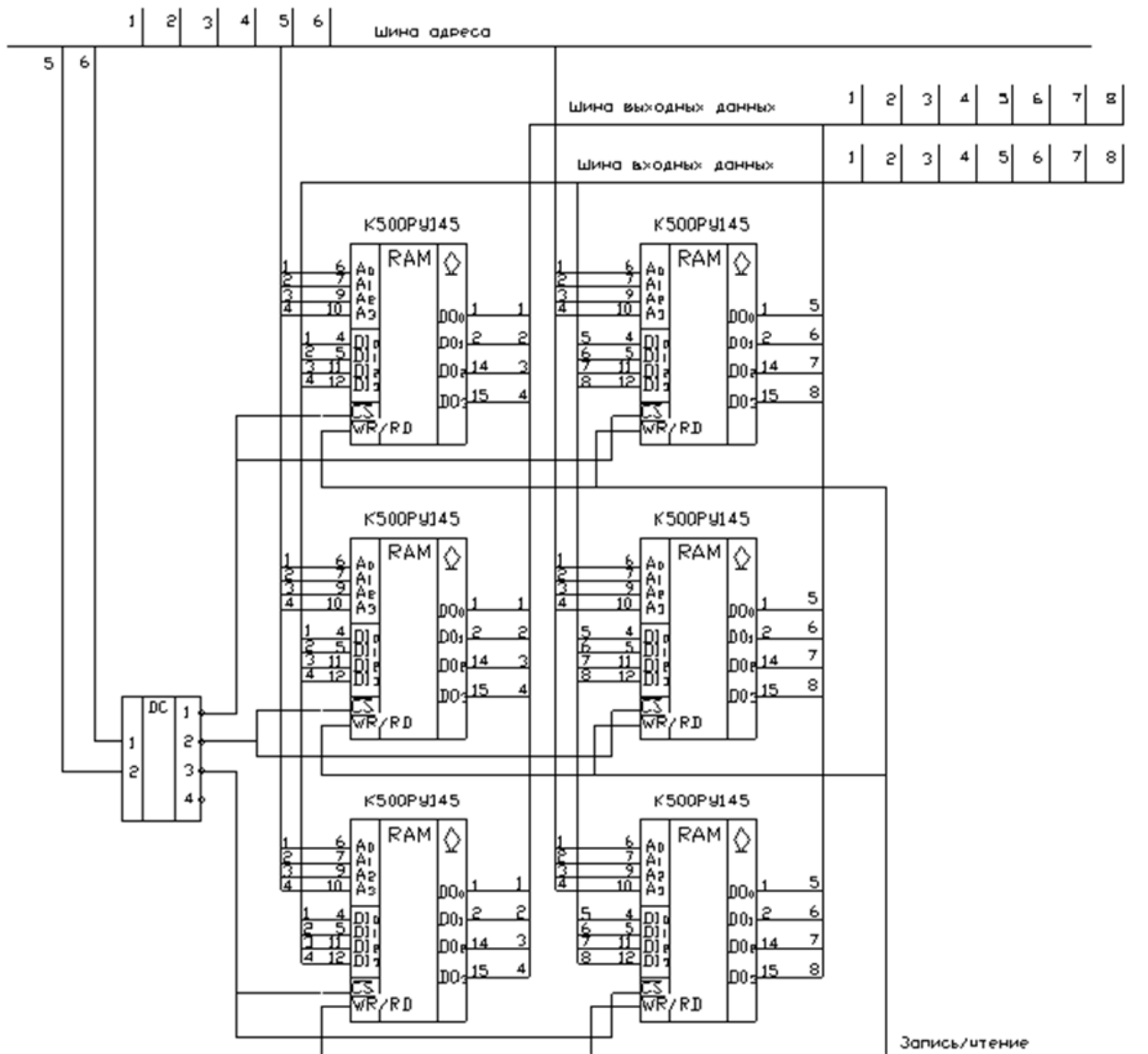
\overline{CS}	\overline{WR}/RD	A_0 - A_{13}	DI	DO	Режим работы
1	X	X	X	R_{off}	Хранение
0	0	A	0	R_{off}	Запись 0
0	0	A	1	R_{off}	Запись 1
0	1	A	X	Данные в прямом коде	Считывание

6. Указать логические уровни на входах и выходах микросхемы для записи числа 0 в ячейку 10500.

Входные сигналы																
\overline{CS}	\overline{WR}/RD	DI	A_{13}	A_{12}	A_{11}	A_{10}	A_9	A_8	A_7	A_6	A_5	A_4	A_3	A_2	A_1	A_0
			8192	4096	2048	1024	512	256	128	64	32	16	8	4	2	1
0	0	0	1	0	1	0	0	1	0	0	0	0	0	1	0	0

Задание 3. Построить модуль ЗУ, имеющий восьмиразрядную шину данных и 48 ячеек памяти, на базе микросхем K500PY145.

Чтобы увеличить разрядность ячеек в блоке ЗУ в 2 раза, необходимо 2 микросхемы объединить в одну линейку, чтобы увеличить количество ячеек в 3 раза необходимо взять 3 линейки, таким образом блок ЗУ будет содержать 6 микросхем



Дешифратор служит для выбора линейки микросхем. Шина адреса имеет 6 разрядов. Старшие разряды шины адреса A_5 , A_6 подаются на дешифратор и уровень логического нуля с одного из его выходов поступает на входы \overline{CS} выбранной линейки. Шина данных имеет 8 разрядов. Входы $\overline{WR/RD}$ всех микросхем объединены и служат для выбора режима чтения или записи.

Задание на практическую работу

Задание 1. Микросхемы ОЗУ.

1. Укажите тип и назначение заданной микросхемы ОЗУ.
2. Приведите условное графическое обозначение заданной микросхемы.
3. Укажите назначение всех выводов микросхемы.
4. Укажите основные параметры заданной микросхемы.
5. Приведите таблицу истинности микросхемы ОЗУ.

6. Указать логические уровни на входах и выходах микросхемы для записи числа в ячейку.

№ варианта	Тип микросхемы	Номер ячейки	Число
1	K134PY6	600	1
2	K155PY5	150	0
3	K155PY7	700	1
4	KP185PY2	51	0
5	K185PY3	64	1
6	K185PY4	230	0
7	K185PY5	560	1
8	KM132PY8A	900	8
9	K500PY148	54	0
10	K500PY410	190	1
11	K500PY415	800	0
12	K531PY8П	12	14
13	K531PY11П	14	13
14	K541PY2	710	9
15	K1500PY073	15	7
16	K1500PY415	620	1
17	K132PY2A	850	0
18	K132PY3A	670	1
19	K132PY4A	380	0
20	KP565PY2A	730	1
21	KP176PY2	250	0
22	K537PY1A	830	1
23	K537PY8A	1900	140
24	K561PY2A	180	0
25	K134PY6	750	1

Задание 2. Микросхемы ПЗУ.

1. Укажите тип и назначение заданной микросхемы ПЗУ.
2. Приведите условное графическое обозначение заданной микросхемы.
3. Укажите назначение всех выводов микросхемы.
3. Укажите основные параметры заданной микросхемы.
4. Приведите таблицу истинности микросхемы ПЗУ.

Феоктистова Валентина Николаевна

5. Указать логические уровни на входах и выходах микросхемы для чтения числа из ячейки.

№ варианта	Тип микросхемы	Номер ячейки	Число
1	K568PE2	5000	150
2	K568PE3	6000	120
3	K569PE1	7000	150
4	KP1610PE1	2000	110
5	KP556PT4A	250	9
6	KP556PT5	500	130
7	KP556PT11	220	13
8	KP556PT12	610	5
9	KP556PT13	850	14
10	KP556PT14	1500	12
11	KP556PT15	1800	4
12	KP556PT16	4000	100
13	KP556PT17	430	230
14	KP556PT18	1750	180
15	K1500PT416	240	13
16	KP558PP2	1520	200
17	K573PP2	1650	210
18	K573PФ1	690	140
19	K573PФ2	790	150
20	K573PФ3	3000	300
21	K573PФ4	4000	175
22	K573PФ5	1900	190
23	K573PФ6	5000	155
24	K1601PP1	990	15
25	K1601PP3	1200	200

Задание 3. Используя заданную микросхему построить схему запоминающего устройства заданной емкости и разрядности.

№ вар	1	2	3	4	5	6
Тип ИС	K134PY6	K185PY2	K500PY145	K541PY2	K1500PY073	K561PY2A
Емкость	2*1024*1*3	2*64*1*4	3*16*4*2	2*1024*4*2	4*64*4*2	3*256*1*3
№ вар	7	8	9	10	11	12
Тип ИС	K537PY2A	KP537PY8A	KP556PT4	KP185PY6	K531PY8П	K531PY9П

Феоктистова Валентина Николаевна

Емкость	2*4096*1*5	2*2048*8*2	3*256*4*3	5*64*9*2	3*16*4*2	4*16*4*2
№ вар	13	14	15	16	17	18
Тип ИС	К531РУ11П	К185РУ3	К500РУ148	К531РУ11П	К500РУ145	К500РУ145
Емкость	2*16*4*2	3*64*1*2	2*64*1*4	3*16*4*2	4*16*4*2	2*16*4*2
№ вар	14	15	16	17	18	19
Тип ИС	КР185РУ3	К185РУ2	К531РУ9П	К500РУ145	К531РУ9П	К185РУ2
Емкость	3*64*1*2	2*64*1*4	3*16*4*2	4*16*4*2	2*16*4*2	3*64*1*2
№ вар	20	21	22	23	24	25
Тип ИС	КР185РУ3	К531РУ8П	К531РУ8П	К500РУ145	К185РУ2	КР185РУ3
Емкость	2*64*1*4	3*16*4*2	4*16*4*2	2*16*4*2	3*64*1*2	2*64*1*4

Библиографический список

1. Ашихмин А. С Цифровая схемотехника. Шаг за шагом – М.: «Диалог-Мифи», 2016. – 304 с.
2. Бабич Н.П., Жуков И.А. Компьютерная схемотехника. Методы построения и проектирования – М.: «МК–Пресс», 2014. – 576 с.
3. Бабич Н.П., Жуков И.А. Основы цифровой схемотехники – М.: «Додэка-XXI, МК-Пресс», 2015. – 480 с.
4. Калабеков Б.А. Цифровые устройства и микропроцессорные системы: учебник для техникумов связи. – М.: Горячая линия – Телеком, 2014. – 336 с.
5. Каплан Д., Уайт К. Практические основы аналоговых и цифровых схем – М.: «Техносфера», 2016. – 176 с.
6. Кларин М.В. Инновации в мировой педагогике: обучение на основе исследования, игры и дискуссии. – Рига: НПЦ «Эксперимент», 1995. – 176 с.
7. Лабанова В.Н. Модульно-блочная система обучения в СПО [Текст] // Педагогика: традиции и инновации: материалы междунар. науч. конф. (г. Челябинск, октябрь 2011 г.). – Т. II. – Челябинск: Два комсомольца. – 2011. – С. 46-48.
8. Медведев Б.Л. Практическое пособие по цифровой схемотехнике: учеб. пособие для студентов средних специальных учебных заведений – М.: Мир, 2016. – 408 с.
9. Мержи И. Практическое руководство по логическим микросхемам и цифровой схемотехнике – М.: «НТ Пресс», 2016. – 256 с.
10. Мышляева И.М. Цифровая схемотехника: учебник для среднего профессионального образования – М.: Издательский центр «Академия», 2016.– 400с.
11. Новиков Ю.В. Основы цифровой схемотехники. Базовые элементы и схемы. Методы проектирования – М.: Издательство: «Мир», 2016. – 379 с.
12. Полупроводниковые БИС запоминающих устройств: Справочник / под ред. А.Ю. Гордонова и Ю.Н. Дьякова. – М.: Радио и связь, 2014. – 360 с.
13. Угрюмов Е.П. Цифровая схемотехника – СПб.: «ВНУ – Санкт – Петербург», 2015. – 526 с.
14. Цифровые интегральные микросхемы: Справ. / М.И. Богданович, И.Н. Грель, В.А. Прохоренко, В.В. Шалимов. – Минск: Беларусь, 2015. – 493 с.
15. Федеральный государственный стандарт специальности 27.02.05 Системы и средства диспетчерского управления [Электронный ресурс]. – Режим доступа <https://classinform.ru/fgos/27.02.05-sistemy-i-sredstva-dispetcherskogo-upravleniia.html>, свободный (Дата обращения: 18.03.2019).